

TECHNOLOGIE DES SEMICONDUCTEURS

Eric Fogarassy

Cours 1A

2005/2006

Introduction

Les différentes étapes de la fabrication d'un circuit intégré :

1. Fabrication des plaquettes (wafers) :
 - purification du silicium
 - fabrication du cristal
 - découpage des plaquettes
2. L'épitaxie.
3. Les procédés de dopage :
 - diffusion
 - implantation ionique
4. L'oxydation
5. Les dépôts de :
 - matériaux semiconducteurs
 - isolants
 - conducteurs
6. Les gravures :
 - gravure chimique
 - gravure sèche (par plasma)
7. La photolithographie.
8. Technologie des semiconducteurs appliquée aux écrans plats.
9. Applications opto-électroniques.

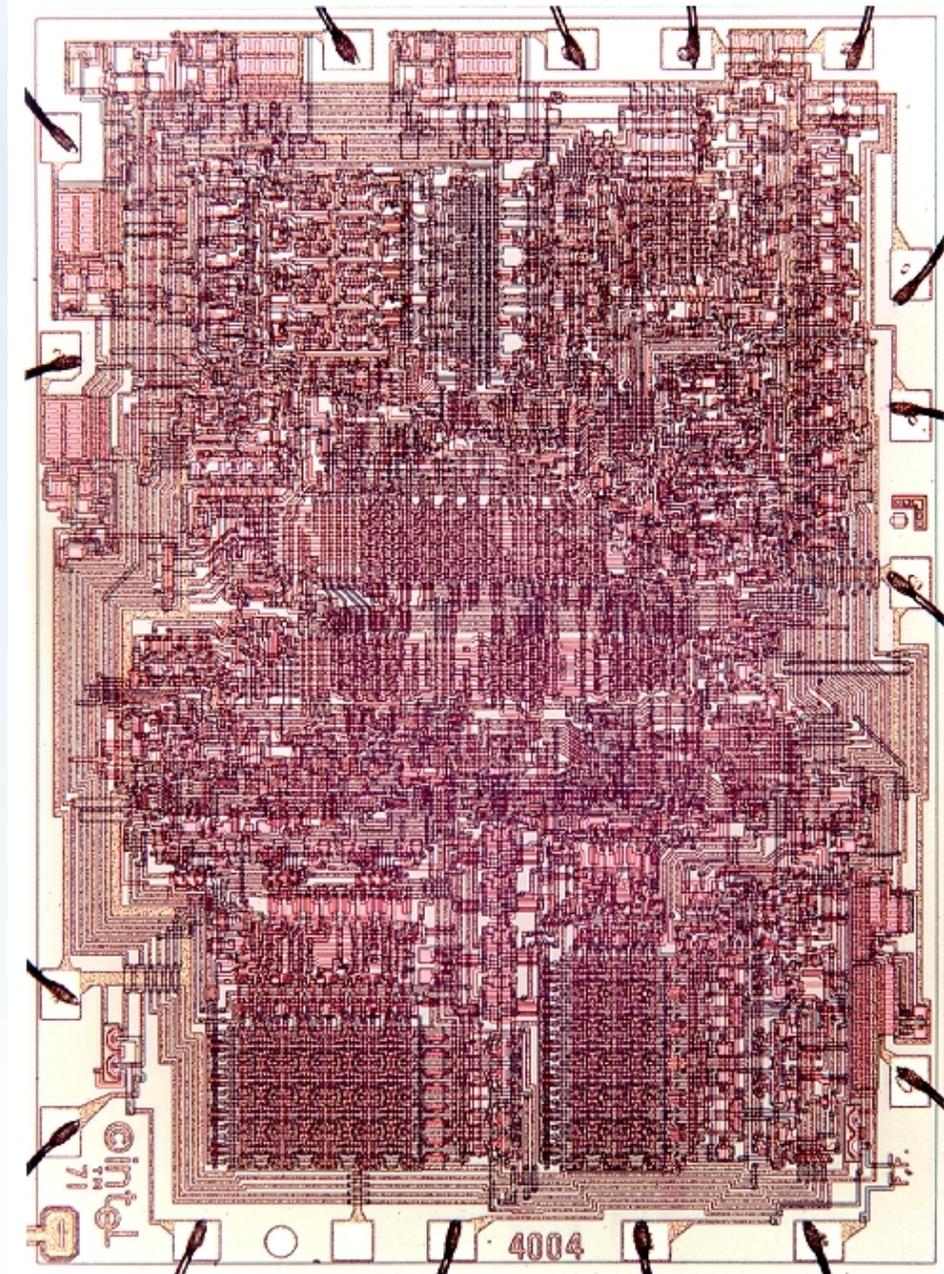
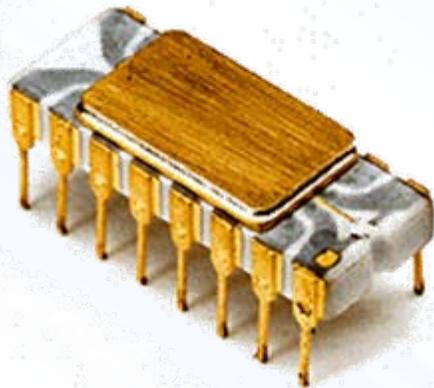
**Classement mondial (CA en milliards de dollars) des
fabricants de semiconducteurs en 2005**

• 1 – INTEL	34,59
• 2 – SAMSUNG	18,347
• 3 – TEXAS INSTR.	10,119
• 4 – TOSHIBA	8,984
• 5 – ST MICRO.	8,821
• 6 – RENEAS	8,291
• 7 – INFINEON	8,205
• 8 – PHILIPS	5,959
• 9 – HYNIX	5,723
• 10 – NEC	5,657

Evolution de la technologie au cours des 30 dernières années

Le 1^{er} microprocesseur : Intel 4004

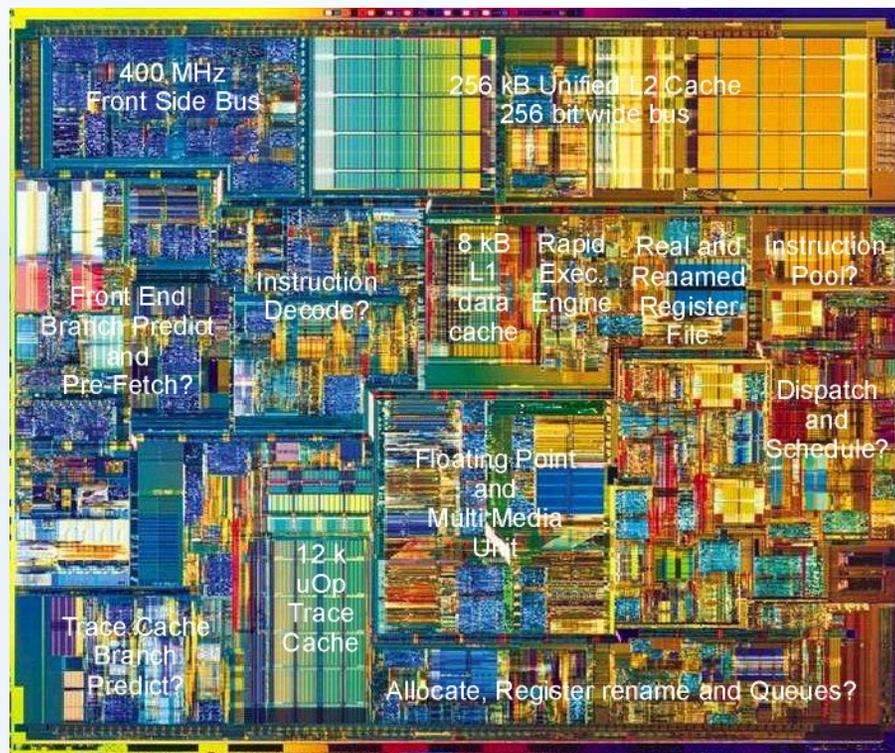
Modello	4004
Data di introduzione	15 Novembre 1971
Architettura	4 bit
Larghezza bus	4 bit
Clock	0,108 MHz
MIPS	0,06
Numero di transistor	2.250
Tecnologia	NMOS 10 micron
Spazio di indirizzamento	640b



Version 2005 Intel Pentium 4 :



Architecture 32 bits, technologie 0,065 μm
 Nombre de transistors : 42 millions



CPU-Z

CPU Cache Mainboard Memory SPD About

Processor

Name: Intel Pentium 4 653
 Code Name: Cedar Mill Brand ID:
 Package: LGA775
 Technology: 65 nm Voltage: 1.360 v

Specification: Genuine Intel(R) CPU 3.40GHz (ES)
 Family: F Model: 6 Stepping: 1
 Ext. Family: 0 Ext. Model: 0 Revision:
 Instructions: MMX, SSE, SSE2, SSE3, EM64T

Clocks

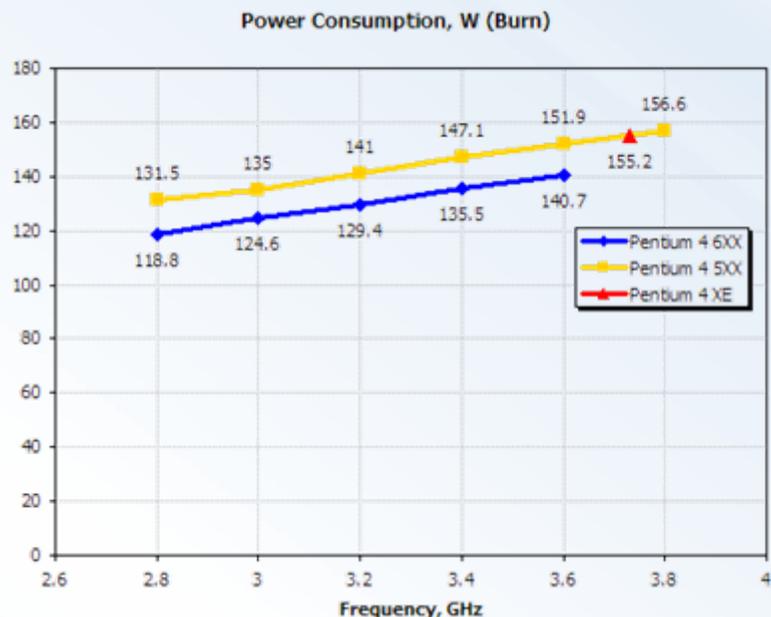
Core Speed: 3416.7 MHz
 Multiplier: x 17.0 (14 - 17)
 FSB: 201.0 MHz
 Bus Speed: 803.9 MHz

Cache

L1 Data: 16 KBytes
 L1 Trace: 12 K uops
 Level 2: 2048 KBytes
 Level 3:
 Processor Selection: CPU #1 APIC ID: 0

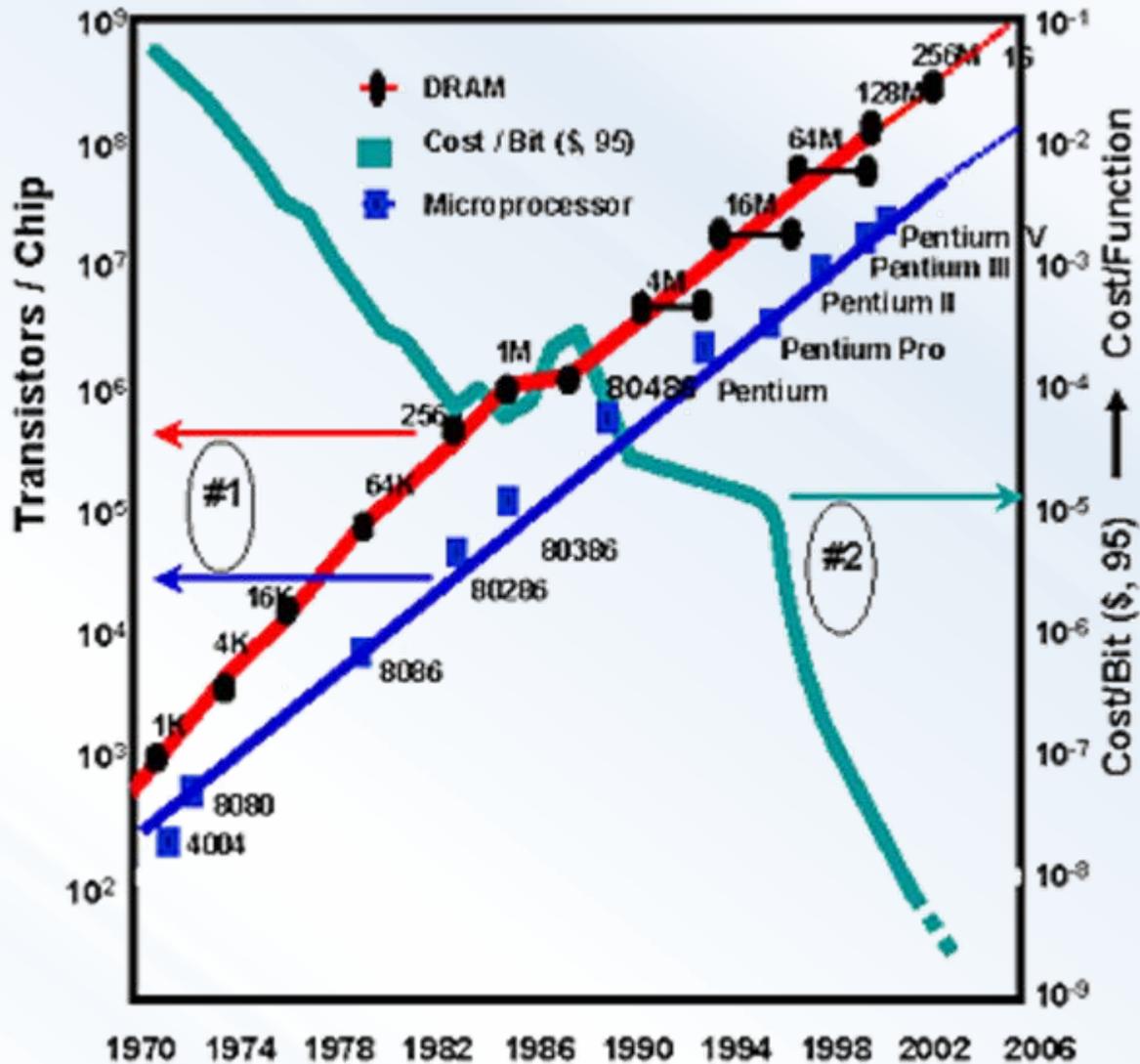
Version 1.30.2

CPU-Z OK



LOI DE MOORE (établie en 1965) :

Elle prévoit une évolution exponentielle de la technologie



1. Fabrication des plaquettes (wafers) :

Première étape : réduction de la silice, purification du silicium.

Le silicium existe en grande quantité à la surface du globe terrestre. C'est le deuxième élément le plus fréquent de la croûte terrestre ; O₂ (46%), Si (28%), Al (8%). Sa température de fusion est de 1415°C, qui est donc assez élevée, et son affinité chimique est forte à haute température.

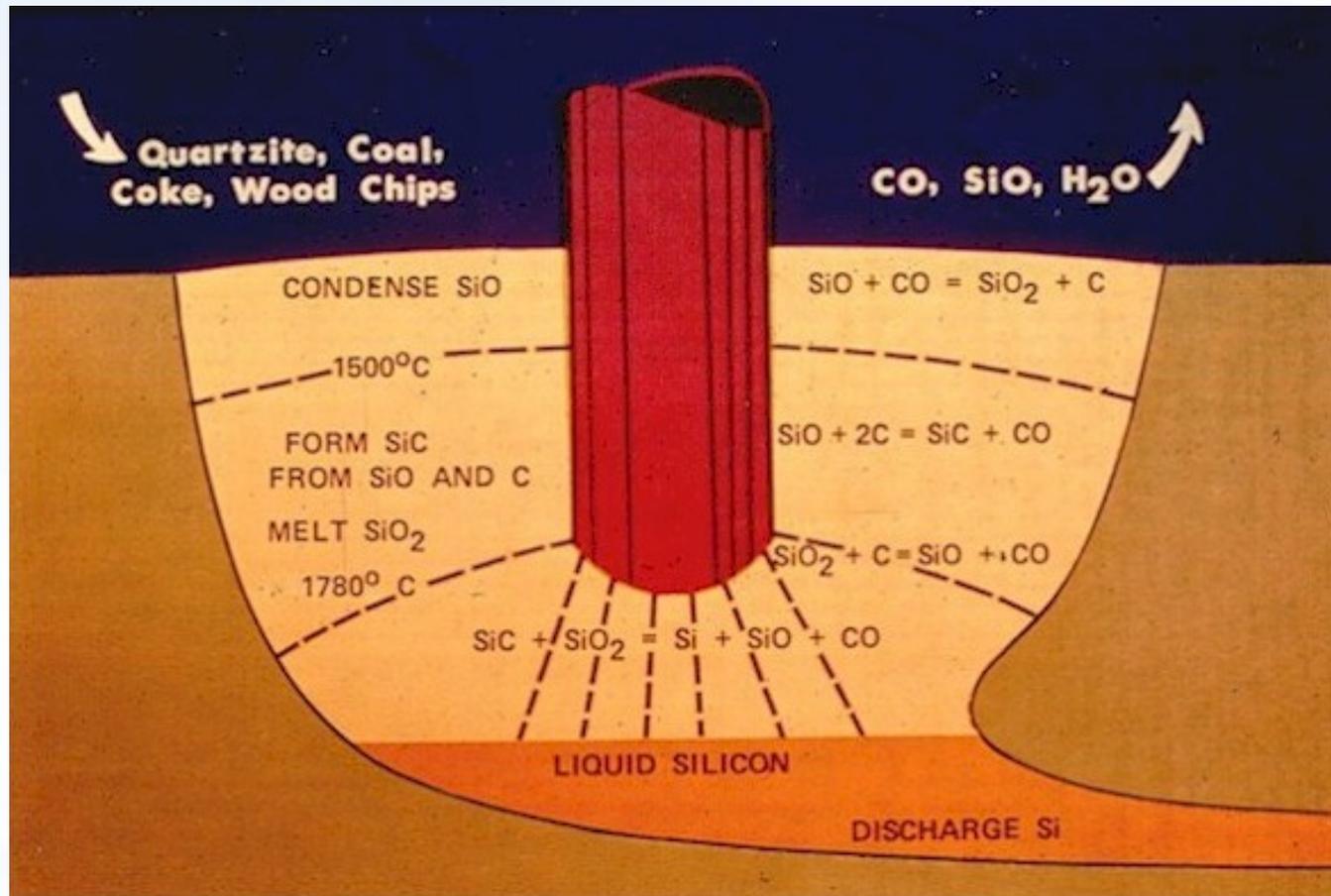
Les sources naturelles sont essentiellement les silicates (sable, etc...) mais aussi zircon, jade, mica, quartz, donc du SiO₂ sous diverses formes et plus ou moins de contaminants. Le cristal de Si n'existe pas sous forme naturelle. Il cristallise dans une structure zinc-blende tétraédrique (cubique face centrée).

La qualité électronique requise nécessite une importante série d'étapes de purification pour aboutir à un cristal quasi-parfait et exempt d'impuretés au delà d'un seuil de 10¹⁴ at/cm³ (1 atome sur 1 milliard, soit 0,001 ppm).

Dans une première étape, le SiO₂ est fondu et mélangé à du carbone (charbon). On réalise une électrolyse dans un four à arc pour obtenir la réaction chimique complexe et comportant plusieurs étapes mais dont le bilan final correspond à :



Le silicium obtenu est de pureté métallurgique (98 %), il est donc nécessaire de le purifier pour obtenir une pureté électronique.



Electrolyse de la silice permettant d'obtenir du silicium fondu de qualité métallurgique (d'après L. Crossman et J. Baker)

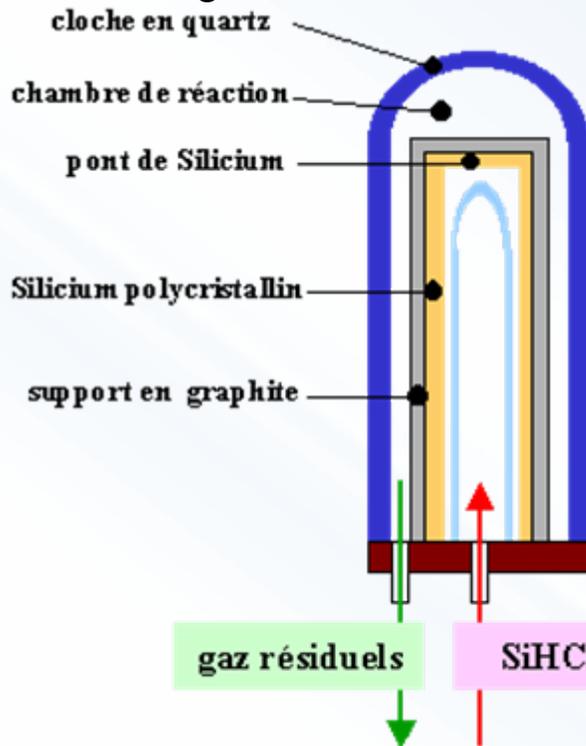
Purification chimique :

De nombreux procédés ont été développés par les différents producteurs mondiaux de silicium basés sur le trichlorosilane (SiCl_3). L'exemple choisi concerne la fabrication du trichlorosilane par pulvérisation du silicium réagissant avec le gaz de chlorure d'hydrogène (HCl ou acide chlorhydrique) suivant la réaction :



La réaction avec le chlore permet une première purification puisque par exemple des précipités chlorés de métaux ne sont pas mélangés au trichlorosilane. Une distillation (type alambic) permet alors une purification supérieure.

Ce trichlorosilane purifié est ensuite réduit pour redonner du silicium dans un réacteur présenté figure 5. La réaction chimique bilan est la suivante :



On obtient dans le réacteur un dépôt de silicium polycristallin. La pureté obtenue est d'environ 10^{16} at·cm⁻³ (de l'ordre du ppm).



Tirage et croissance du cristal :

Le silicium purifié est utilisé pour constituer la charge à introduire dans le réacteur de croissance. Le problème provient de la pureté chimique qui, malgré sa grande valeur, reste encore faible eu égard au dopage d'un semiconducteur.

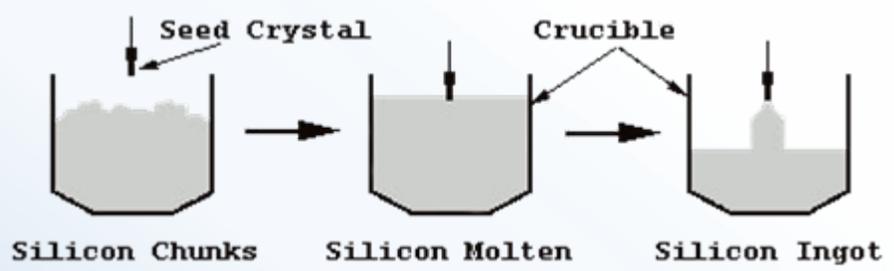
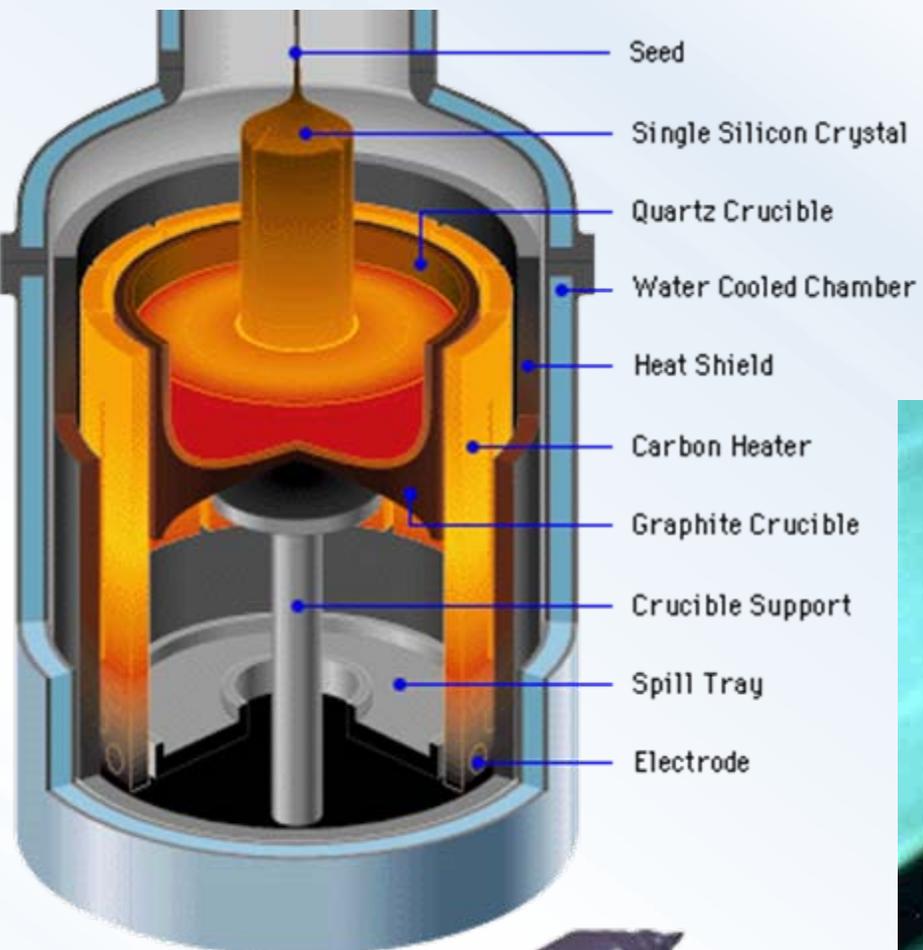
Cette charge peut être dopée si l'on désire des plaquettes dopées (substrats dopés dans les procédés). On rajoute ainsi, en proportion calculée, la quantité relative de dopant dans l'ensemble de la charge.

La charge, mise dans un creuset en graphite, est fondue. A partir d'un germe, on effectue un tirage progressif du lingot moyennant des conditions très précises (températures du creuset de charge fondue, de l'enceinte, gradient de température, transfert de chaleur, vitesse de tirage du germe, etc...).

On obtient des lingots de différents diamètres suivant la vitesse de tirage (qq mm/mn).

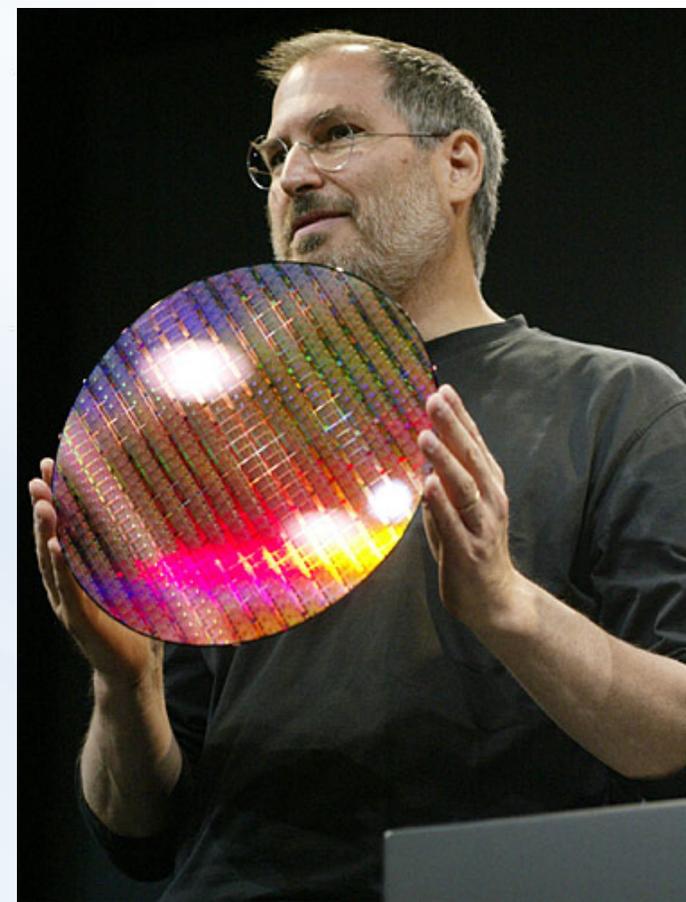
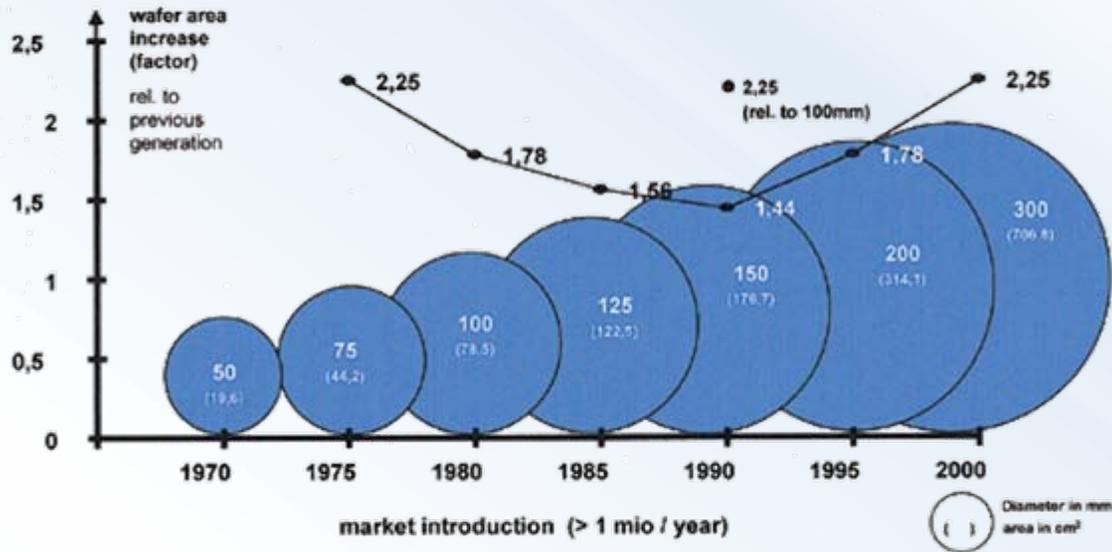
Cette méthode de tirage est appelée "**Czochralski**". Notons que la différence de vitesse de diffusion des espèces entre la phase liquide et la phase solide entraîne une modification de la concentration relative des espèces le long du lingot.

C'est en particulier vrai pour la concentration de dopant qui implique que la résistivité ne sera pas constante le long du lingot.



tirage Czochralski

Wafer Size History



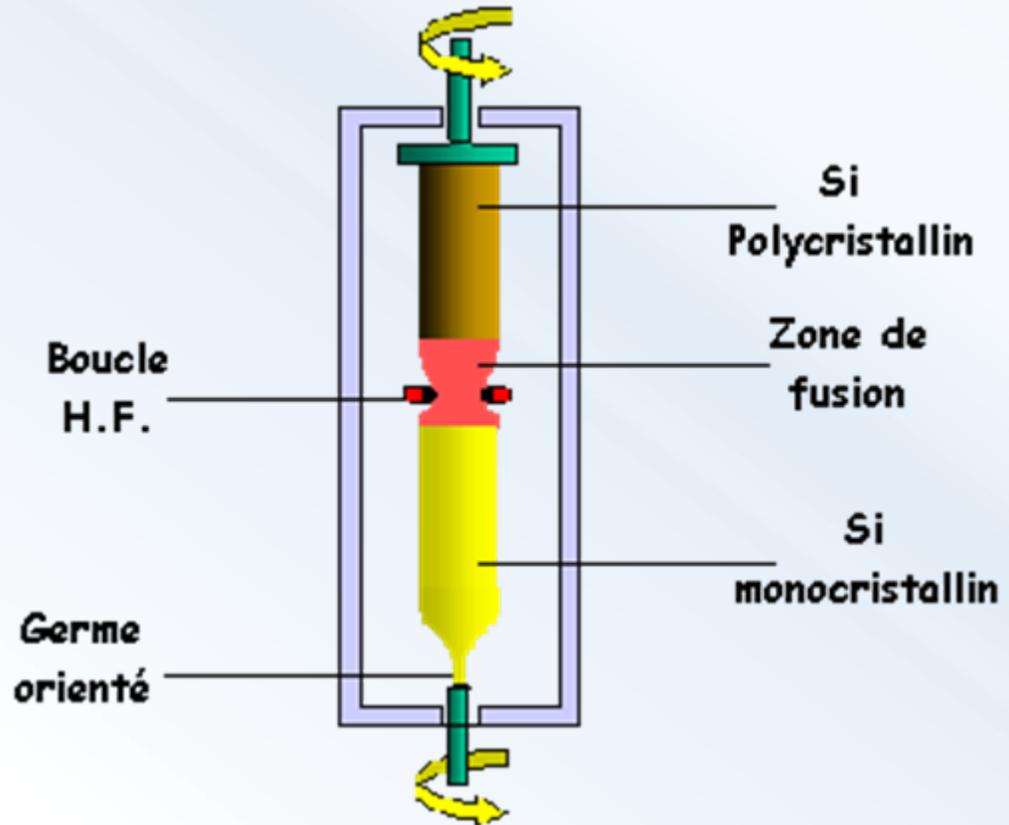
L'évolution de la dimension des lingots a été liée à l'évolution de la maîtrise des procédés et des équipements associés avec comme but l'augmentation du rendement de fabrication et la diminution des coûts de production par circuit intégré réalisé. Ainsi, en moins de 30 ans, le diamètre des plaquettes a varié dans un rapport 10.

Cristallisation et purification par la méthode de fusion de zone (FZ) :

Il existe une seconde méthode pour obtenir des barreaux de silicium monocristallin de grandes dimensions. Elle consiste à prendre le barreau de silicium polycristallin issu du réacteur de réduction du trichlorosilane, et de déplacer une zone fondue le long du barreau (obtenue par chauffage radiofréquence) juste en limite du seuil de fusion du Si. Un germe monocristallin est situé à l'extrémité supérieure du barreau et à partir duquel est initié le processus de fusion de zone.

Cette méthode est aussi utilisée pour purifier un lingot. On exploite en effet les phénomènes de diffusion des impuretés à haute température dans un solide.

Dans ce cas, on peut monter jusqu'à 3 bobines autour du lingot qui sont parcourues par un courant HF. C'est un moyen pour obtenir des lingots de faible dopage résiduel notamment nécessaires pour la réalisation de composants de puissance (zones quasi-intrinsèques permettant la tenue en tension).



méthode **Float Zone**

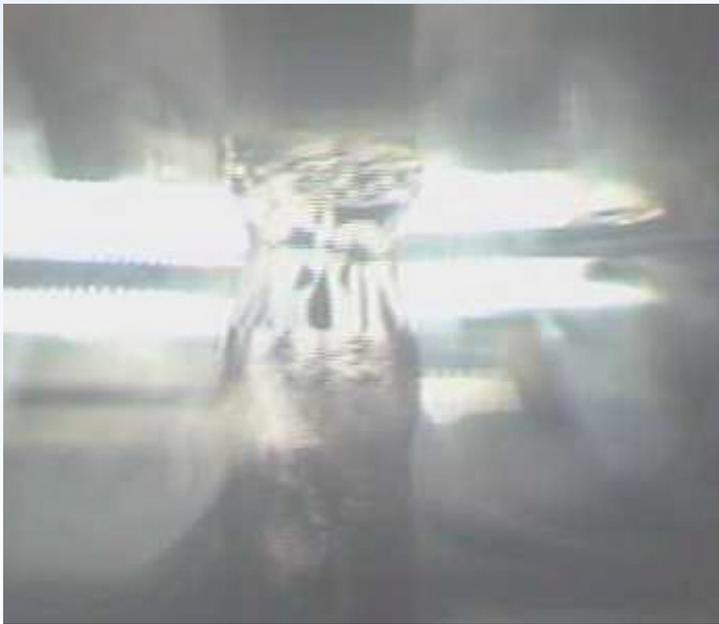


Fig. 1a. FZ set-up



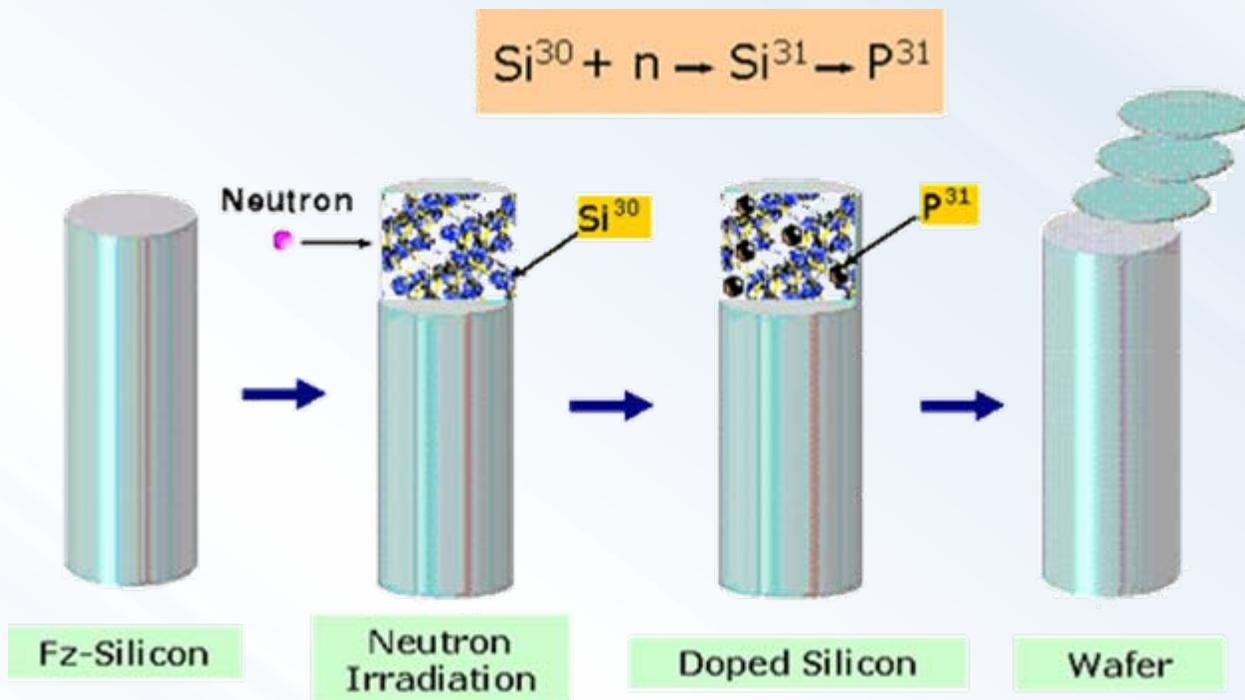
Fig. 1b. FZ growth

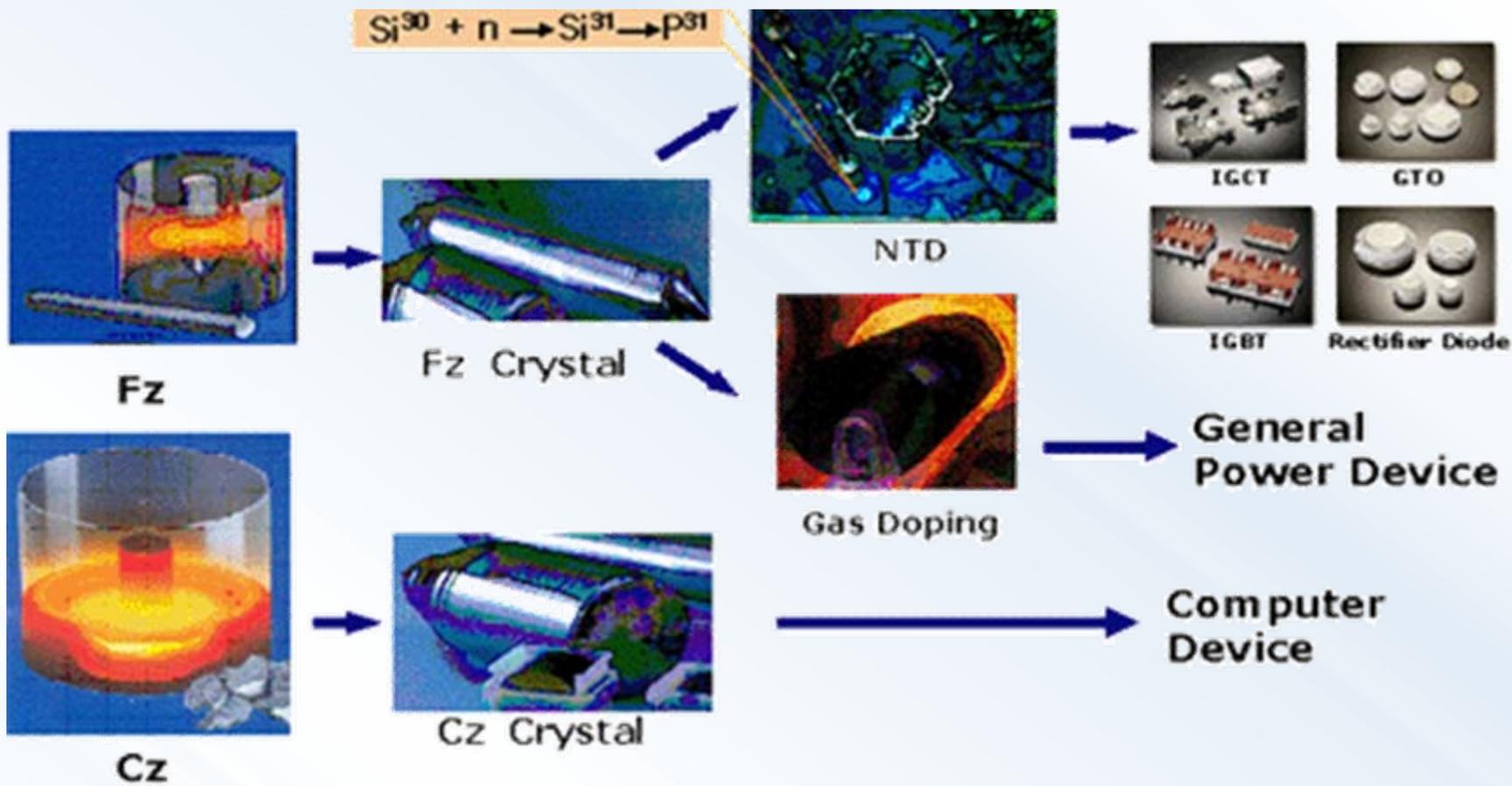


Fig. 1c. Finished FZ ingot

La méthode de la zone flottante est la seule permettant d'obtenir un très bon contrôle de la résistivité tout au long du lingot. Pour obtenir un dopage parfaitement contrôlé, il existe deux méthodes :

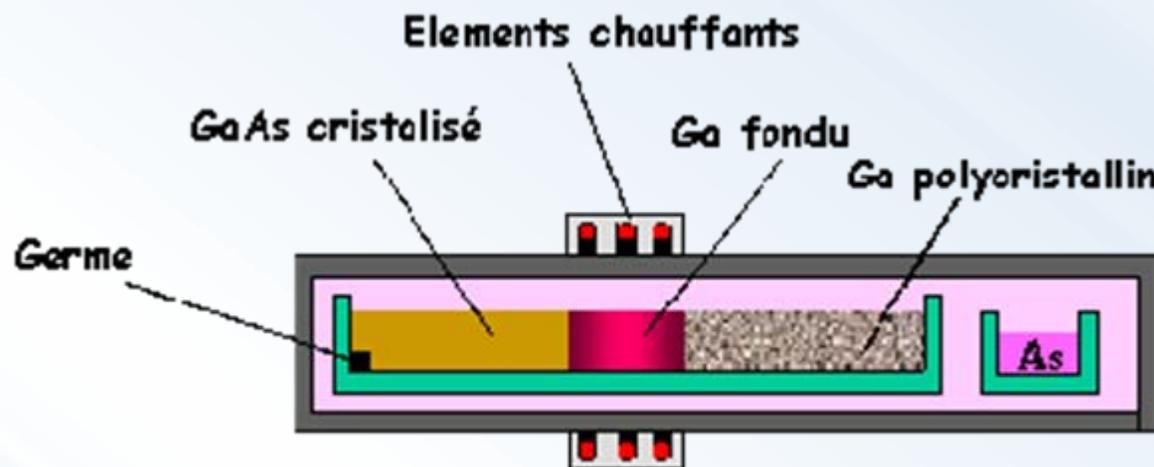
- Incorporer le dopant (sous forme gazeuse) dans le réacteur de sorte à ce que l'élément dopant diffuse dans le barreau pendant le processus de tirage.
- bombarder ex-situ le barreau de neutrons sous dose contrôlée, de sorte à transformer les atomes de silicium en atomes dopants (Si en P).





La méthode Bridgman :

Une autre technique peut être utilisée pour le tirage des lingots. Dans le cas de composés semi-conducteurs III-V (comme le GaAs par exemple), on peut réaliser le lingot dans un bac parallélépipédique dont le fond est arrondi. La cristallisation s'effectue progressivement depuis une extrémité.



Découpe des wafers :

Jusqu'à l'obtention des plaquettes de silicium, un certain nombre d'étapes restent à effectuer.

A. L'équeutage du lingot : on élimine les extrémités, qui sont soit mal cristallisées, soit riches en impuretés (après un passage en FZ par exemple).



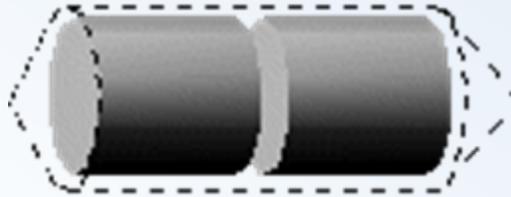
b. Le repérage cristallographique du lingot :

On utilise la diffraction X pour déterminer l'orientation cristalline du lingot. Celui-ci est marqué alors par un méplat servant de référence par la suite.



C. Polissage cylindrique :

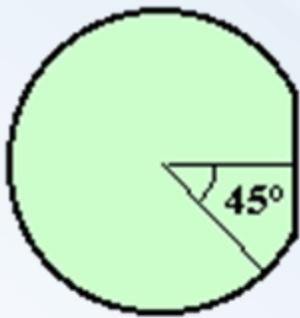
Lors du tirage, le diamètre du lingot varie légèrement ce qui constitue des ondulations à sa surface. Pour obtenir des plaquettes de même diamètre un polissage cylindrique est nécessaire.



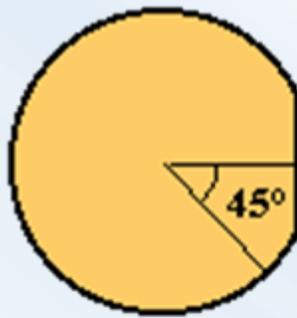
d. Polissage des méplats de référence cristallographique :

Cette référence servira au cours du procédé (orientation des zones de conduction par rapport aux axes du cristal, repérage des motifs lors de la photolithographie, axes cristallographiques pour la découpe des puces).

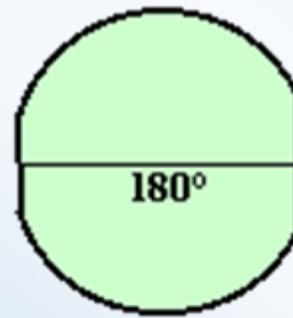
Suivant le type de dopage de substrat et des différentes orientations cristallographiques, on effectue des repères supplémentaires.



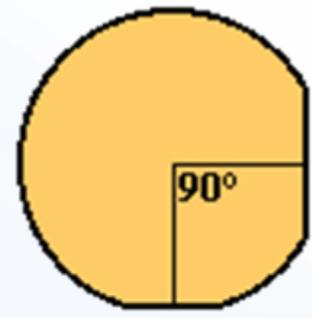
(111) type n



(111) type p



(100) type n

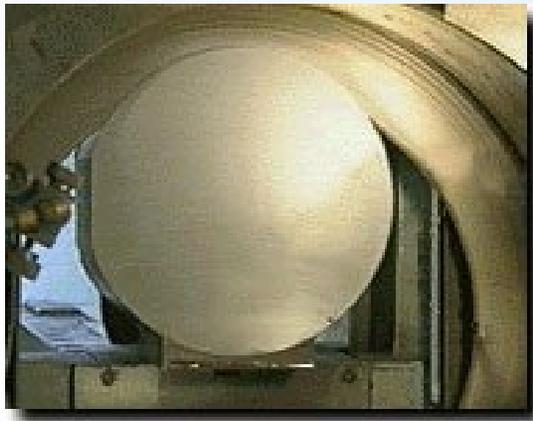
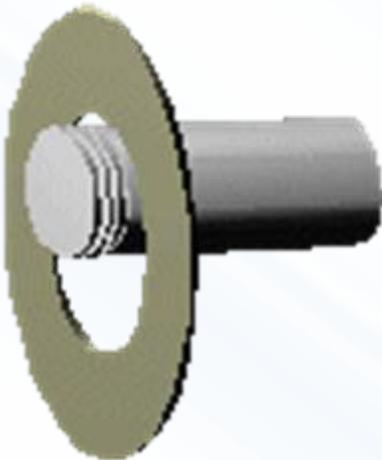


(100) type p

e. découpage des plaquettes :

Ce découpage s'effectue à l'aide d'une scie diamantée de 400 μm d'épaisseur environ pour les lingots de diamètre important. Des techniques de coupes par scie à fil commencent à être utilisées chez de nombreux fabricants. Dans ce dernier cas, les pertes de coupes sont plus faibles.

scie environ 400 μm de copeaux, plaquette environ 400 μm à 600 μm brut de sciage.



Compte tenu de l'équeutage et du polissage 50% à 60% du lingot est éliminé. En pratique, les plaquettes de dimension supérieure à 150 mm font au moins 500 μm d'épaisseur en cours de procédé afin d'éviter une fragilité mécanique. Cette épaisseur est réduite à 250 - 300 μm avant découpage (étape d'amincissement) afin de faciliter les échanges thermiques (voire électriques) avec le support de puce dans les boîtiers.

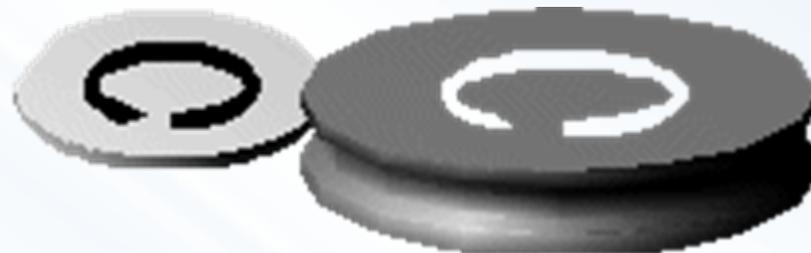
f. traitement thermique :

Le sciage crée des contraintes mécaniques dans le cristal. Il faut relaxer le cristal par une montée en température (recuit) à des températures de l'ordre de 600°C à 700°C. A ces températures, les énergies propres des atomes sont suffisantes pour leur permettre de se repositionner dans les sites cristallins.

Ce traitement thermique présente aussi l'avantage de diminuer l'effet des atomes oxygène (type donneur) ainsi que de stabiliser la résistivité.

g. polissage des bords, "ébardage" :

Après sciage, des "gendarmes" ou de la "barbe" subsistent sur la périphérie des plaquettes. Il faut l'éliminer. Par ailleurs, pour faciliter la manipulation des plaquettes en cours de procédé, on arrondit le champ. Cela permet de ne pas dégrader les dispositifs de prises et de supprimer des amorces de cassures.



h. tri des plaquettes en fonction des épaisseurs :

Les épaisseurs après découpe pourront être sensiblement différentes. Il faut donc limiter la quantité de matière à éliminer par le polissage (le tri se fait par gamme de 10 μm par exemple).

i. enrobage des plaquettes dans une mixture d'alumine en solution – polissage :

Afin d'améliorer l'état de surface des plaquettes, ces dernières subissent un polissage à l'aide d'une mixture contenant des grains d'alumine de dimension micronique.

j. nettoyage :

Cette étape consiste à éliminer les composés abrasifs et les contaminants par des solvants et de l'eau désionisée.

k. attaque chimique des plaquettes :

Lors des différentes étapes, il s'est formé, en surface des plaquettes, un oxyde natif contenant des impuretés. Ces impuretés sont soit métalliques et sont éliminées par une solution acide, soit organiques et éliminées par une solution basique :

- solutions acides : HNO_3 , CH_3COOH ,

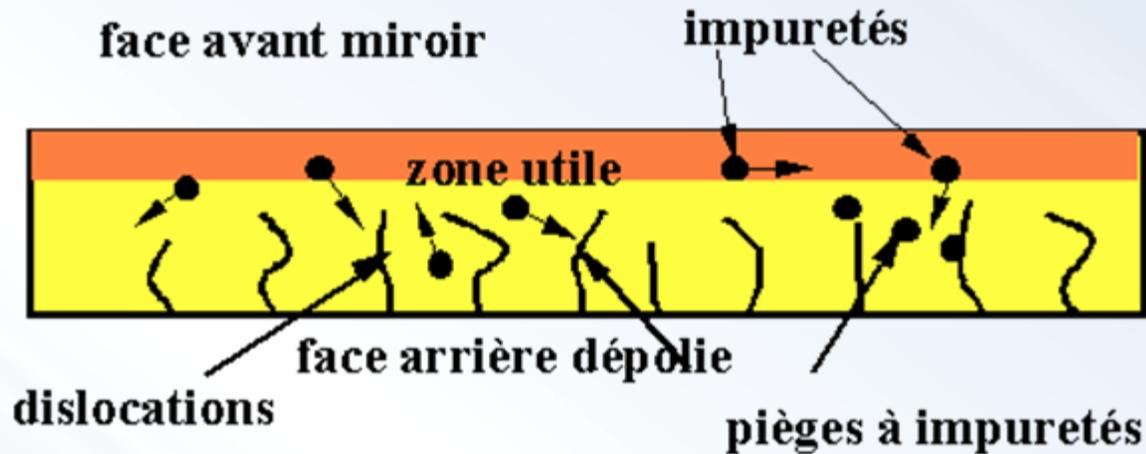
- solutions basiques : KOH . On n'utilise pas de soude (NaOH) car le sodium est un polluant violent pour les oxydes, plus particulièrement pour les oxydes de grille des transistors MOS.

L'oxyde natif est finalement attaqué par une solution d'acide fluorhydrique (HF). On obtient alors une surface chimiquement neutre avant un polissage "miroir".

1. endommagement de la face arrière :

Le partie utile de la plaquette se trouve très près de la surface supérieure. Il va s'agir de rendre cette zone la plus pure possible aussi bien au niveau des impuretés (atomes étrangers) que des défauts cristalllographiques ou structuraux (macles, dislocations, etc...).

On va alors créer des défauts sur la face arrière par sablage ou bombardement LASER, ce qui provoque un dépolissage. Lors des traitements thermiques ultérieurs, les impuretés du côté de la face active vont migrer dans le substrat et être piégées par des états plus favorables énergiquement créés par les dommages de la face arrière. On appelle ce phénomène, l'effet "getter".

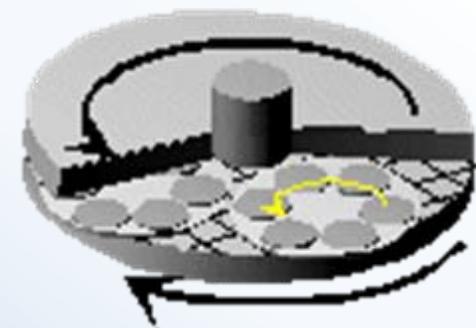


m. tri en fonction des épaisseurs :

Après dépolissage de la face arrière, les épaisseurs ont varié. On effectue donc un nouveau tri par gamme d'épaisseur.

n. préparation au polissage final de la face active :

Les plaquettes sont montées dans des polisseuses.



o. élimination de l'excès d'épaisseur :

25 μm environ sont éliminés.

p. polissage final « miroir » :

Ce polissage peut être mécanique ou mécano-chimique qui combine à la fois les effets mécaniques et chimiques. Il faut éliminer les rayures, les peaux d'orange. Cette opération est effectuée à l'aide d'une machine identique à celle vue à la page précédente, mais avec des disques de polissage peu agressifs et une solution abrasive à très petits grains (diamètre de 0,1 à 0,5 μm).

q. démontage, nettoyage, tri :

Ces dernières opérations permettent :

- le démontage des plaquettes des supports de polissage,
- le nettoyage final,
- le tri final en fonction des épaisseurs.

r. test de résistivité des plaquettes , tri final en fonction des résistivités :

Afin de sélectionner les lots pour les clients, un tri en fonction de la résistivité est effectué.

s. repérage - marquage :

Un marquage de lots, lingots, date, etc..., est réalisable à l'aide d'un faisceau laser. Cela permet de suivre la plaquette tout au long des étapes de fabrication.

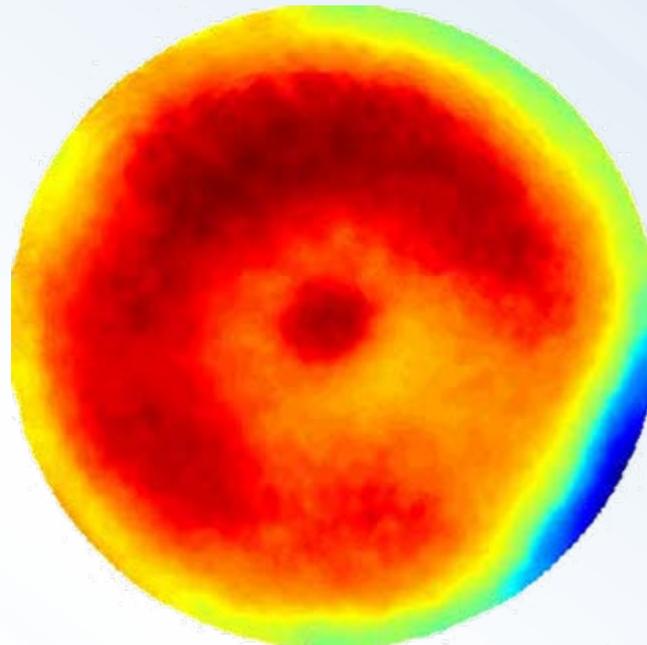
t. inspection visuelle :

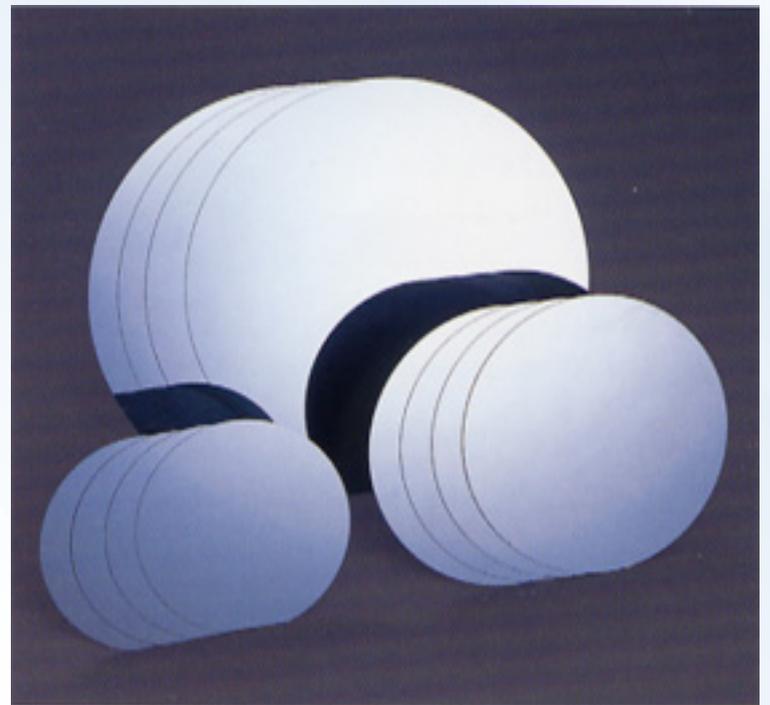
C'est l'être humain qui reste à l'heure actuelle le meilleur inspecteur. Il détecte des variations de couleur, des rainures, des rayures, des poussières de dimensions inférieures au micron.

u. test de planéité :

Ce test est important pour la lithographie. Il existe aujourd'hui des machines à tester la planéité basée sur une mesure optique (déviation d'un faisceau laser).

Après l'ensemble de ces étapes, les plaquettes sont prêtes pour subir les étapes de fabrication des circuits intégrés (ou des composants discrets).

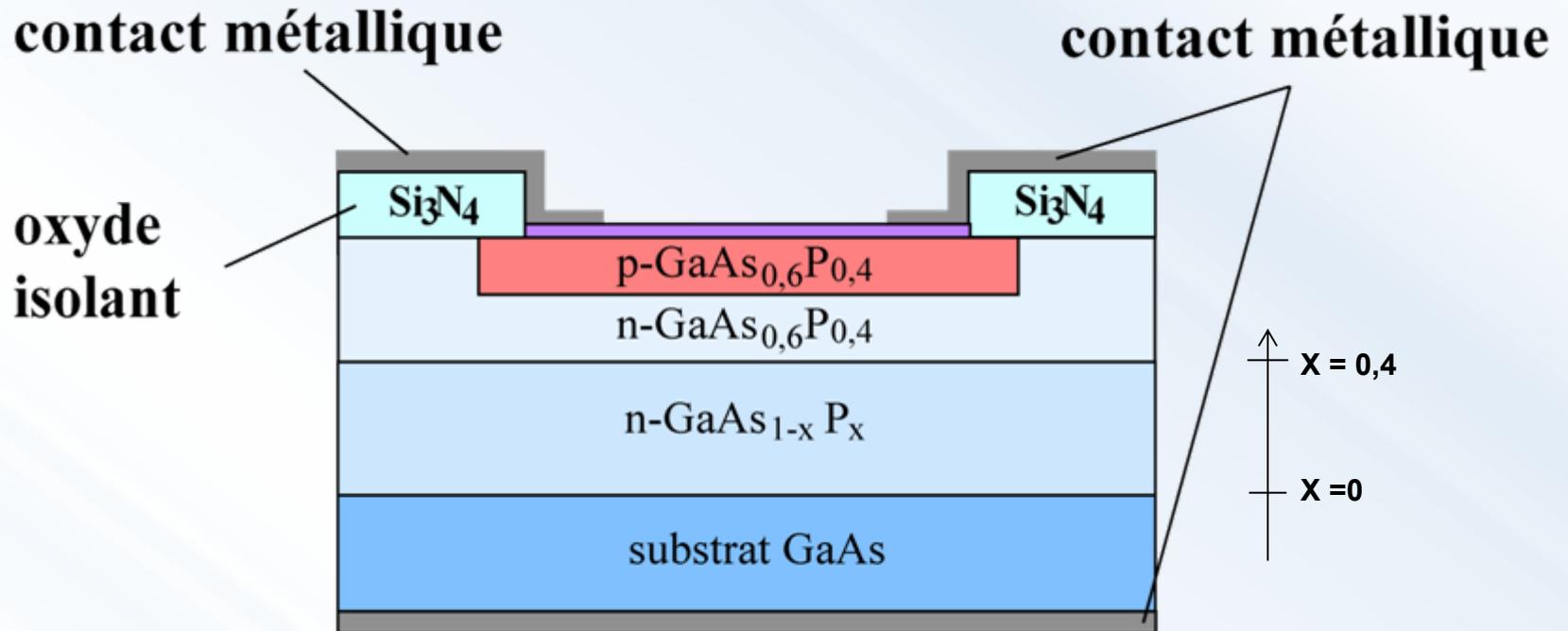




2. L'épitaxie :

L'épitaxie est une étape technologique consistant à faire croître du cristal sur du cristal. La technique va donc consister à utiliser le substrat comme germe cristallin de croissance et à faire croître la couche par un apport d'éléments constituant la nouvelle couche. La couche épitaxiée peut être dopée ou non dopée.

Structure de la LED $\text{GaAs}_{0,6}\text{P}_{0,4}$:



Diminution progressive de la concentration d'Arsenic et augmentation de la concentration de Phosphore.

Il y a deux types d'épitaxie :

- les matériaux sont identiques : **homoépitaxie**

(épitaxie d'une couche n- sur une couche n+...)

- les matériaux sont différents : **hétéroépitaxie**

(croissance d'une couche de $\text{Ga}_x\text{Al}_{1-x}\text{As}$ sur un substrat GaAs...)

Pour obtenir une homoépitaxie, il faut qu'il ait un accord du paramètre de maille (soit le même, soit très proche, au maximum 2 % d'écart).

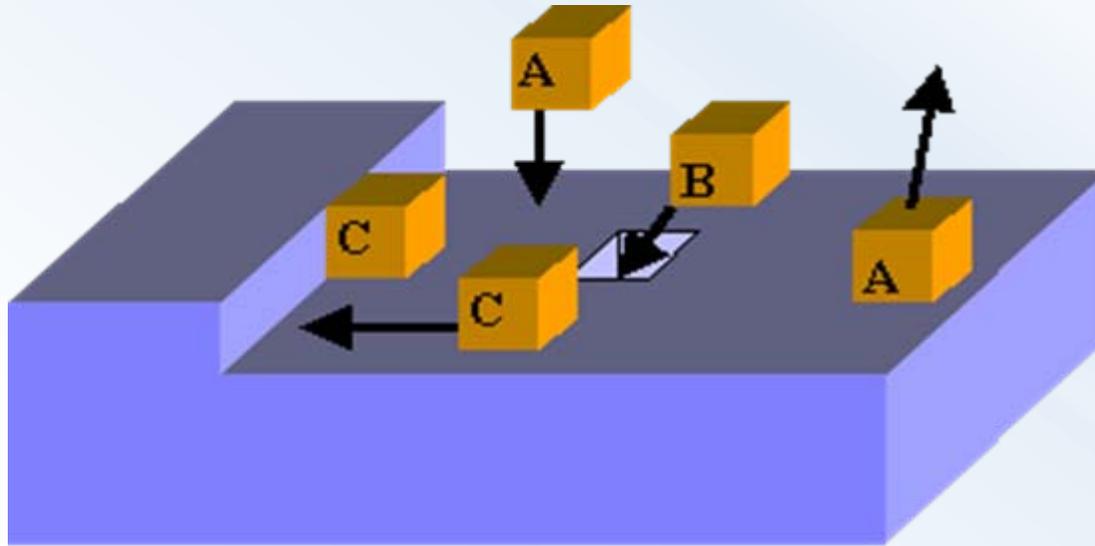
Mécanismes physiques :

Les atomes arrivant sur la surface doivent se déplacer pour atteindre des sites cristallins.

→ apport d'énergie (en général thermique).

Il y a trois mécanismes fondamentaux de croissance épitaxiale :

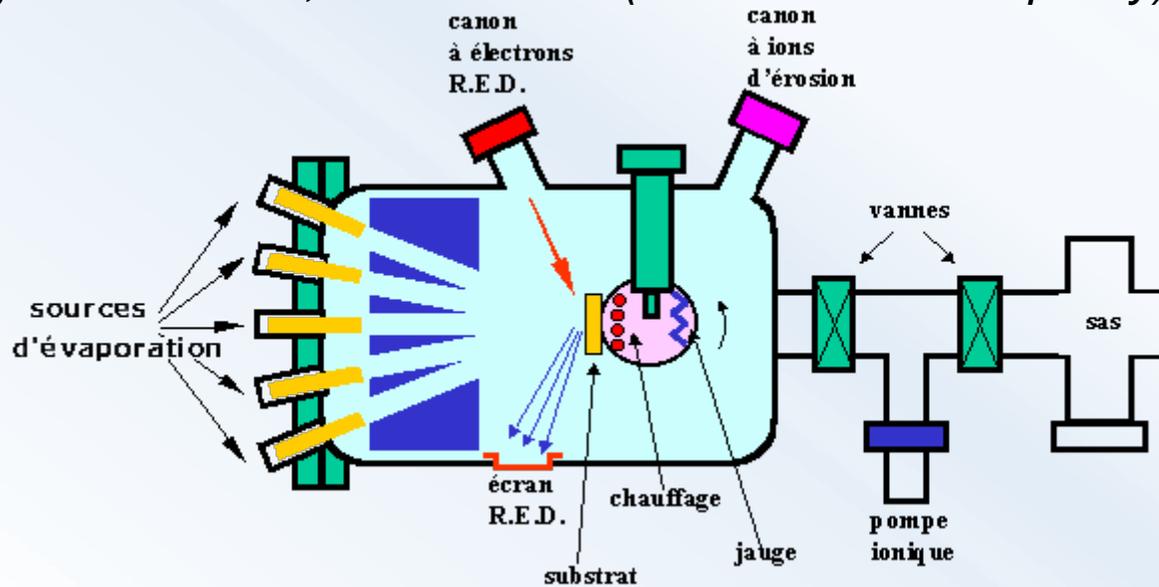
- un atome arrive sur la surface et repart de celle-ci la liaison possible n'étant pas suffisante pour "accrocher" l'atome (A).
- un atome tombe dans un trou du réseau et établit immédiatement, vu son environnement plusieurs liaisons qui le fixent définitivement dans le cristal (B).
- un atome s'accroche sur le bord d'une marche et reste en moyenne lié (C).



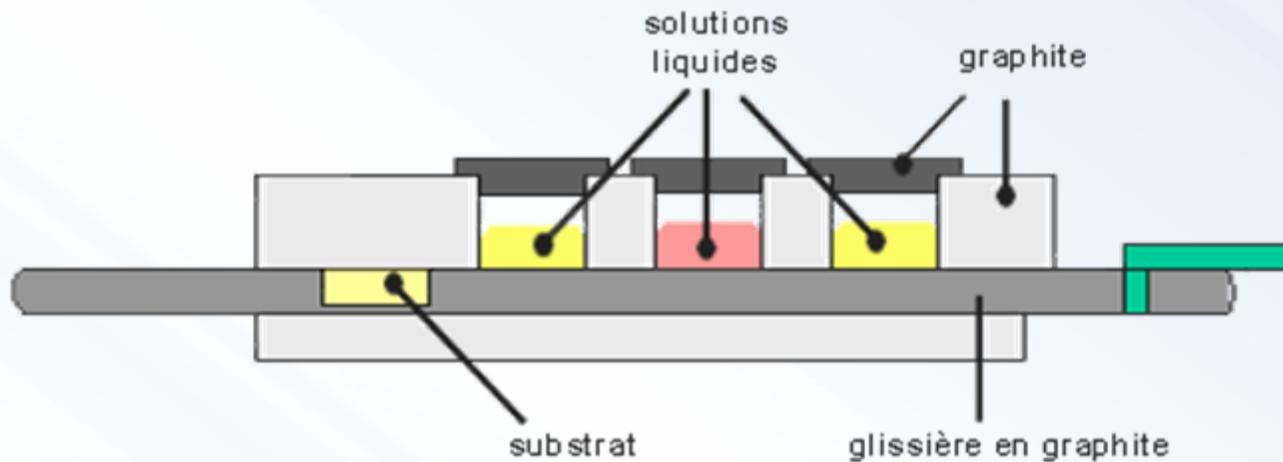
Les trous sont bouchés en premiers, puis les bords de marche. La croissance s'effectue donc couche par couche.

Il existe principalement 3 types de méthodes expérimentales :

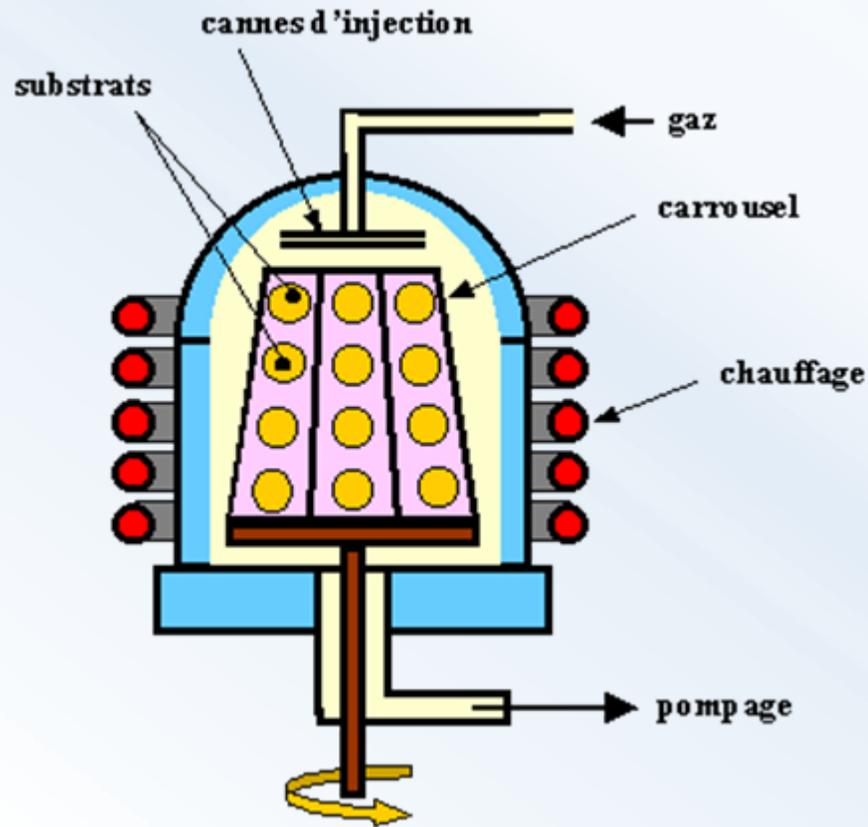
- *l'épitaxie par jet moléculaire, EJM ou MBE (Molecular Beam Epitaxy) :*



- *l'épitaxie en phase liquide ou LPE (Liquid Phase Epitaxy) :*



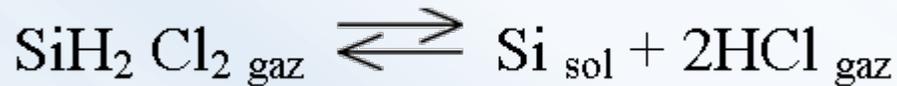
- l'építaxie en phase vapeur ou VPE (Vapor Phase Epitaxy) ou CVD (Chemical Vapor Deposition) :



On utilise généralement, pour des építaxies sur couches de Si, des gaz contenant :

Soit du dichlorosilane (SiH_2Cl_2), du trichlorosilane (SiHCl_3), du tétrachlorosilane (SiCl_4) ou encore du silane (SiH_4).

a. à partir de la pyrolyse du dichlorosilane, SiH_2Cl_2 , la réaction est :



Cette réaction permet d'obtenir une bonne qualité du cristal avec une vitesse de dépôt relativement élevée.

b. à partir de trichlorosilane, SiHCl_3 , la réaction est :



Effectuée à 1100°C : c'est la méthode industrielle la plus utilisée actuellement.

c. à partir du tétrachlorosilane, SiCl_4 , la réaction est :



Effectuée autour de 1250°C , elle entraîne une redistribution importante des dopants.

d. à partir du silane, SiH_4 : (réaction de pyrolyse irréversible) :



Effectuée à 1000°C sans composés chlorés.

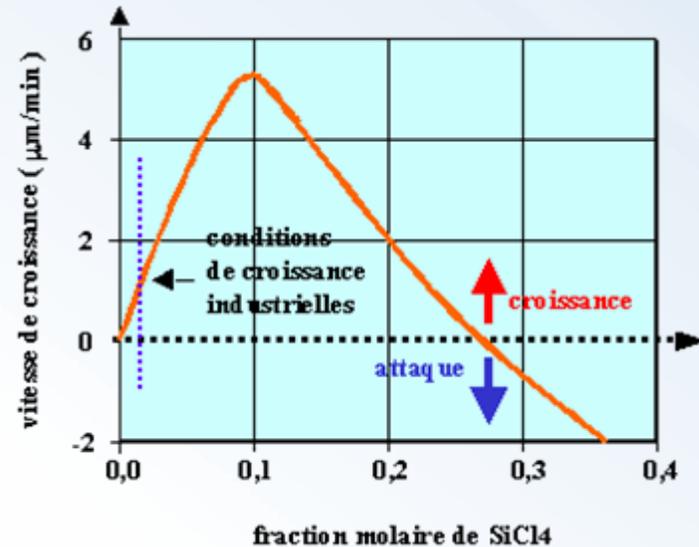
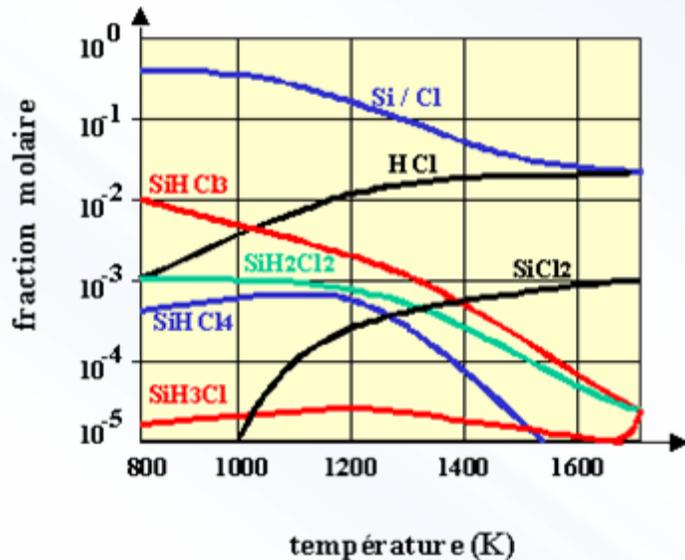
- jonctions abruptes (température pas très élevée)
- silane est un produit coûteux et dangereux, vitesse de dépôt faible.

Exemple : Dissociation du tétrachlorosilane (SiCl_4)

Ensembles des réactions chimiques dans le réacteur :



En fixant la concentration d' H_2 de sorte à ce que $\text{HCl} / \text{H}_2 = 0,02$, on a :

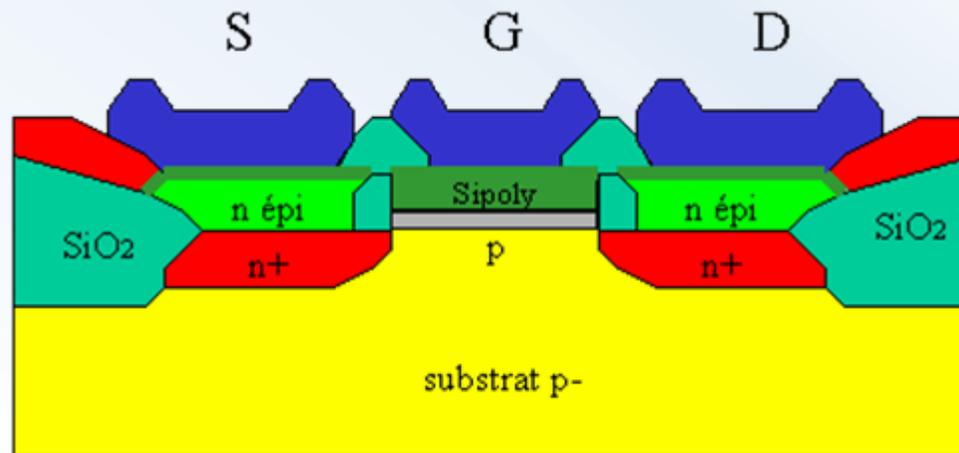


Épitaxie sélective :

En fonction des gaz en présence dans les réacteurs et en fonction de la nature du matériau en surface, le phénomène d'épitaxie se produit ou non.

Exemple : Effectuer une croissance de Si sur Si en évitant la formation de Si sur SiO_2 .

Application en technologie fortement submicronique (transistor NMOS) :



Les source et drain ont été "épaissies" par épitaxie sélective suivie d'une siliciuration. Les contacts en aluminium sont effectués sur le siliciure.

Dopage des semiconducteurs :

Deux principales techniques :

- La diffusion à partir de sources solides liquides ou gazeuses
- L'implantation ionique

3. La diffusion :

A température ambiante le phénomène de diffusion est pratiquement nul dans un milieu solide. Pour obtenir un phénomène de diffusion dans un solide ou un cristal, il faudra chauffer le matériau à des températures voisines de 1000°C.

Le dopage par diffusion peut être fait à partir :

→ d'une source solide : l'échantillon à doper est placé dans l'enceinte. L'impureté est transportée jusqu'au matériau par un gaz vecteur inerte, à partir d'un composé solide qui se sublime. Exemple : P_2O_5 (dopage N du Si).

→ d'une source liquide : le gaz vecteur barbote dans le liquide ou frôle sa surface à une température choisie. La pression partielle du composé dans le gaz est égale à la tension de vapeur du liquide.

→ d'une source gazeuse : le gaz contenant l'espèce dopante est introduit dans l'atmosphère.

Le dopage a lieu dans un *four à diffusion*, à une température comprise entre 850°C et 1150°C, afin de permettre la diffusion des espèces dopantes dans le matériau.

Equations de diffusion :

La première loi de Fick traduit la tendance à l'étalement ; le flux d'atomes est proportionnel au gradient de concentration de ces atomes et s'exprime par :

$$J = -D \frac{\partial C(x, t)}{\partial x}$$

équation dans laquelle D est le coefficient de diffusion. D dépend fortement de la température ; quasi-nul à la température ambiante, ce coefficient est de l'ordre de l'unité en micron carré par heure pour des températures de l'ordre de 1100°C.

La deuxième loi à prendre en compte est l'équation de continuité. Dans un élément de volume donné, d'épaisseur dx, si le flux entrant est supérieur au flux sortant, la concentration de l'espèce considérée augmente. Cette équation est aussi utilisée pour les porteurs électrons et trous dans un semi-conducteur mais dans le cas des atomes il n'y a ni génération, ni recombinaison.

$$\frac{\partial C(x, t)}{\partial t} = \frac{\partial J(x, t)}{\partial x}$$

La combinaison des deux équations précédentes permet d'aboutir à la deuxième loi de Fick suivante :

$$\frac{\partial C(x, t)}{\partial t} = \frac{\partial}{\partial x} \left(\frac{\partial C(x, t)}{\partial x} \right) = D \frac{\partial^2 C(x, t)}{\partial x^2}$$

Pour intégrer cette équation différentielle qui comporte une dérivation par rapport au temps et une double dérivation par rapport à l'espace, il faut déterminer 3 conditions particulières (conditions aux limites).

Solutions aux équations de diffusion

Diffusion à partir d'une source gazeuse :

1) La concentration en surface dans le milieu ambiant est constante

$$C(0, t) = C_s \text{ (quel que soit le temps en } x=0\text{)}$$

2) concentration de l'espèce à diffuser est initialement nulle (ou négligeable) dans le substrat. Cette condition s'écrit donc :

$$C(x, 0) = 0 \text{ (quel que soit } x \text{ à } t=0\text{)}$$

La résolution de l'équation différentielle (2^{ième} loi de Fick) donne :

$$C(x, t) = C_s \cdot \operatorname{erfc}\left(\frac{x}{2\sqrt{Dt}}\right) \quad \text{sachant que} \quad \operatorname{erf}(x) = \frac{2}{\sigma\sqrt{\pi}} \int_0^x \exp\left(-\frac{x^2}{\sigma^2}\right) dx$$

Remarque : $L = \sqrt{D \cdot t}$ (L : longueur de diffusion)

Diffusion à partir de sources solides (oxydes dopés, implantation) :

1) La quantité (dose) totale de dopant est constante :

$C(x, 0) = 0$ condition initiale

$$\int_0^{\infty} C(x, t) dx = S$$

(S : dose totale constante)

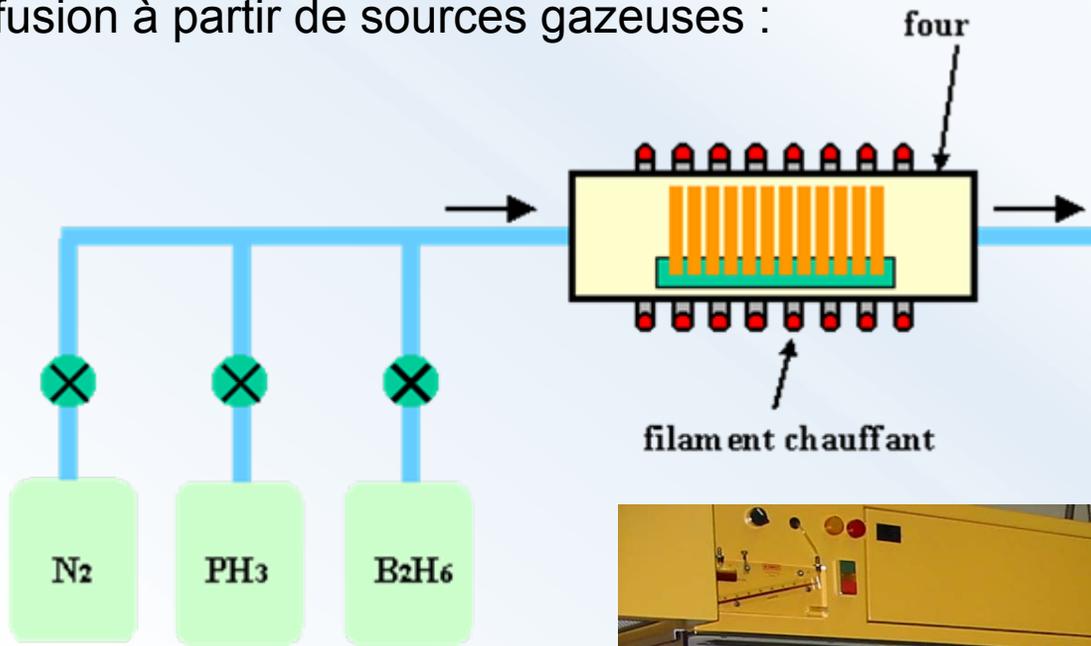
De plus : $C(x, \infty) = 0$

La résolution de l'équation différentielle (2ième loi de Fick) donne :

$$C(x, t) = \frac{\phi}{\sqrt{\pi Dt}} \exp\left(-\frac{x^2}{4Dt}\right)$$

(profil gaussien)

Diffusion à partir de sources gazeuses :

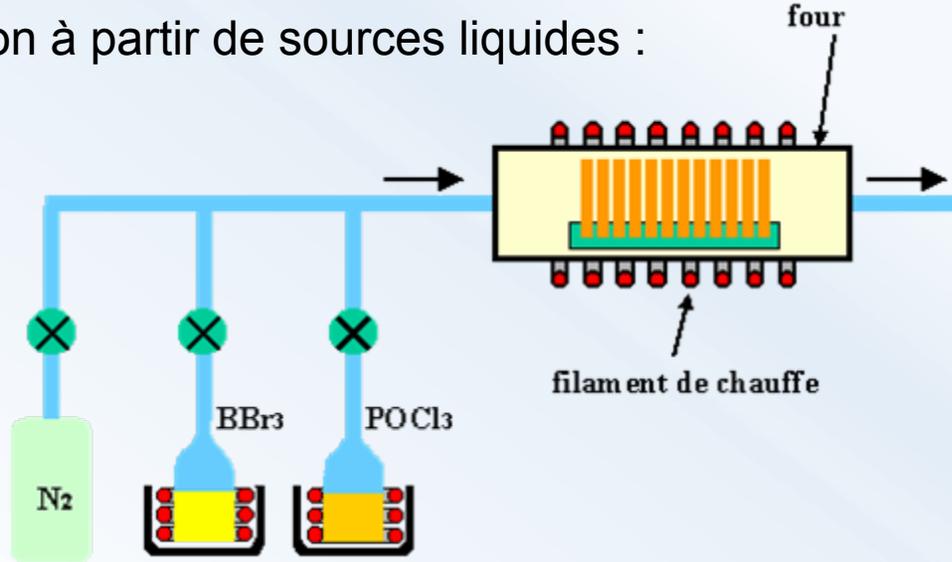


Exemples de gaz utilisés :

Phosphine : PH₃ (dopage N du Si),
Diborane : B₂H₆ (dopage P du Si),
Arsine : AsH₃ (dopage N du Si).



Diffusion à partir de sources liquides :

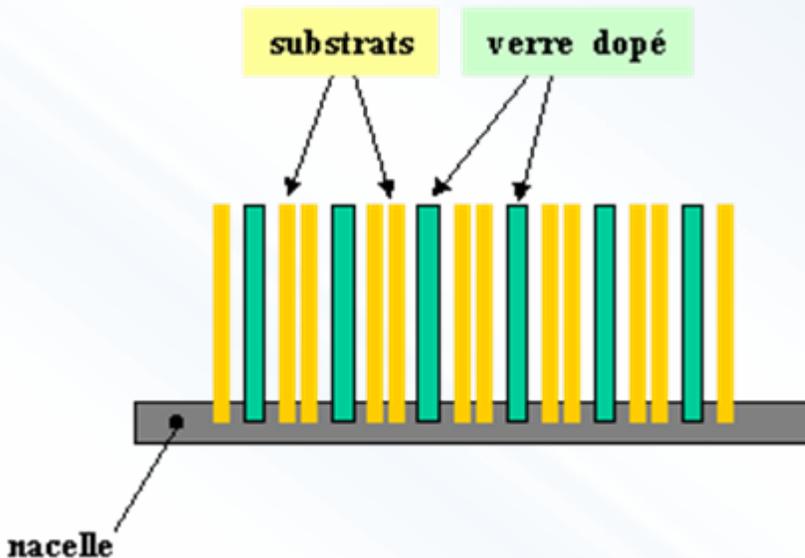


Les ballons contenant les liquides sont chauffés pour vaporiser le liquide afin de le faire pénétrer dans le four.

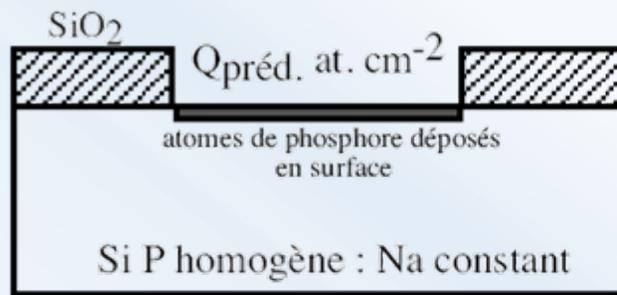
Exemple :

Phosphoroxidchloride $POCl_3$ (dopage N du Si).

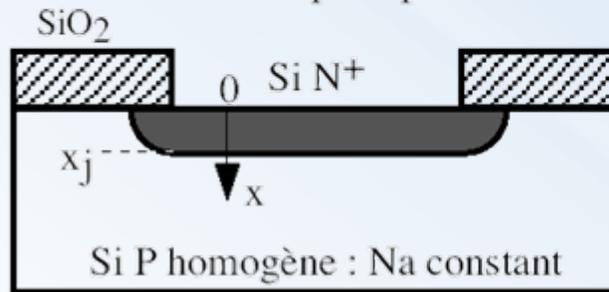
Diffusion à partir de sources solides :



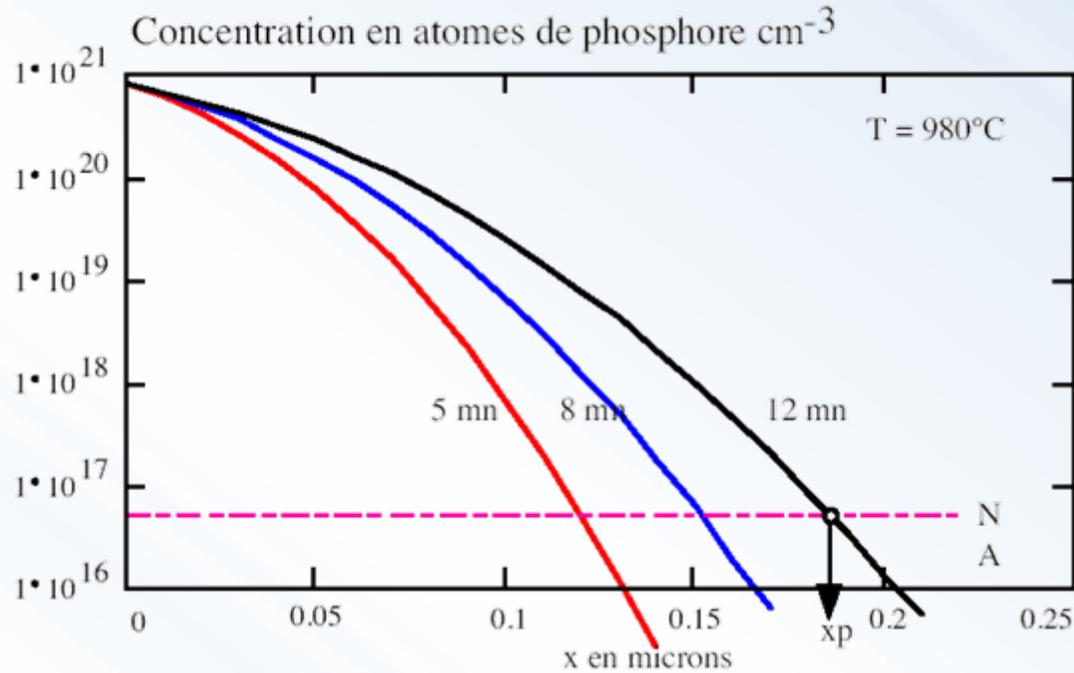
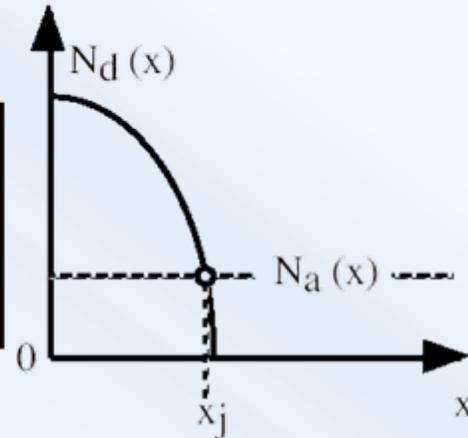
Ces sources se présentent sous forme de plaquettes introduites dans le four en alternance avec les plaquettes à doper. Ces plaquettes sont activées par une oxydation qui permet de former un oxyde. Dans le cas du Bore, du B_2O_5 se forme. Ces oxydes ou verres s'évaporent et se déposent sur les plaquettes. Au cours de ce dépôt, une fraction pénètre depuis la surface dans le silicium. Après retrait des sources solides du four, les éléments dopants sont diffusés vers l'intérieur du substrat par une étape thermique (à haute température). En pratique, avant l'étape de diffusion, on élimine le verre déposé par gravure chimique, la quantité de dopant introduite dans le substrat en surface durant le dépôt étant suffisante.

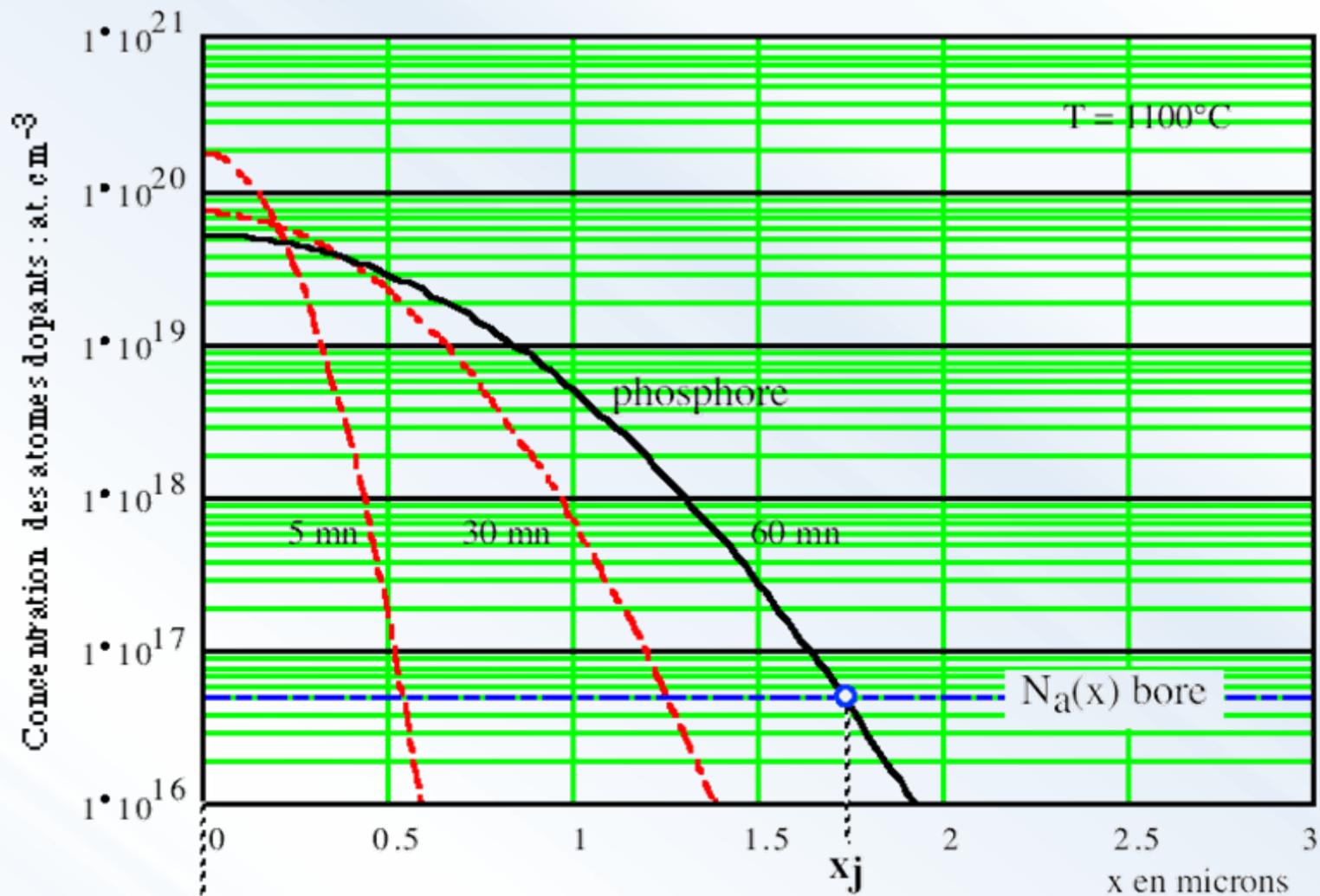


En fin de prédépôt



En fin de redistribution



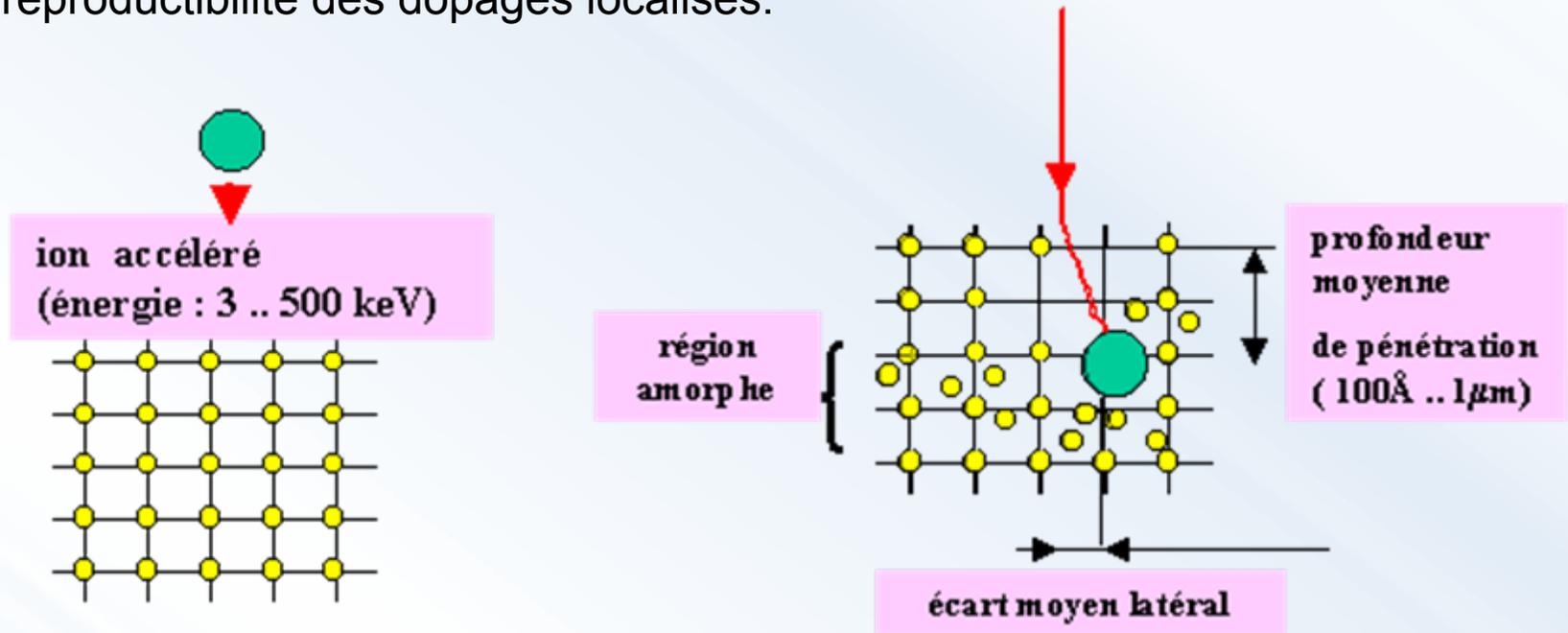


Silicium N⁺

Silicium P

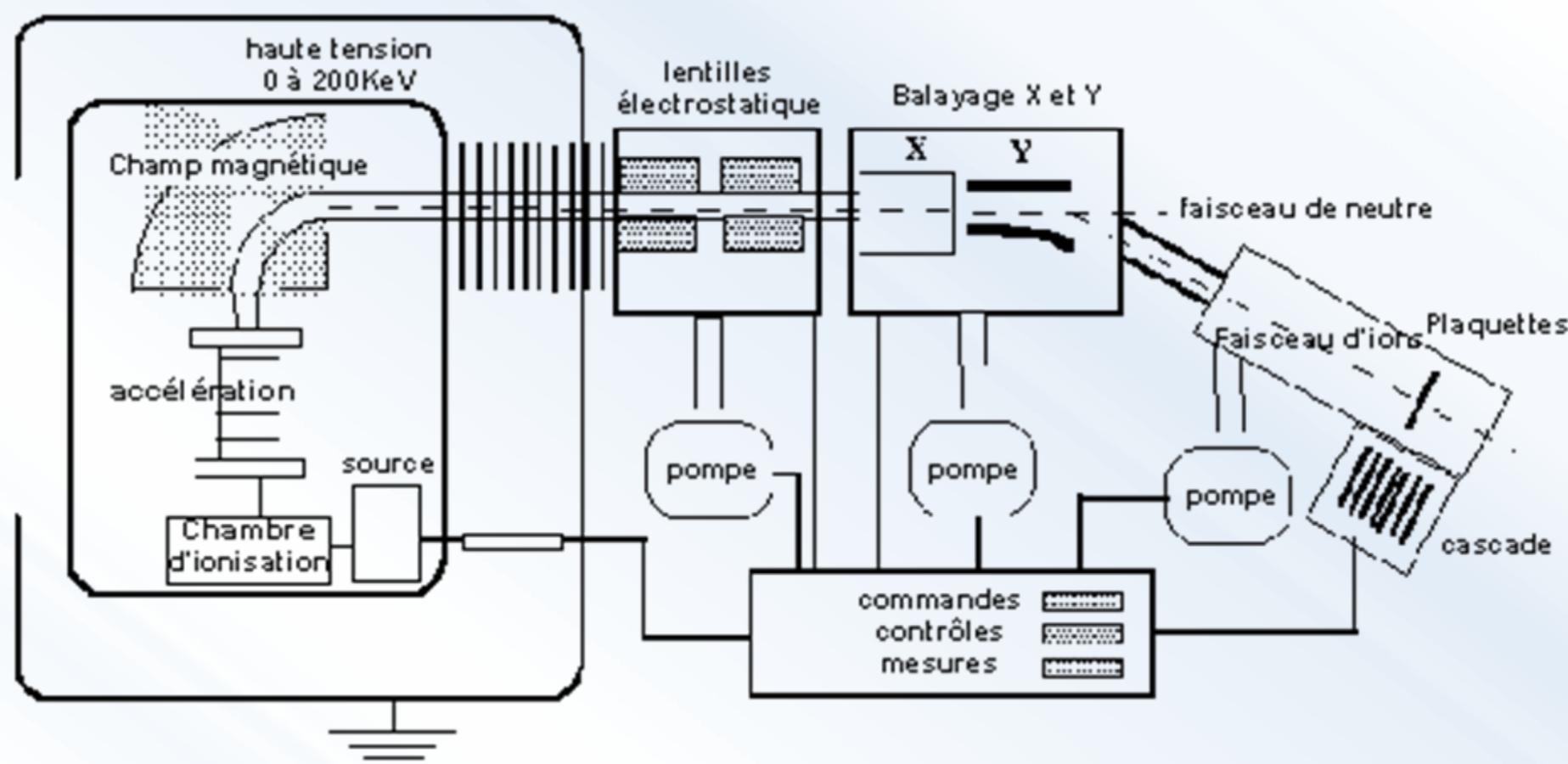
Dopage par implantation ionique :

Le dopage par implantation ionique consiste à accélérer des impuretés ionisées avec un champ électrique, afin de leur conférer l'énergie nécessaire pour rentrer dans le matériau à doper. Cette méthode permet d'utiliser une grande variété d'éléments dopants. Le faisceau mono-énergétique et la chambre sous vide rendent possibles une grande reproductibilité des dopages localisés.

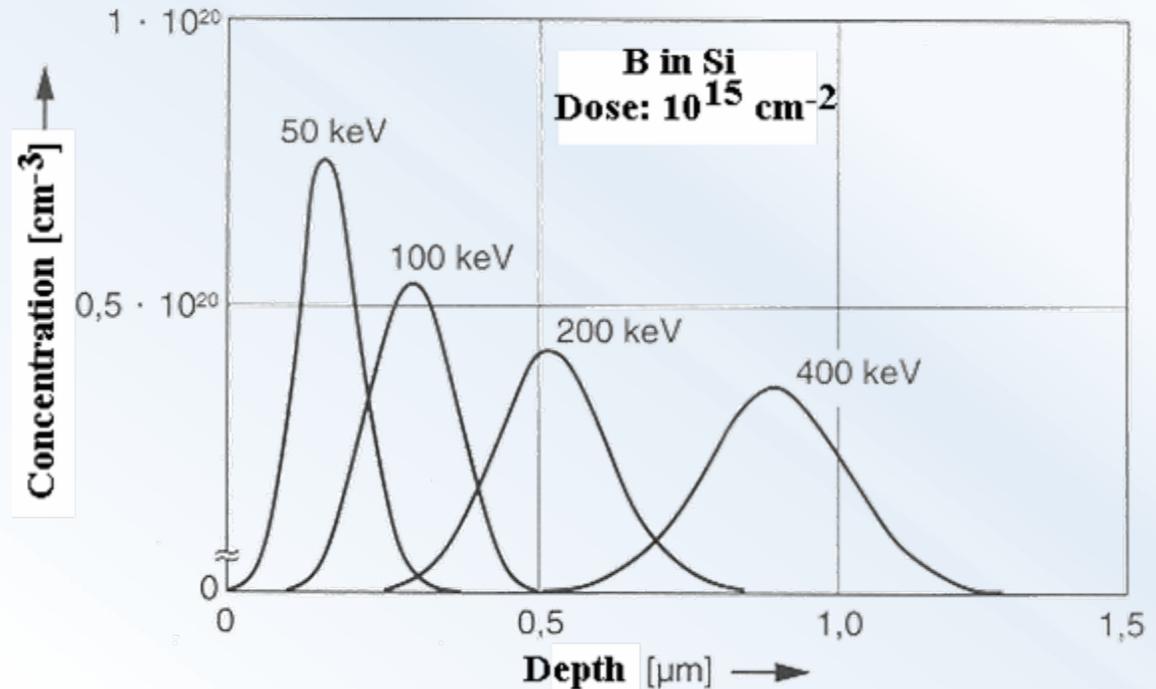
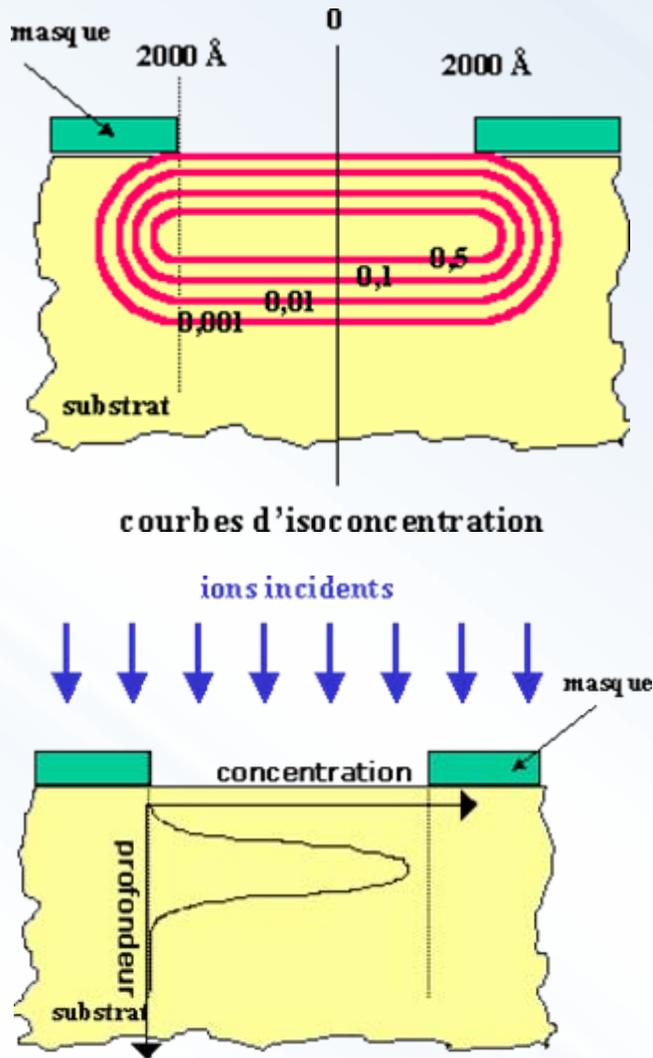


L'un des inconvénients du dopage par implantation ionique est le fort désordre cristallin engendré par les chocs entre les ions incidents et les atomes du matériau. Cela engendre des défauts qui augmentent les probabilités de collision, et diminuent la mobilité des porteurs de charge.

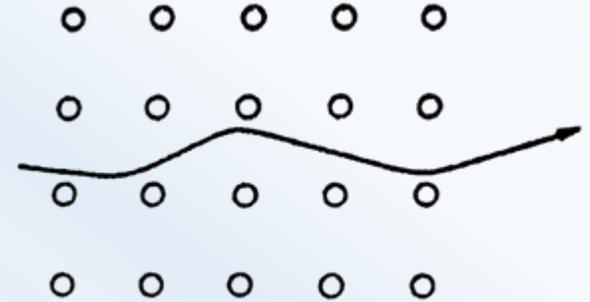
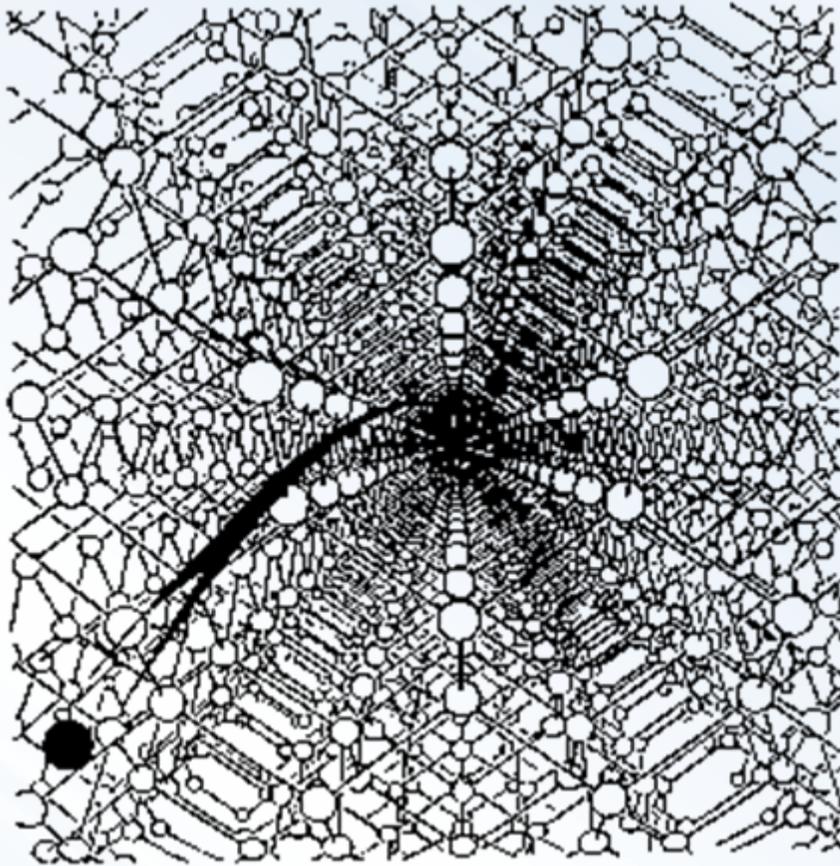
L'implanteur ionique :



Plus un ion est accéléré, plus son énergie cinétique est grande, et donc plus il s'enfoncera profondément dans le réseau cristallin du substrat que l'on dope. Ainsi, en contrôlant la dose et l'énergie, on détermine le profil de dopage.



Canalisation :



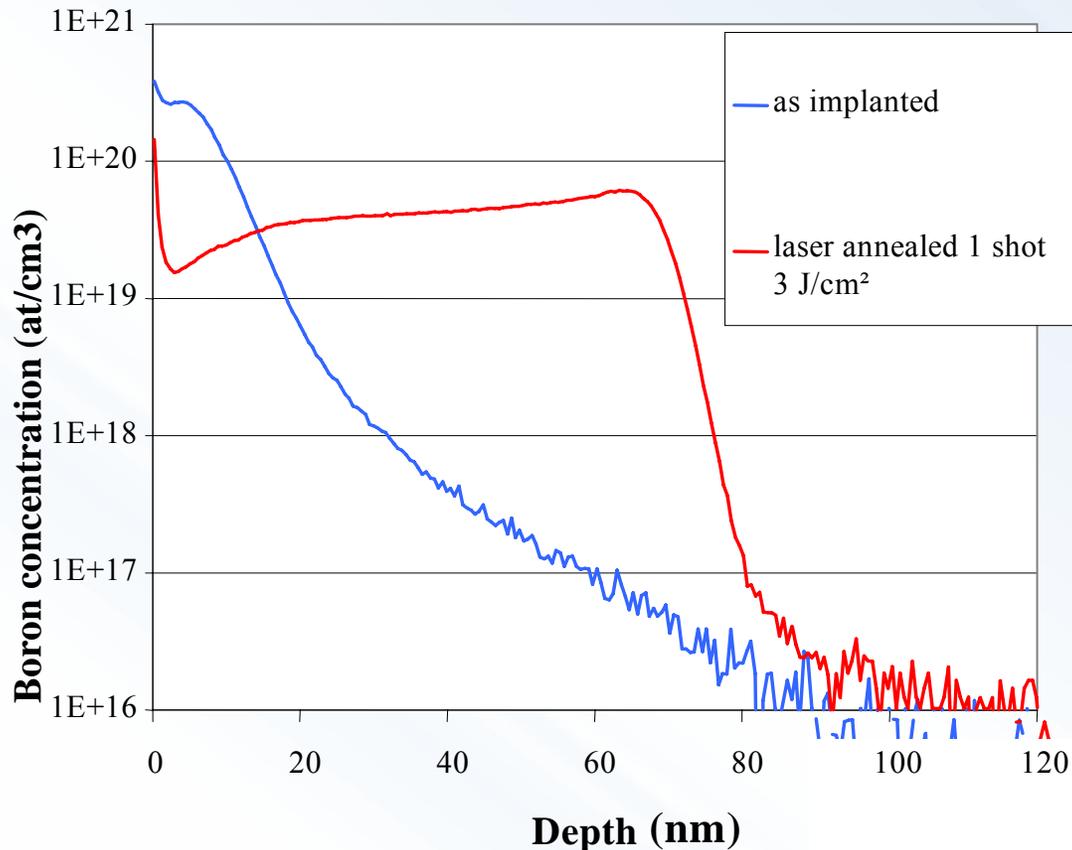
Pour éviter la canalisation des ions incidents, la surface de la plaquette de silicium est désorientée d'un angle d'environ 7° par rapport à la direction du faisceau incident.

Evolution technologique récente :

fabrication de jonctions abruptes et ultra-minces (USJ)

2 paramètres :

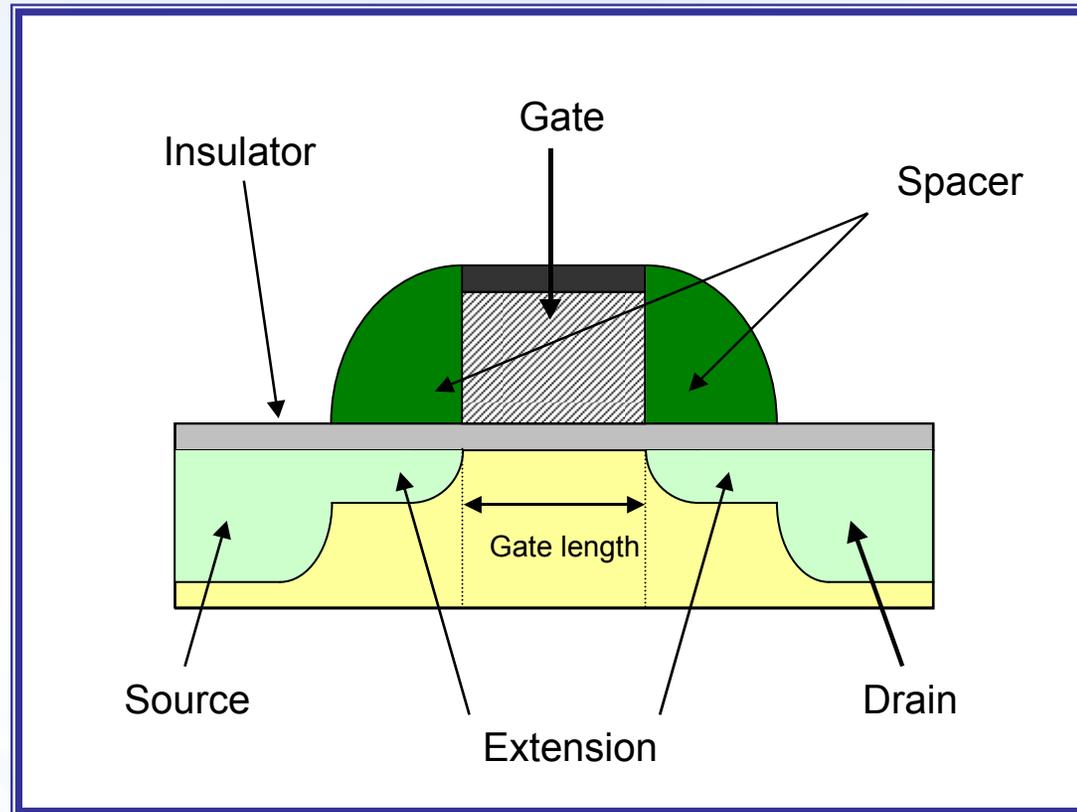
- Diminution de l'énergie d'implantation des ions dopants.
- Optimisation (réduction) du temps de recuit thermique nécessaire à la guérison des défauts et à l'activation électrique des dopants.



Exemple :

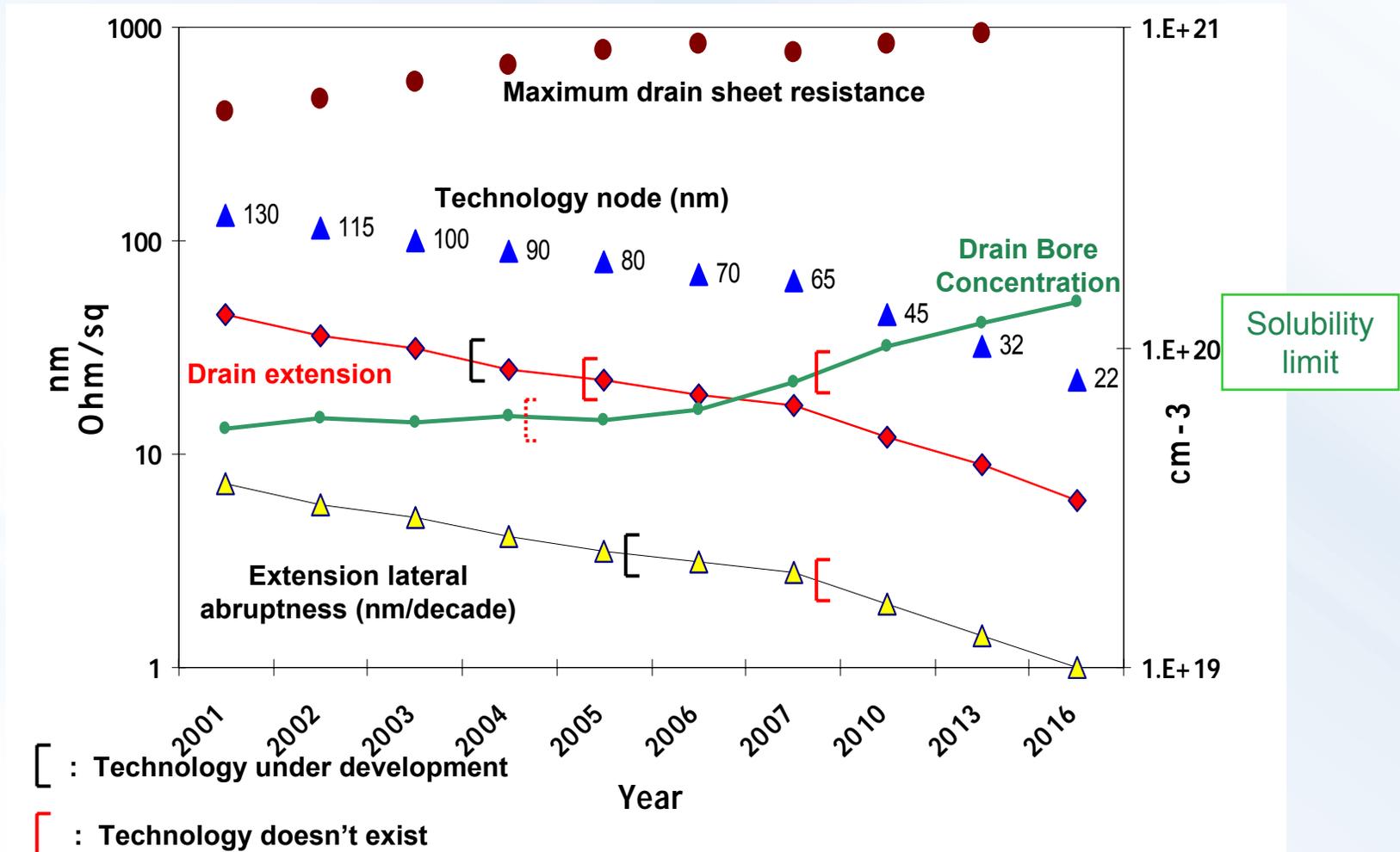
Boron SIMS profiles for as implanted or laser annealed BF_2 5 keV $3.5\text{e}^{14} \text{ cm}^{-2}$

CMOS transistor structure



ROADMAP : SILICON TECHNOLOGY

Doping technology requirements for MOSFET S/D extensions (ITRS 2001) – Moore's law



Ultra Shallow Junction Issues/Solutions

GOAL	Classical thermal annealing	RTP technology	LTP Excimer Laser
Duration range	1 hour	1 sec.	100 to 500 ns
Thermal process	Solid phase. Bulk	Solid phase. Surface	Liquid or solid phase. Surface
Doping over solubility limit	No ! Equilibrium process	No ! Equilibrium process	Yes ! metastability
Junction depth	> 100 nm	50 < X _j < 100 nm TED	< 50 nm Box-like profile

RTP : Rapid Thermal Processing

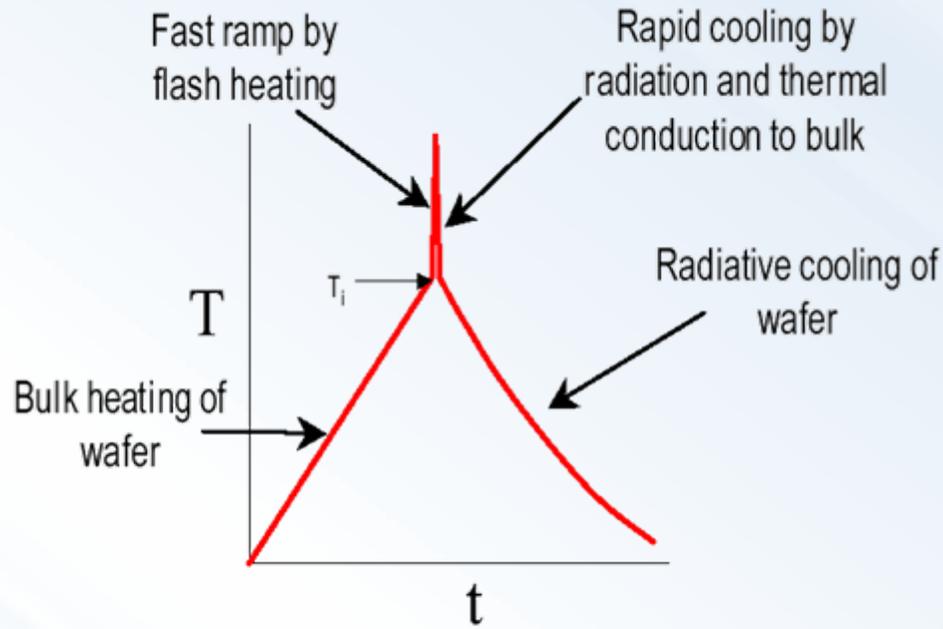


Figure 3 The time-temperature profile of a fRTP process.

Recuit rapide : 10^{-3} s / cycle
(D.M. Camm – IEEE 2002)

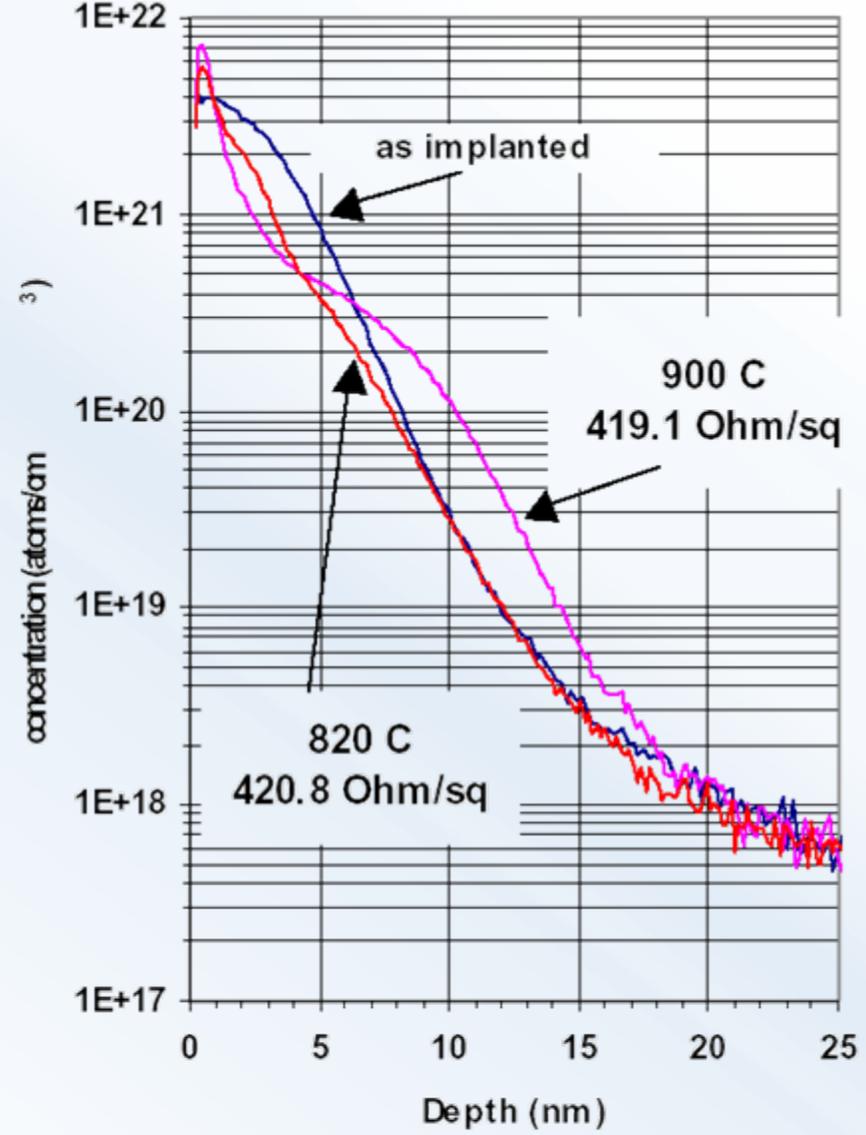


Figure 5 SIMS data for a representative BF_2 ($2.5\text{E}15$ 2.2 keV) implant with differing intermediate temperatures and flash intensities but similar peak temperatures.

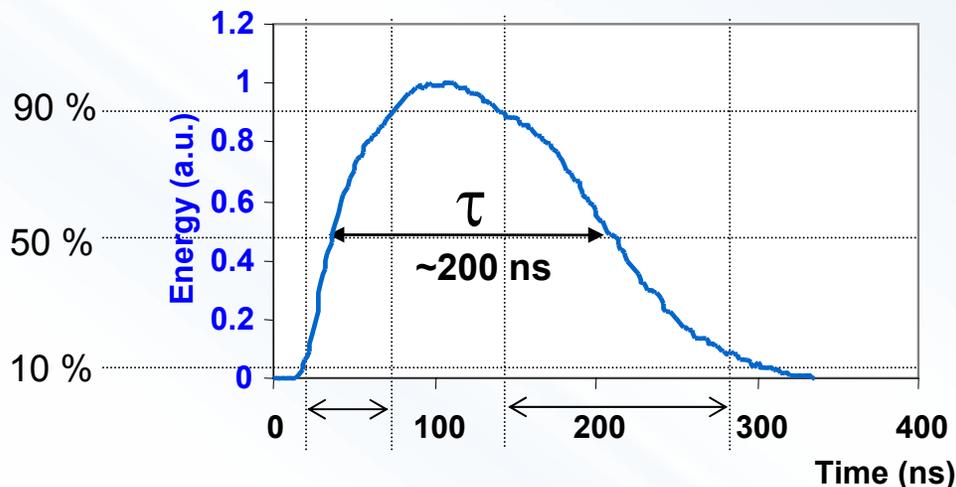
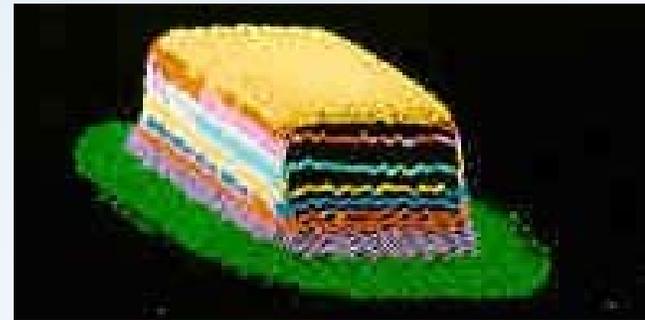
LASER SOURCE

➤ SOPRA VEL 15 : (XeCl, $\lambda=308$ nm)



➤ Energy per pulse :
15 J (max)

➤ Energy distribution
uniformity : ± 1.5 %

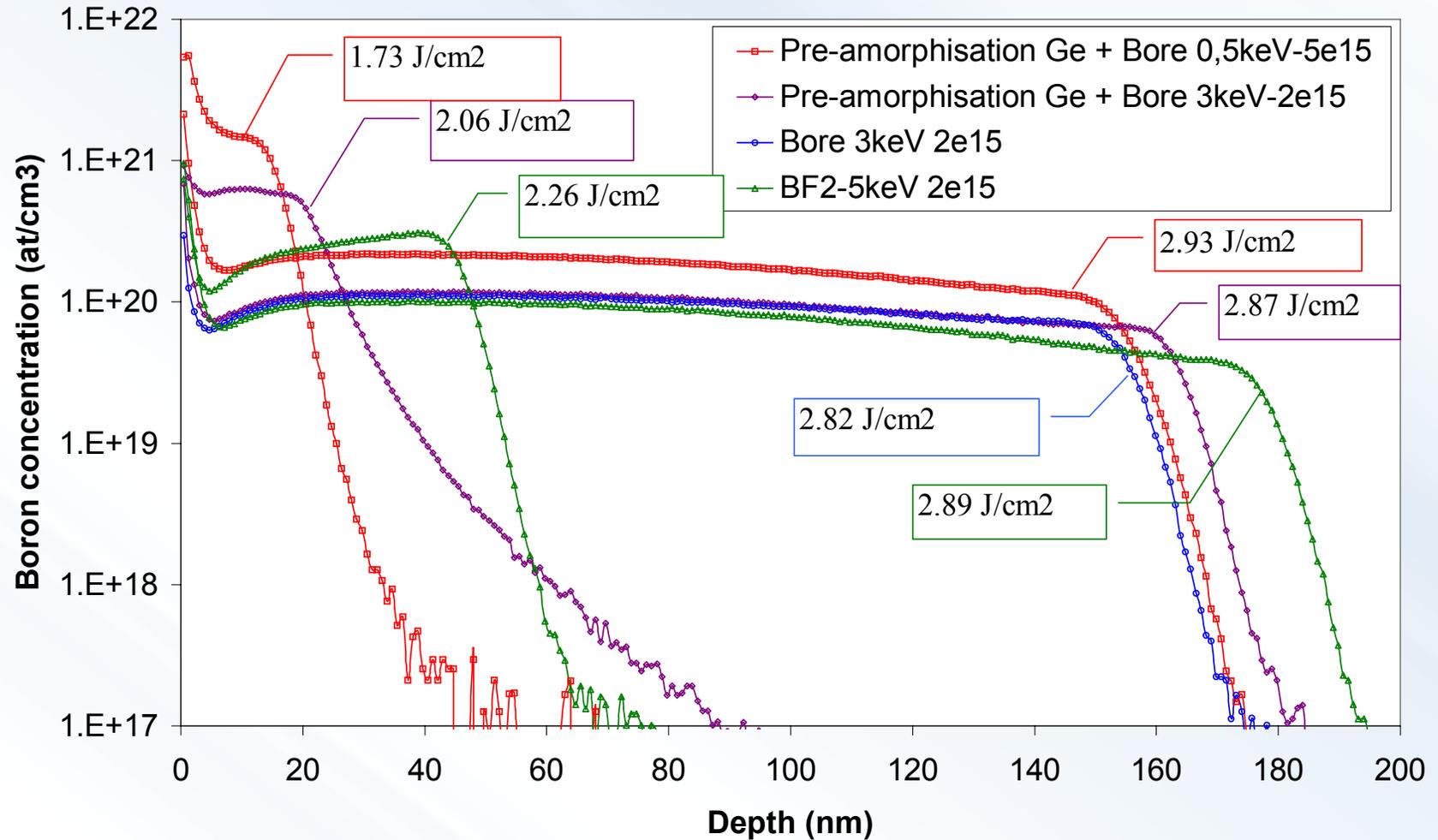


➤ large area : up to 50 cm²

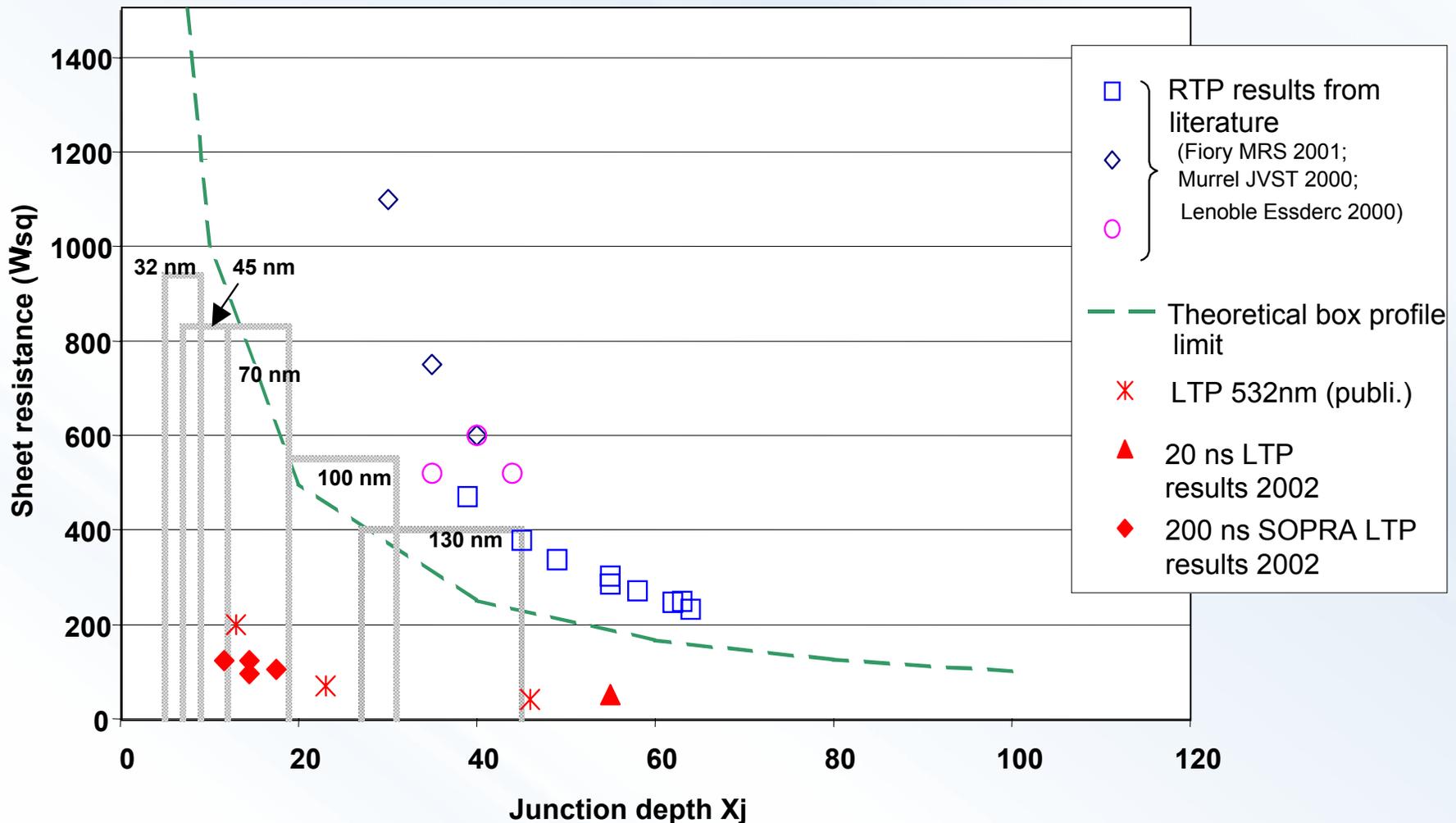
➤ pulse to pulse stability :
close to 1.5 %

SIMS RESULTS

➤ For implanted substrate :



Junction depth vs sheet resistance for p-type substrate with 2001 ITRS Roadmap :



L'oxydation :

Si le silicium est actuellement le matériau le plus utilisé en électronique, il le doit en particulier à la qualité de son oxyde (SiO_2).

Dans un circuit, l'oxyde peut servir :

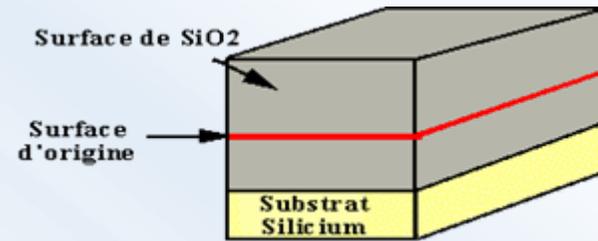
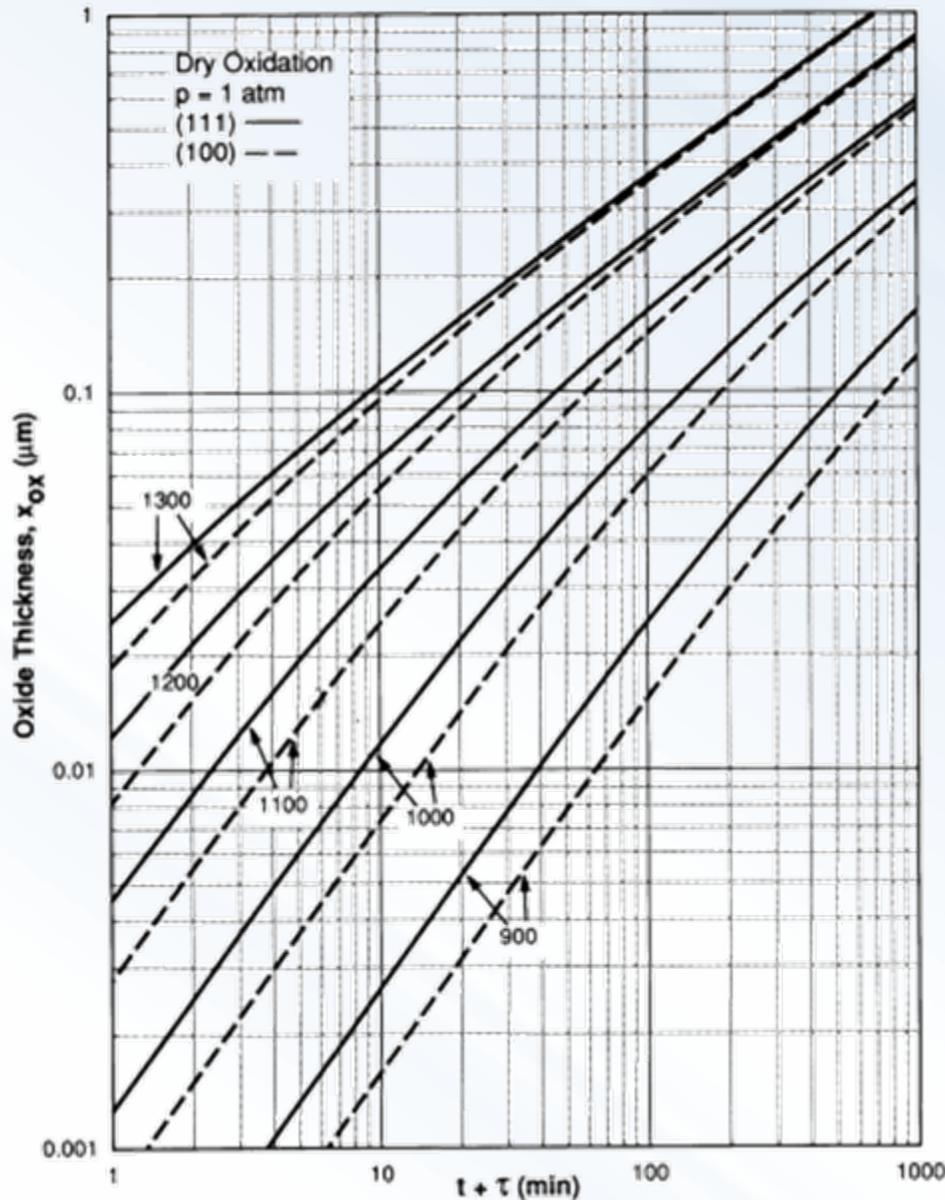
- de masque d'implantation ou de diffusion de dopants,
- de couche passivante à la surface du silicium,
- de zones d'isolation entre différents composants d'une structure intégrée,
- de couche active dans les transistors MOS (oxyde de grille),
- d'isolation électrique entre des couches adjacentes pour améliorer l'intégration et la diminution des dimensions,
- d'isolation électrique entre les différents niveaux de métallisation ou de couches conductrices en silicium polycristallin fortement dopé,
- de couches sacrificielles permettant d'améliorer les performances et l'intégration des circuits. Ces couches sacrificielles peuvent aussi être utilisées pour fabriquer des microstructures à base de silicium polycristallin et intervenir dans des microsystèmes intégrés (MEMS : micro-electro-mechanical systems).

Il existe plusieurs techniques pour obtenir un oxyde :

- l'oxydation thermique en présence d'oxygène, dite oxydation sèche :

GT.4

Dry Oxidation

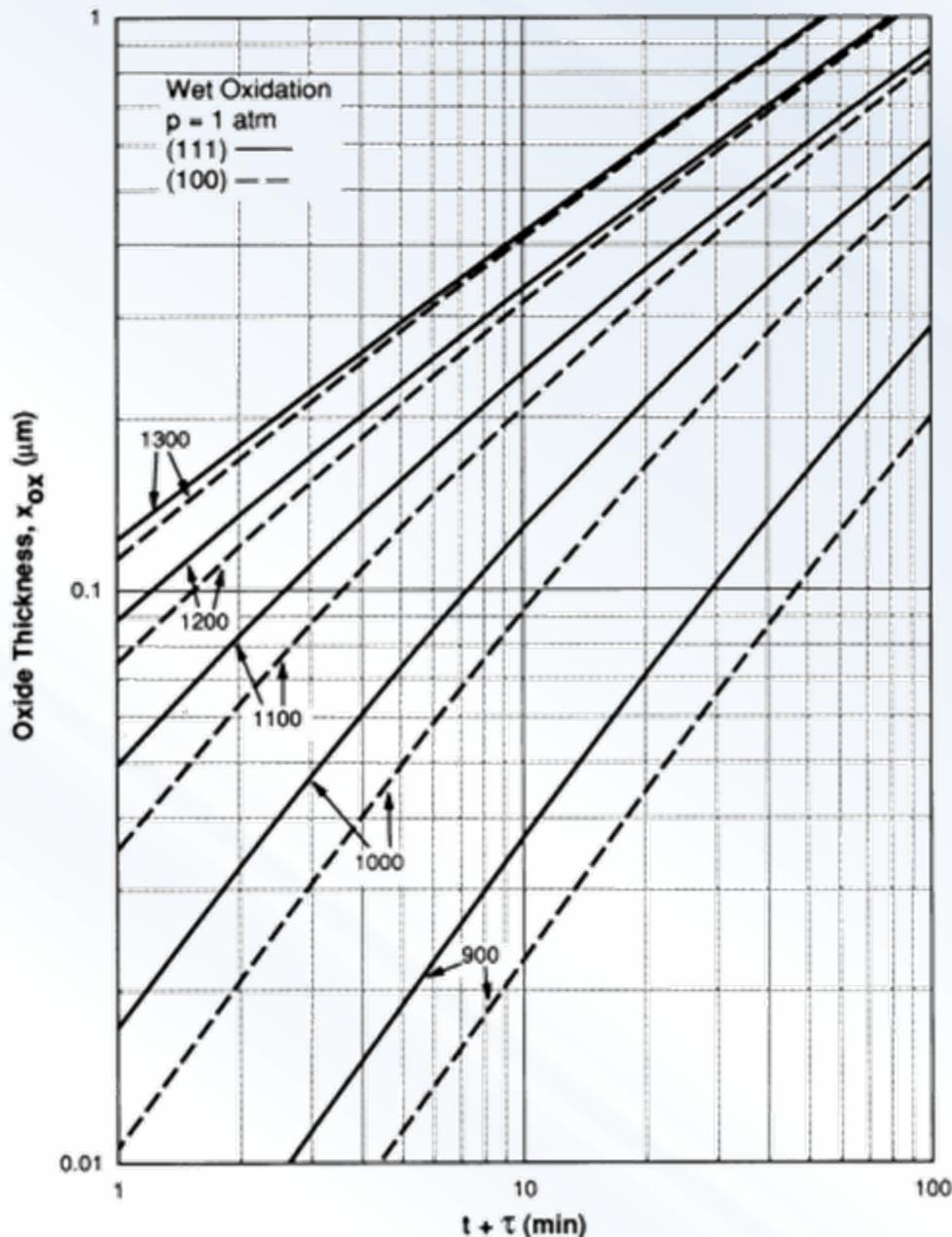


La couche de Silicium initiale réagit avec l'élément oxydant pour former le SiO_2 ; on va ainsi consommer du Silicium. L'interface Si/SiO_2 va donc se retrouver "au-dessous" de la surface initiale. Un calcul simple montre que la fraction d'épaisseur située "au-dessous" de la surface initiale représente 46% de l'épaisseur totale de l'oxyde.

- l'oxydation thermique par voie humide en présence d'oxygène et de vapeur d'eau,

Wet Oxidation

GT.5



On peut aussi créer la vapeur d'eau dans le four en effectuant une synthèse à partir d'un flux d'hydrogène et d'un flux d'oxygène.

Cette réaction étant très exothermique, elle est donc dangereuse. Le dispositif contient alors un grand nombre de sécurités (détection de flamme, contrôle des débits, etc...) afin d'éviter toute explosion.

C'est ce type de réacteur qui est principalement utilisé chez les industriels. Il faut noter que la pureté chimique des gaz employés doit être très bonne (pureté 5.0 minimum, c'est-à-dire moins de 10 ppm d'impuretés totales).

Réacteur industriel d'oxydation par voie sèche ou humide



Il existe d'autres techniques d'oxydation :

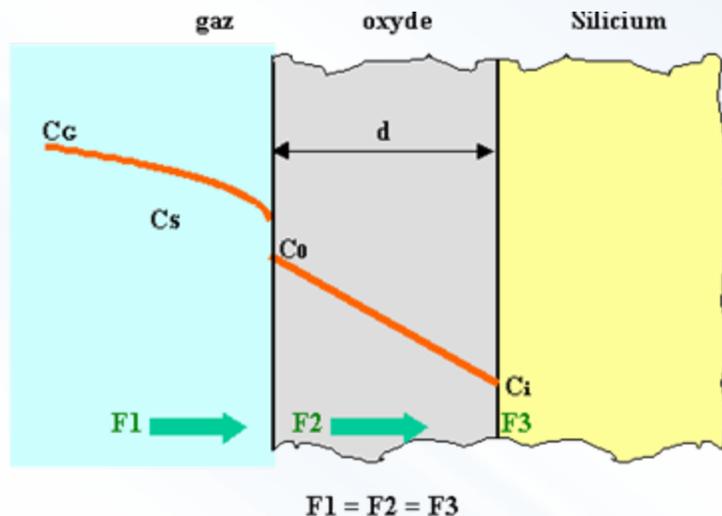
- l'oxydation thermique vapeur en présence de vapeur d'eau uniquement,
- l'oxydation anodique, obtenue par voie électrochimique,
- l'oxydation plasma, réalisée à l'aide d'un plasma d'oxygène.

Modélisation de l'oxydation :

Le modèle de base de l'oxydation est représenté sur la figure ci-dessous qui distingue les 3 domaines dans lesquels il faut considérer des mécanismes différents :

- l'atmosphère ambiante contenant l'élément oxydant (soit de l'oxygène soit de la vapeur d'eau soit une combinaison de ces deux éléments),
- l'oxyde qui est traversé par l'élément oxydant par phénomène de diffusion. Notons que cette diffusion est négligeable à température ambiante mais fortement activée thermiquement,
- le Silicium, à la surface duquel se produit la réaction chimique d'oxydation.

Le calcul est basé sur l'analyse des flux de l'espèce oxydante dans les différentes zones.

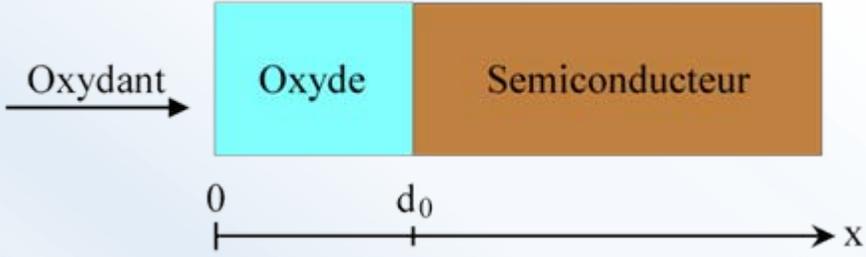


Le calcul est basé sur l'analyse des flux de l'espèce oxydante dans les différentes zones. Si on raisonne en régime stationnaire, les trois flux sont égaux :

$$F_1 = F_2 = F_3$$

Diffusion type 1^{ère} loi de Fick

On exprime l'épaisseur de l'oxyde, d_o , en fonction de A, B et τ à l'aide de la *loi de Deal et Grove*.

$$\frac{d_o}{A/2} = \sqrt{1 + \frac{t + \tau}{A^2/4B}} - 1$$


d_o est l'épaisseur de l'oxyde, les coefficients A, B et τ dépendent directement du mode de croissance de l'oxyde (voies sèches et humides) et de la température T.

On peut simplifier l'expression de d_o en regardant des situations limites :

- pour des temps importants, l'épaisseur varie en racine du temps, c'est-à-dire que la croissance sera de plus en plus lente. Il faudra donc jouer sur la valeur de B en fonction de la température pour avoir des temps raisonnables d'oxydation (de quelques dizaines de minutes à quelques heures maximum).

Si $t \gg \tau$:

$$d_o = \sqrt{B.t}$$

- pour des temps faibles, l'épaisseur est proportionnelle au temps. La condition est la suivante :

$$(t + \tau) \ll A^2/4B$$

$$d_o = (B/A).(t + \tau)$$

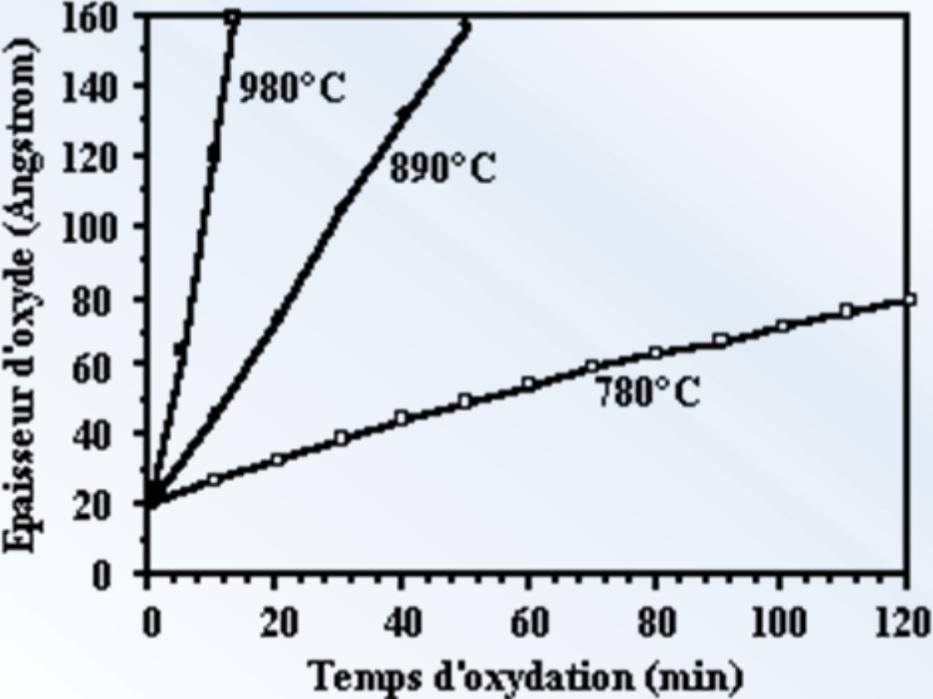
Constantes d'oxydation pour une oxydation humide du Silicium

Température d'oxydation °C	A (μm)	B(μm ² /h)	B/A (μm/h)	τ (heures)
1200	0,050	0,72	14,40	0
1100	0,110	0,510	4,64	0
1000	0,226	0,287	1,27	0
920	0,500	0,203	0,406	0

Constantes d'oxydation pour une oxydation sèche du Silicium

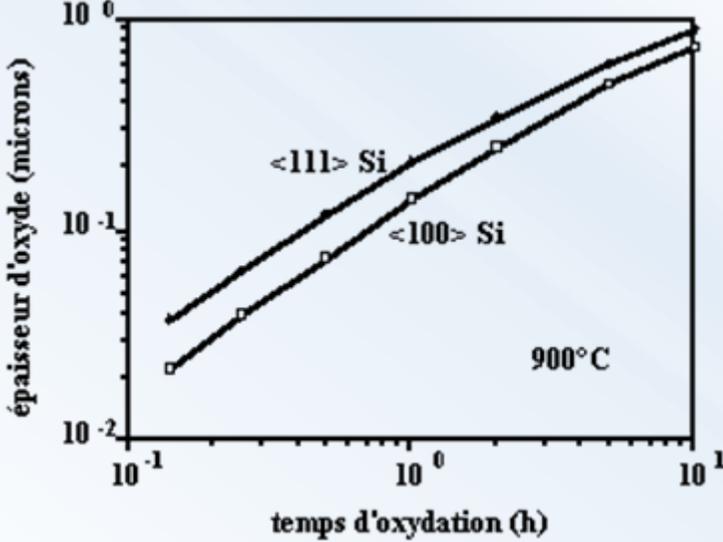
Température d'oxydation °C	A (μm)	B(μm ² /h)	B/A (μm/h)	τ (heures)
1200	0,040	0,045	1,12	0,0019
1100	0,090	0,027	0,30	0,00693
1000	0,165	0,0117	0,071	0,029
920	0,235	0,0049	0,0208	0,098
800	0,370	0,0011	0,0030	0,687
700	0,00026	7,81

Exemple : évolution de l'épaisseur d'oxyde en fonction du temps d'oxydation (voie sèche) à différentes températures.



Pour des temps d'oxydation relativement faibles, la variation d'épaisseur en fonction du temps d'oxydation est pratiquement linéaire. Par ailleurs, pour des oxydations de faibles épaisseurs, on doit tenir compte de la présence de l'oxyde natif ce qui correspond à une ordonnée à l'origine non nulle.

La réaction d'oxydation à l'interface tient compte du nombre d'atomes disponibles pour la réaction chimique. Lorsque les plans sont plus denses, la vitesse d'oxydation est légèrement supérieure. C'est le cas de l'oxydation d'un substrat orienté (111) comparé à celui orienté (100).

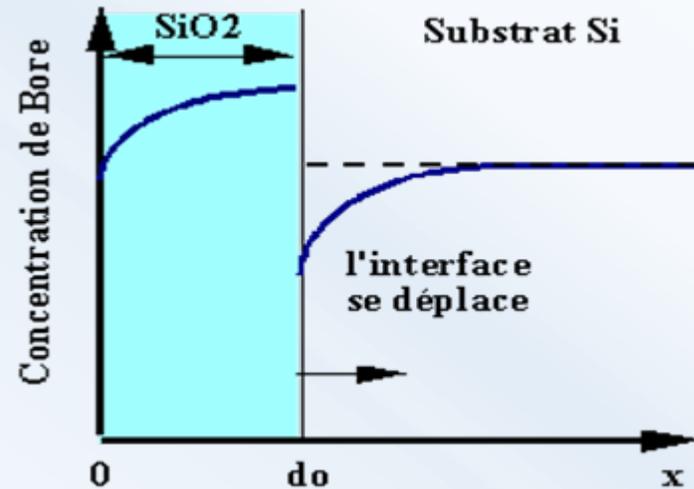
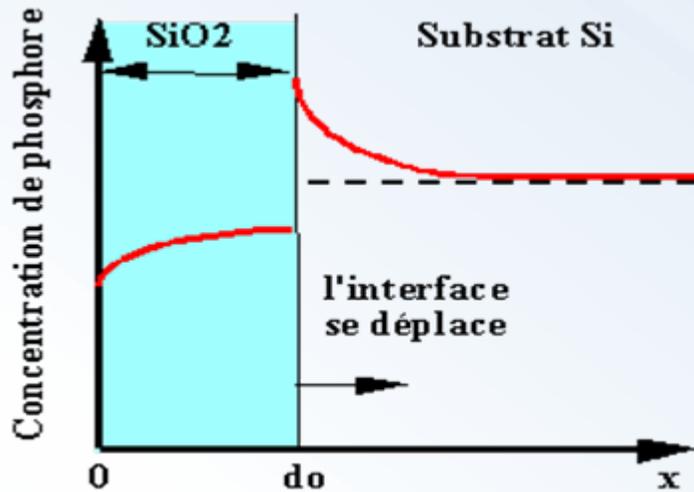


Redistribution de dopants en cours d'oxydation :

Lors de l'oxydation de couches dopées, cette opération s'effectuant à haute température, les dopants se redistribuent dans le substrat. De plus, étant donné la consommation de Silicium lors de l'oxydation, une partie des atomes dopants se retrouvent dans l'oxyde. Mais les coefficients de diffusion des atomes dopants, à une température donnée, dans le Silicium et dans l'oxyde sont en général différents. Il se crée alors une discontinuité de concentration de dopant à l'interface Si/SiO₂.

Exemples : *cas du Phosphore et du Bore*

Le Phosphore (à gauche) étant moins mobile dans le SiO_2 , il y a accumulation de phosphore dans le silicium près de l'interface. Par contre, la concentration dans l'oxyde est plus faible.

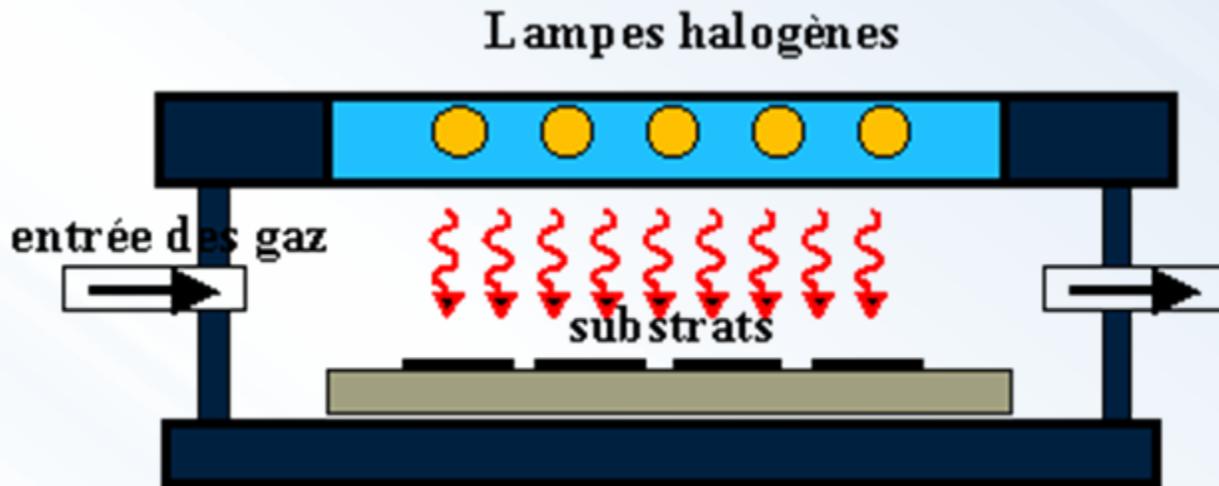


Notons que les atomes dopants qui diffusent dans l'oxyde ne sont pas en général activés, ce qui signifie qu'ils ne créent pas de charges électriques dans cet oxyde et n'affectent pas en général les propriétés électriques telles que la tension de seuil d'un transistor MOS.

C'est le phénomène inverse pour le Bore (à droite) : Il y a appauvrissement en Bore du substrat de silicium près de l'interface, et la concentration dans l'oxyde est supérieure

Technique d'oxydation rapide : RTO (Rapid Thermal Oxidation)

Les oxydes MOS dans les technologies de longueur de grille inférieure à $0,1 \mu\text{m}$ sont de dimension nanométrique. La croissance peut donc être très rapide. Pour éviter toute rediffusion de dopant dans les couches déjà réalisées, la technique d'oxydation consiste à disposer dans un four à lampes halogènes les substrats et à les chauffer très rapidement en présence d'une atmosphère oxydante. La durée de l'opération peut être inférieure à la minute. Un des avantages de cette technique est la possibilité de traitement plaque à plaque dans le cas des substrats de très grand diamètre. Il faut par contre parfaitement contrôler la montée en température des substrats afin d'éviter leur éclatement par gradient de contraintes thermiques. L'oxydation ne se fait que sur une seule face ce qui permet d'éviter le dépôt d'une couche protectrice ou des gravures postérieures.



Les différentes techniques de dépôts :

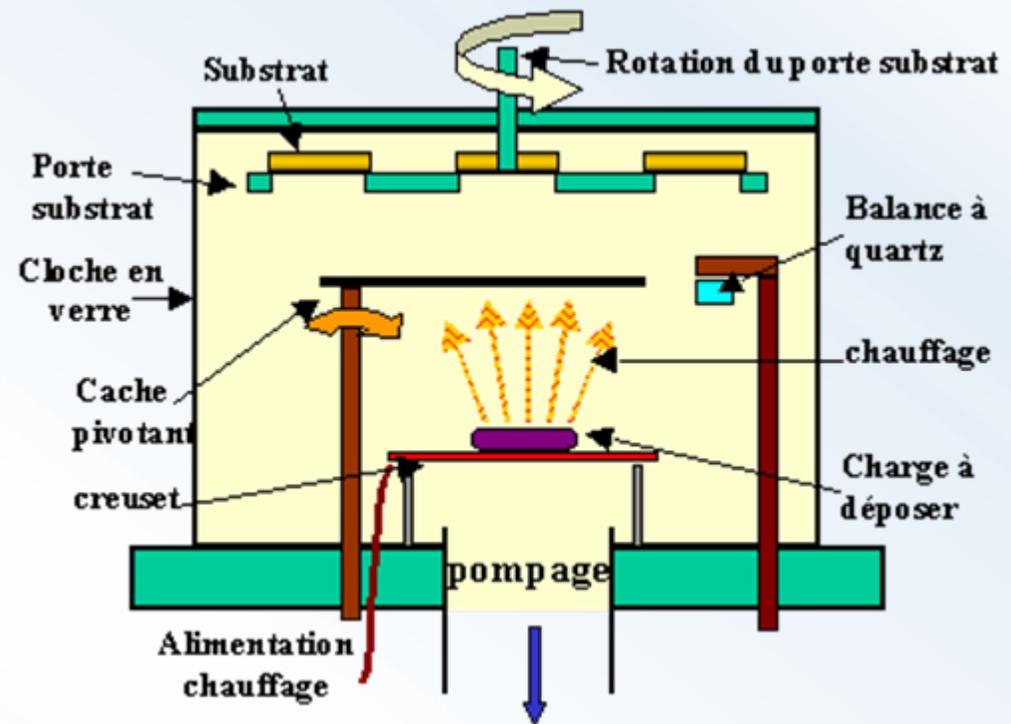
Ces opérations sont nécessaires lorsqu'il faut réaliser une couche conductrice, isolante ou de masquage dans un procédé qui n'utilise pas directement le matériau du substrat. *Par exemple* : un oxyde de silicium lorsque le substrat et/ou la couche sous-jacente ne sont pas constitués de Silicium, la seule solution consiste à déposer l'oxyde (ou un autre type d'isolant).

Celui-ci s'effectue dans un four ou un bâti qui comprend tous les constituants de la couche à réaliser.

Les techniques de dépôt qui seront utilisées pour déposer une couche d'isolant ou d'oxyde seront le plus souvent très générales en permettant la réalisation de couches d'autres matériaux tels que des métaux voire des semi-conducteurs.

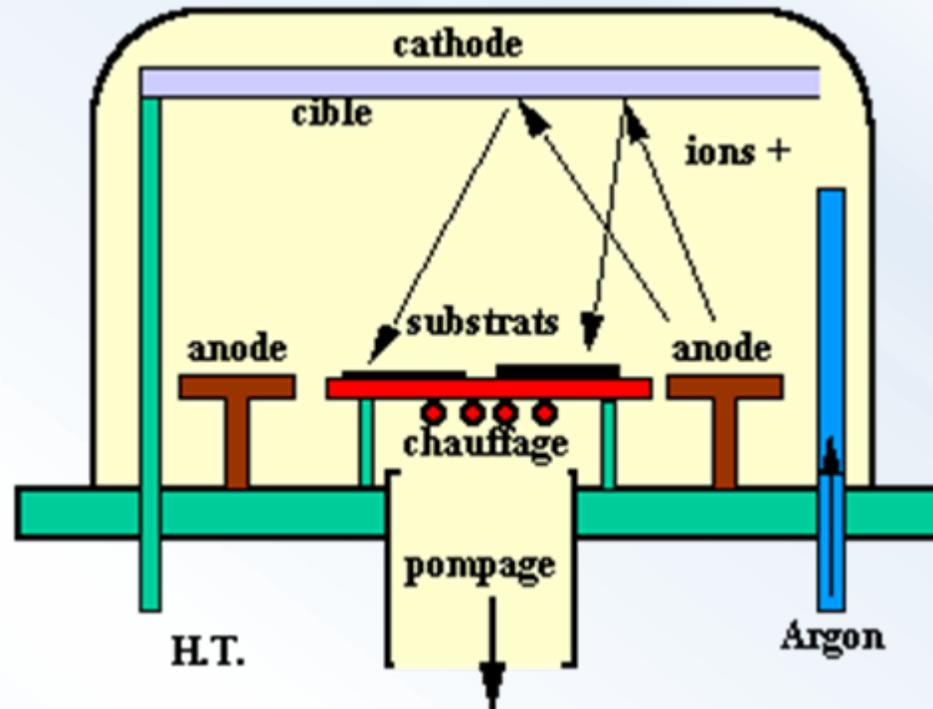
1. *Evaporation thermique* :

La technique d'évaporation thermique est très simple et consiste simplement à chauffer par effet Joule un matériau qui, vaporisé, va se déposer sur les substrats.



2. Dépôts par pulvérisation cathodique :

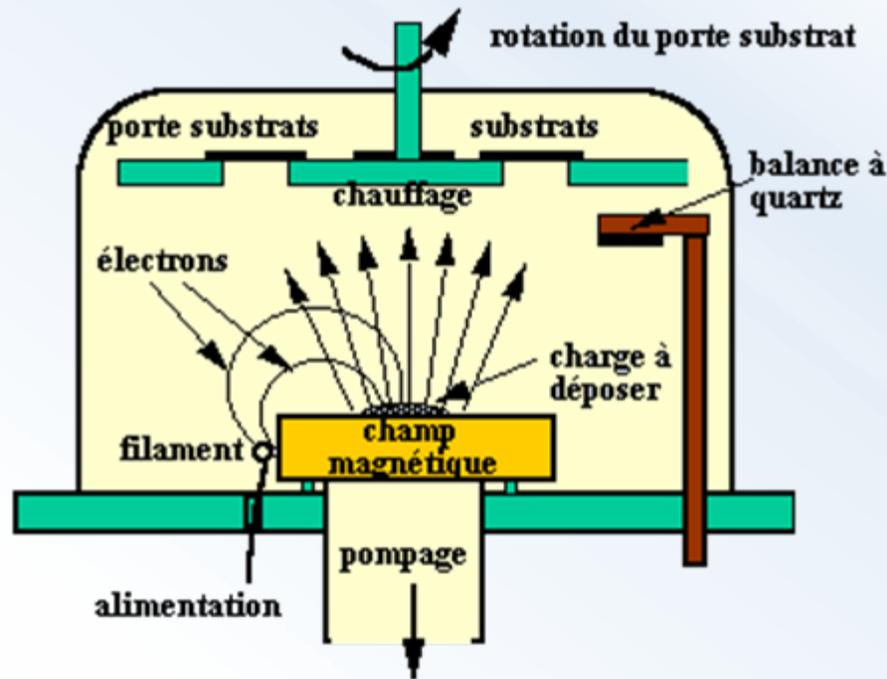
La pulvérisation cathodique consiste à bombarder une cible par des ions, à arracher les ions de la cible et à les envoyer se déposer sur la substrat. Dans le cas de la figure ci-dessous, montrant de façon simplifiée le principe de cette technique, les ions argon, créés par l'excitation haute tension, arrachent de la cible les composés à déposer sur la surface des substrats.



Exemple : dépôts d'aluminium pour contact métal-semiconducteur

3. Dépôts assisté par canon à électrons :

La technique du canon à électrons consiste à apporter suffisamment d'énergie (très concentrée) sur un matériau souvent réfractaire à l'aide d'un faisceau d'électrons focalisé. Les électrons sont créés par effet thermoélectrique (chauffage d'un filament) et leur trajectoire s focalisées grâce à l'action conjuguée d'une différence de potentiel électrique et d'un champ magnétique.

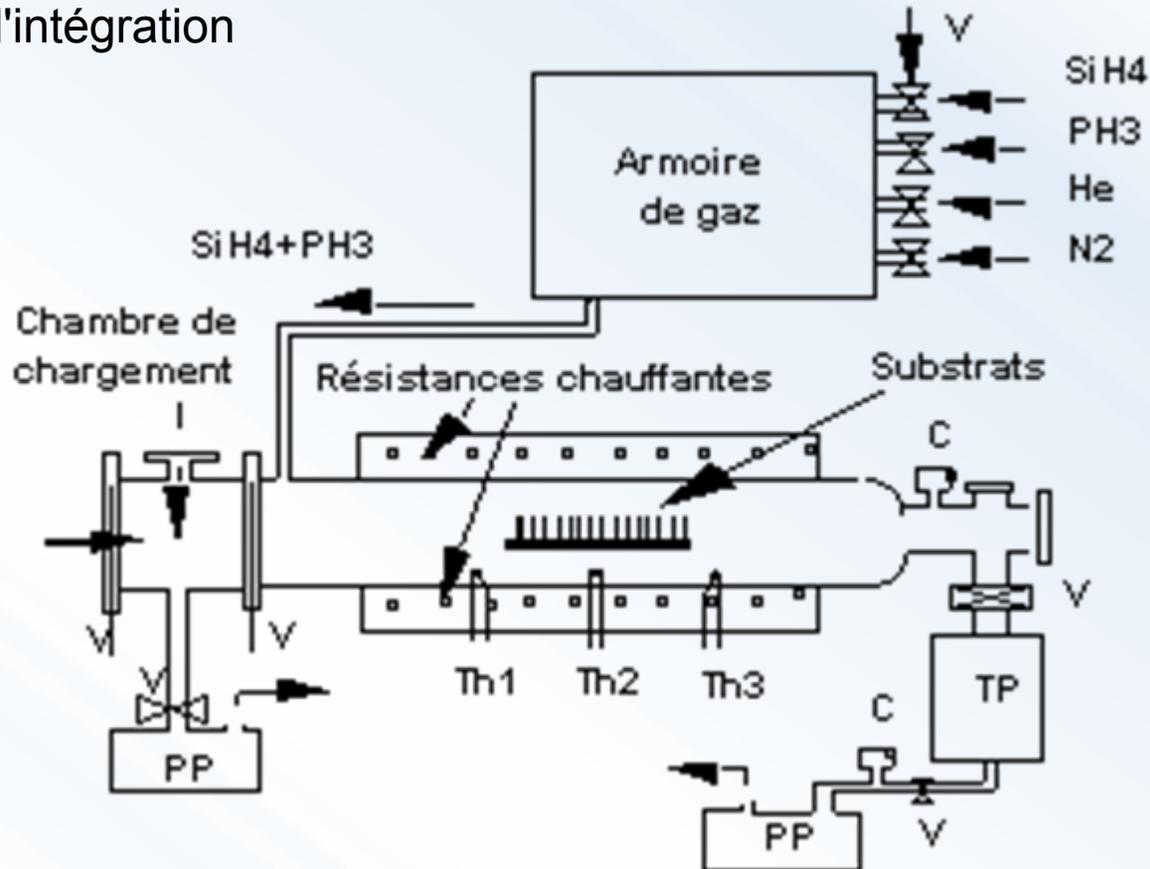


Les techniques de pulvérisation cathodique et canon à électrons, de par leur principe, permettent d'effectuer des dépôts de couches isolantes mais aussi de couches métalliques (aluminium, tungstène, titane, chrome, etc...). Elles interviendront donc principalement pour la réalisation de couches d'interconnexion dans les dispositifs intégrés.

4. Dépôts chimiques en phase vapeur (CVD) :

Les techniques C.V.D. permettent quant à elles de faire croître des couches d'isolants ou de Silicium polycristallin. Elles s'effectuent en général dans un four dans lequel on introduit les espèces réactantes. Suivant les valeurs de la pression de dépôt, on modifie la qualité des couches (propriétés structurales et électriques).

Les techniques à basse pression (L.P.C.V.D.) permettent de déposer du silicium polycristallin, dont l'utilisation dans les procédés technologiques a permis une nette amélioration de l'intégration

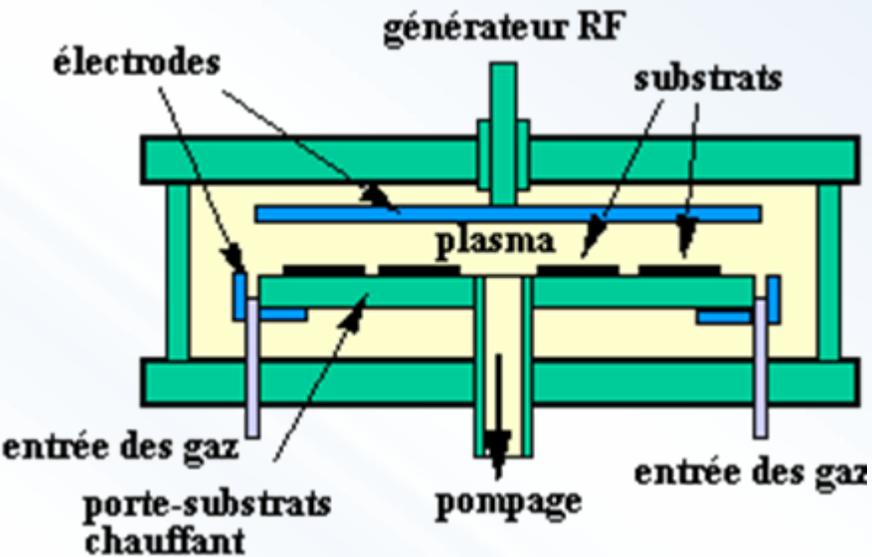


5. Dépôt chimique en phase vapeur assistés plasma (PECVD) :

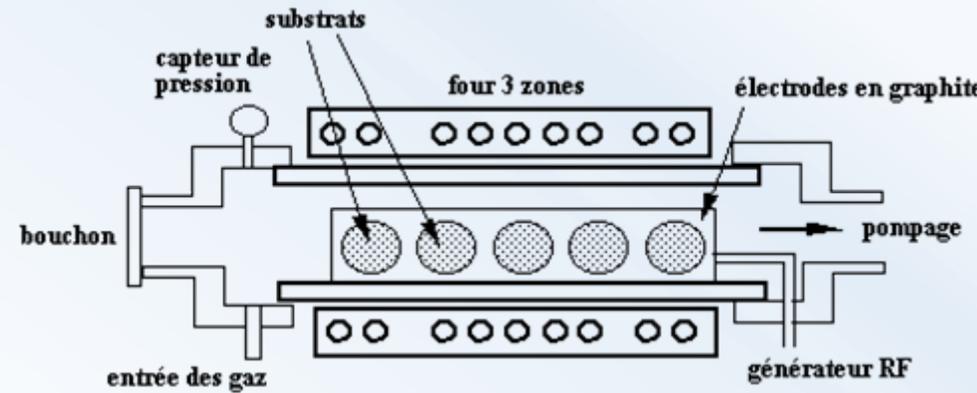
Dans le cas de couches isolantes, pour améliorer l'efficacité de la réaction chimique dans le four, on peut activer les molécules mises en jeu par une source radiofréquence dont la fréquence est industriellement fixée à 13,56 MHz, valeur autorisée par l'Administration des Télécommunications. cette technique s'appelle alors P.E.C.V.D.

Industriellement, deux types de four sont proposés :

A. four à porte-substrat horizontal :



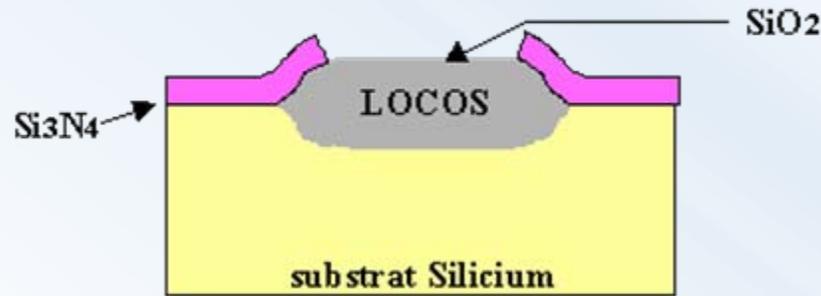
B. four à "mur chaud" :



A l'aide de ces réacteurs, de façon classique, les couches isolantes réalisées sont :

- de l'oxyde de silicium, SiO_2 ,
- du nitrure de silicium, Si_3N_4 .

Le Si_3N_4 sert essentiellement de couche de masquage d'oxydation. En effet, le nitrure constitue une barrière de diffusion pour les éléments oxydants tel que l'oxygène. La figure ci-dessous présente une barrière de diffusion à proximité d'un oxyde localisé (LOCOS).



La gravure :

Deux techniques sont couramment utilisées :

- la gravure dite par voie humide.
- la gravure sèche.

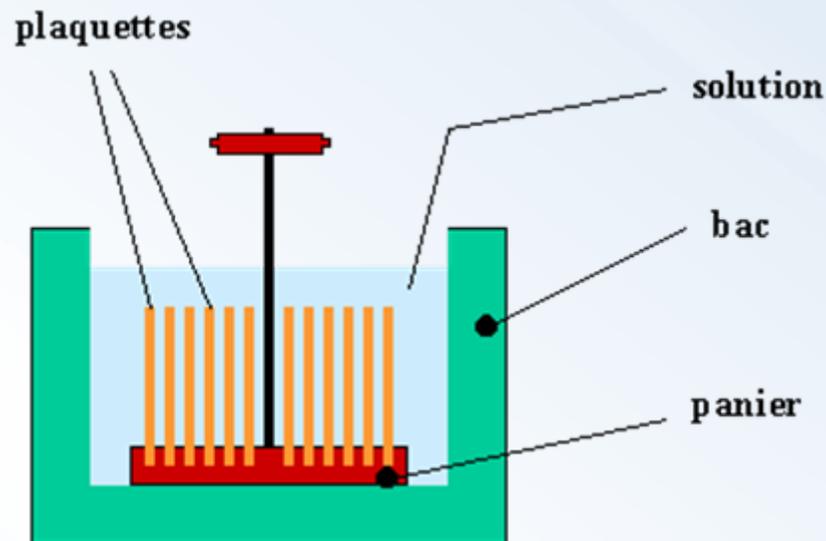
Ces deux types de gravure interviennent de nombreuses fois au cours des procédés modernes. Elles permettent de graver de façon sélective, des couches ou des films afin de créer des motifs (zone actives de dispositifs, grille de transistors, pistes d'interconnexion, etc...).

1. La gravure humide :

La gravure par voie humide se fait par attaque chimique en solution aqueuse (bain contenant de l'eau).

Exemple : l'oxyde de silicium est gravé par une solution partiellement diluée d'acide fluorhydrique (HF) tamponnée par du fluorure d'ammonium (NH₄F).

Suivant les concentrations de l'espèce réactante, on étalonne les vitesses de gravure pour un type de couche. En général, par voie humide, la couche est attaquée de façon équivalente suivant toutes les directions de l'espace. On dit que la gravure est **isotropique**. Industriellement, on peut traiter simultanément jusqu'à **200 plaquettes**.



Puis : rinçage à l'eau déionisée (jusqu'à 15 MΩ cm), séchage en centrifugeuse.

Inconvénients de la gravure humide :

- la gravure est **isotropique (attaques latérales)** notamment dans les zones protégées par la résine.
- la vitesse de gravure dépend de la concentration et du type d'impureté que contient le film à graver. Cette vitesse de gravure dépend de la quantité des substrats traités, l'efficacité d'attaque diminuant après plusieurs lots.
- le point de fin de gravure est difficilement contrôlé (surgravure latérale ou verticale).

Les solutions les plus couramment utilisées en fonction de la nature des couches à graver sont les suivantes :

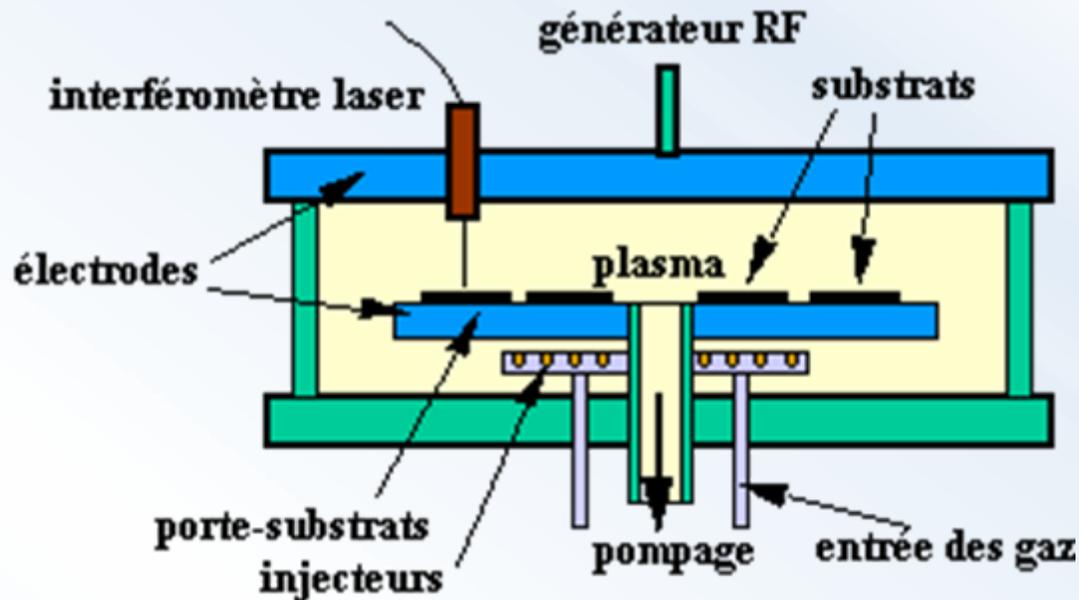
- silicium polycristallin $\text{HNO}_3 + \text{HF}$
- silicium monocristallin Hydrazine N_2H_4 (65%) + H_2O (35%)
- dioxyde de silicium $\text{HF} + \text{NH}_4\text{F} + \text{H}_2\text{O}$
- nitrure de silicium H_3PO_4
- aluminium $\text{H}_3\text{PO}_4 + \text{HNO}_3 + \text{acide acétique} + \text{H}_2\text{O}$



2. La gravure sèche :

La gravure sèche est en réalité une technique de **gravure plasma** dans laquelle interviennent à la fois les effets de bombardement par des ions et la réaction chimique. On la dénomme R.I.E. (Reactive Ion Etching en anglais).

Le réacteur ressemble au réacteur de dépôt à platine porte-substrats horizontale, mais les gaz injectés sont dans ce cas destinés à graver la couche de surface.

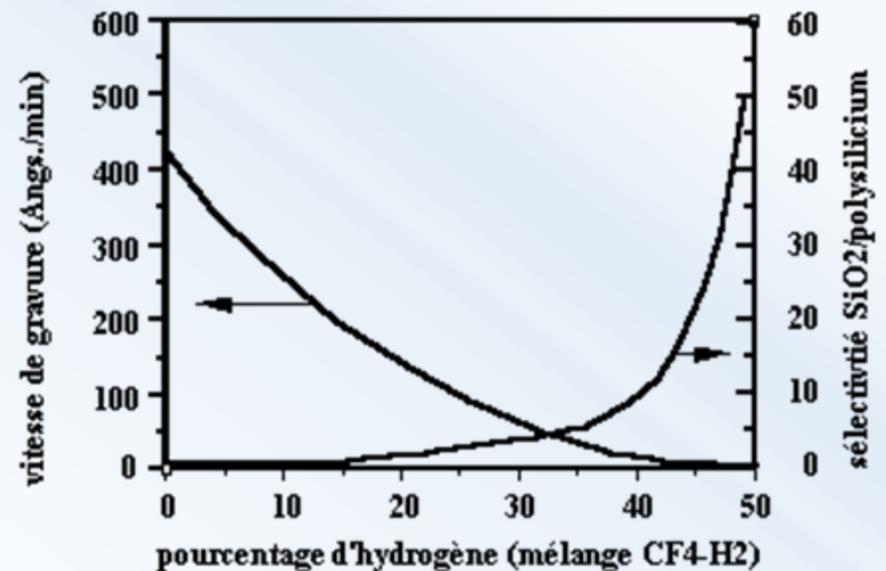
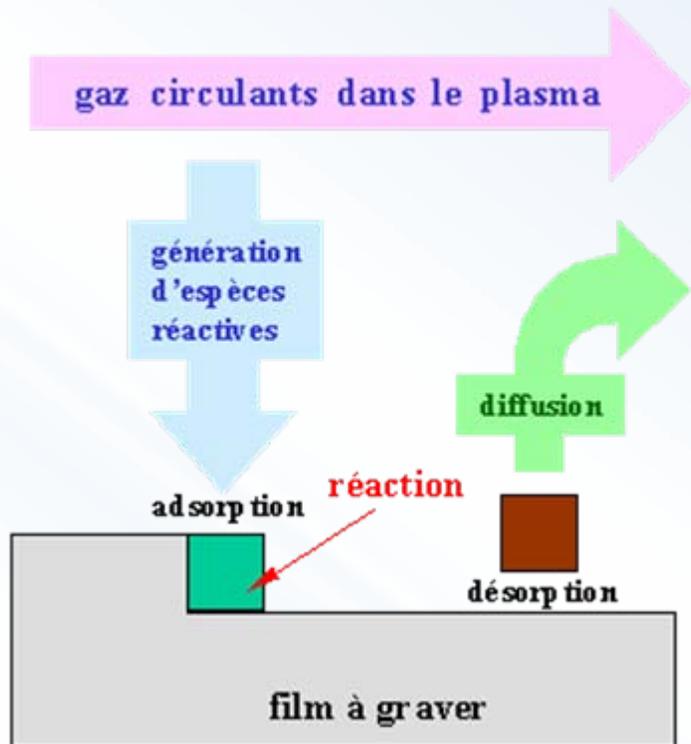


on utilise un générateur radiofréquence qui va permettre de générer dans le réacteur les espèces réactives.

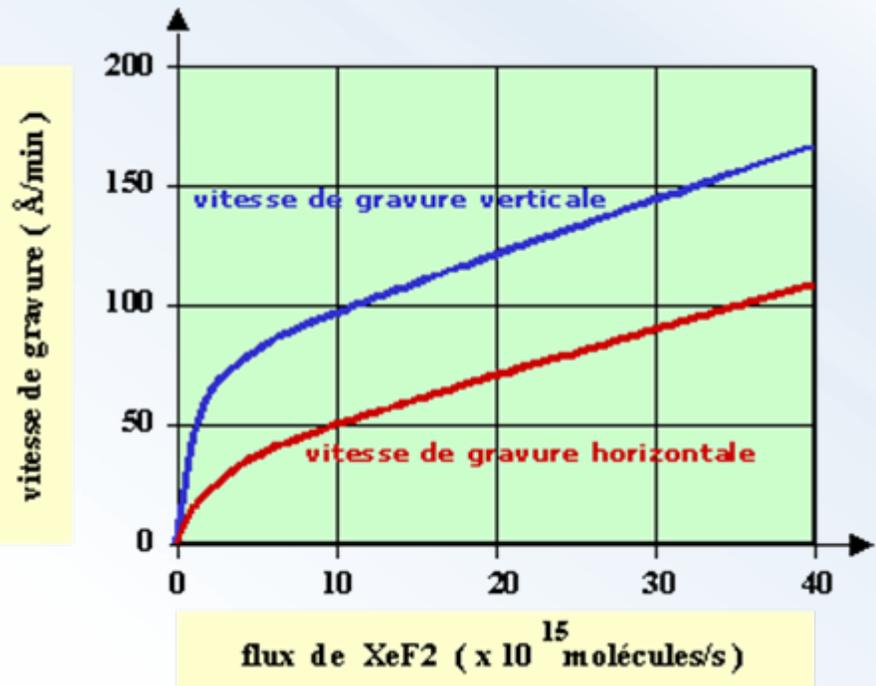
Sans polarisation particulière des électrodes, l'attaque est en général isotropique.

Le principe du procédé est résumé comme suit :

- génération dans le plasma des espèces pouvant attaquer chimiquement la couche,
- transfert des espèces réactives depuis le plasma vers la surface de la couche à graver,
- adsorption de l'espèce attaquante à la surface,
- réaction avec le matériau de surface. Le matériau produit par la réaction doit être volatil pour pouvoir quitter la surface,
- désorption du produit de réaction,
- diffusion dans l'environnement gazeux.



Vitesse de gravure et sélectivité pour une gravure plasma utilisant du tétrafluorure de carbone dilué dans de l'hydrogène.

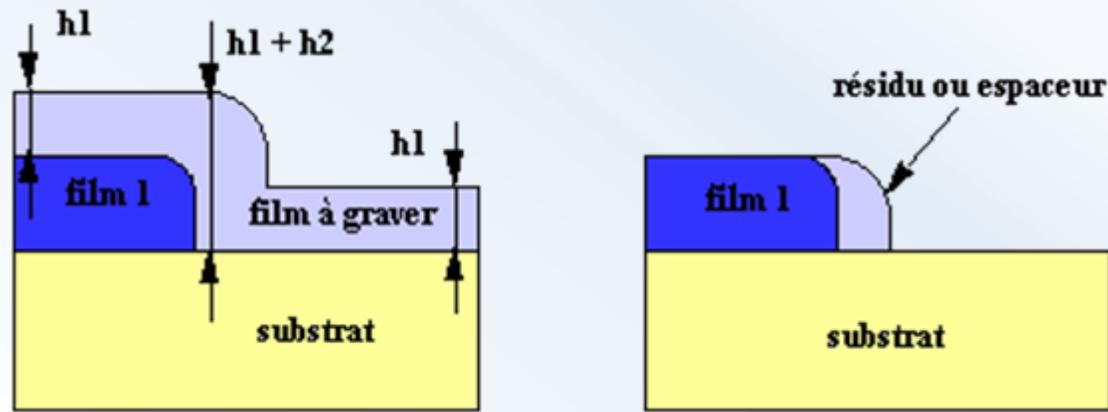


Vitesse de gravure verticale et horizontale. La différence entre ces deux vitesses due au bombardement d'ions suivant l'orientation verticale, permet de réaliser une gravure anisotropique.

Matériau à graver	Silicium	SiO ₂	Siliciure
	SF ₆	CHF ₃	CFCl ₃
gaz	CF ₄ + O ₂	CF ₄ + O ₂	CF ₂ Cl ₂
	HF	CF ₄ + H ₂	CCl ₄
	CFCl ₃	SiCl ₄	SF ₆

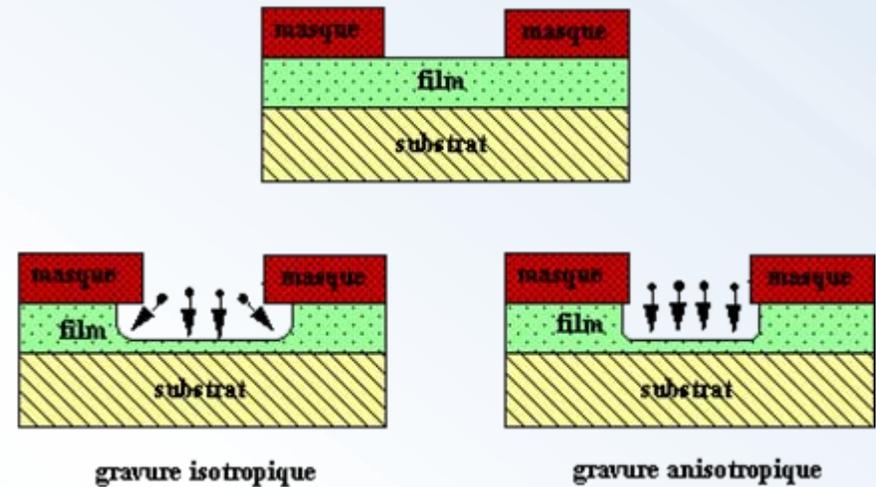
En accélérant les ions par une polarisation continue entre les deux électrodes, on peut accélérer les ions réactifs en leur donnant une orientation préférentielle en direction de la surface. La gravure est alors **anisotropique**.

La figure ci-dessous montre l'anisotropie obtenue en ajoutant un bombardement d'ions qui augmente la vitesse de gravure verticale. On joue ainsi sur la compétition entre le bombardement ionique et l'attaque chimique.



Ce type de gravure est particulièrement intéressant dans le cas où l'on veut réaliser des espaceurs de très faible dimension dans les technologies auto-alignées.

En pratique, la différence entre gravure isotropique et anisotropique peut être représentée sur la figure à droite. Il faudra tenir compte de la gravure latérale plus importante dans le cas de la gravure humide. Il est clair que pour les motifs de très petite dimension, il sera préféré une gravure anisotropique.



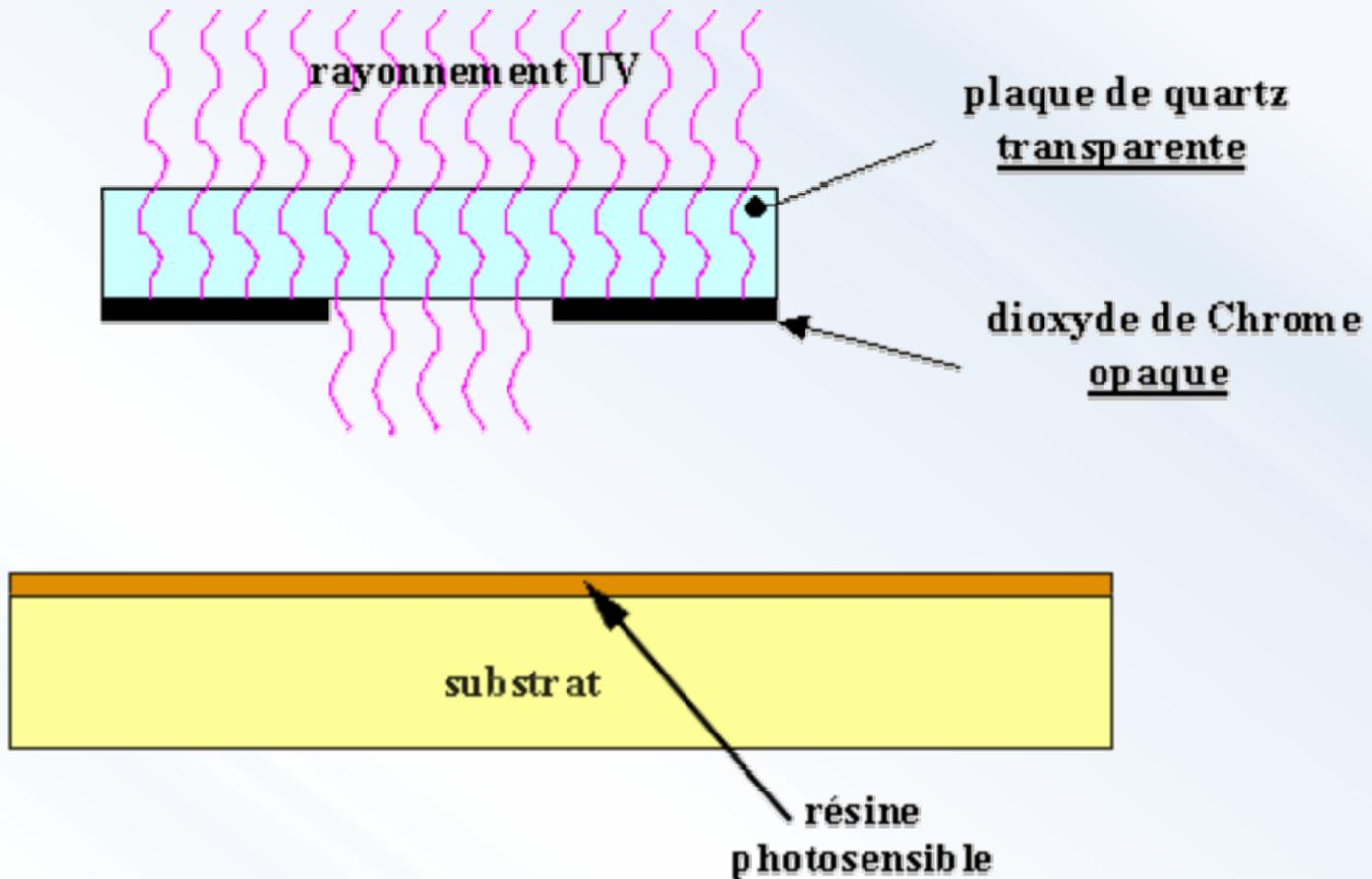
	Gravure humide	Gravure sèche
Sélectivité	Élevée	Faible
Coût de la gravure	Faible	Élevé
Durée	Importante	Faible
Technologie submicronique	Difficile	Aisée
Anisotropie	Non	Oui
Défauts spécifiques	Effet galvanisant	Dommages par rayonnement
Coût environnement	Élevé	Faible
Consommation de produits	Élevée	Faible
Contrôle	Difficile	Assez bon

7. La photolithographe.

Le procédé de transfert d'un masque (physique ou logiciel) vers une plaquette s'appelle photolithographe. Il s'agit d'un procédé photographique qui permet la gravure d'une (ou plusieurs) couche(s) solide(s) telle que nitrure, oxyde, métal, etc..., suivant un motif bien défini.

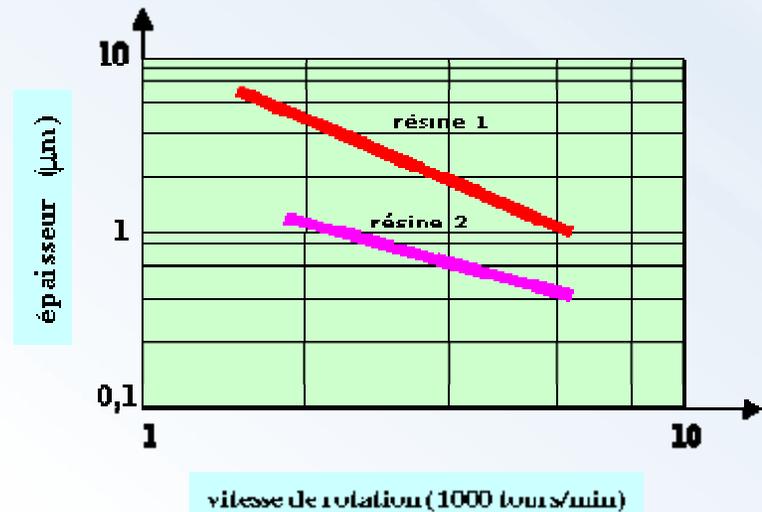
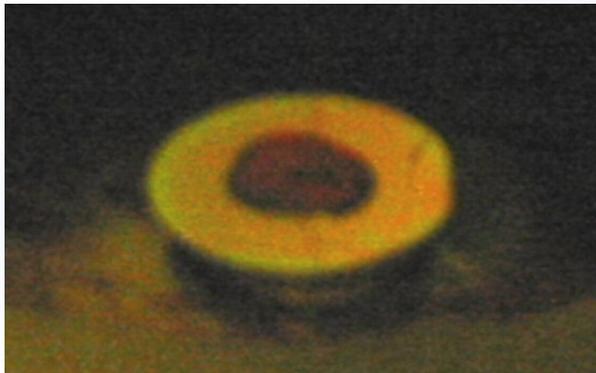
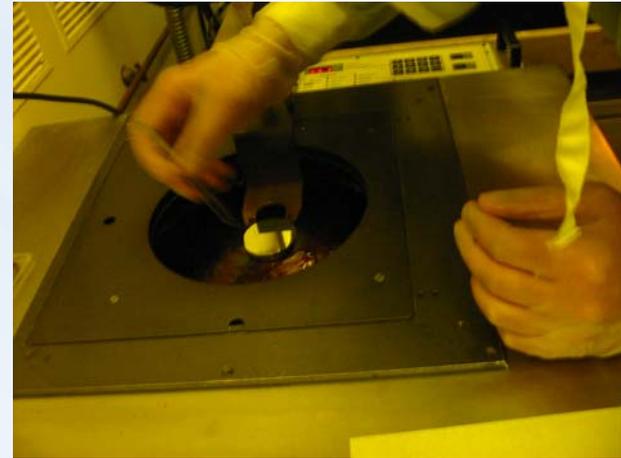
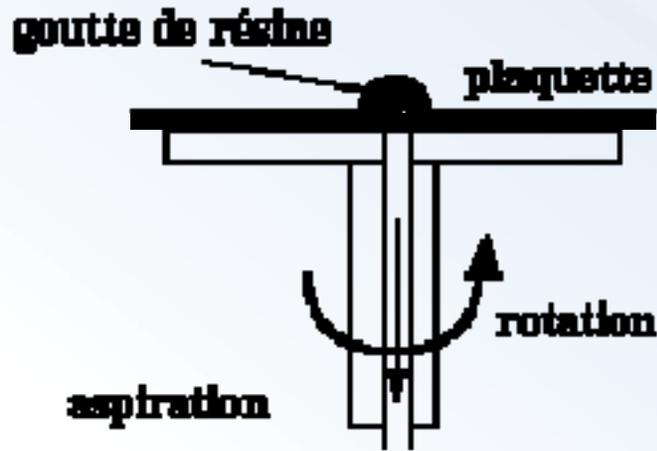
La lumière utilisée est en général hors du domaine visible (ultra-violet, X, e-...).

Principe :



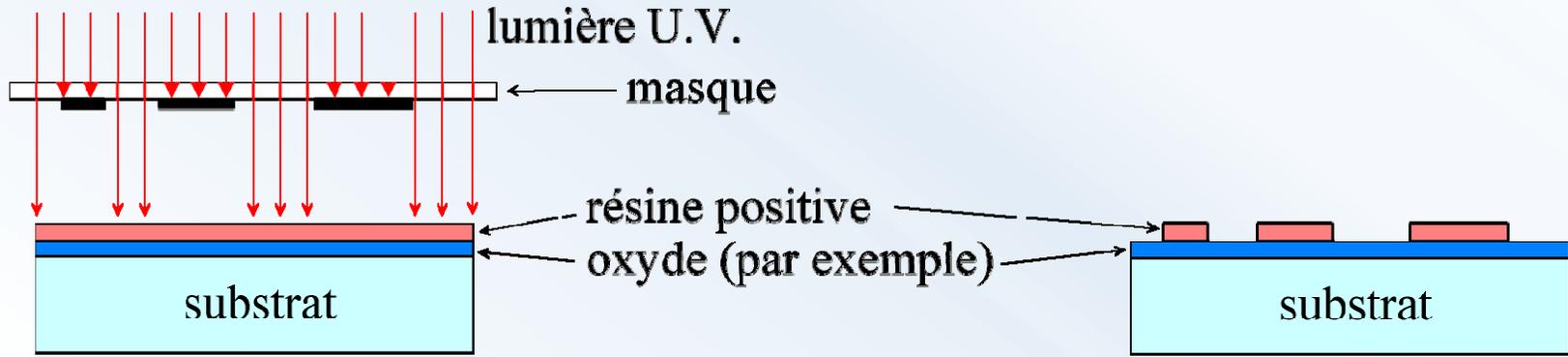
Étalement de la résine :

Le résine est étalée par une technique de centrifugation. On utilise pour cela une tournette qui aspire la plaquette afin qu'elle ne soit pas éjectée et qui permet, grâce à un réglage de la vitesse de rotation et de l'accélération, d'étaler uniformément la résine.



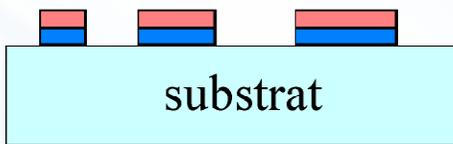
Il existe deux types de résines : **positive** et **négative**.

Exemple : transfert de motif à l'aide d'une résine positive.

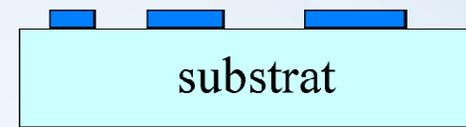


1. Insolation

2. développement



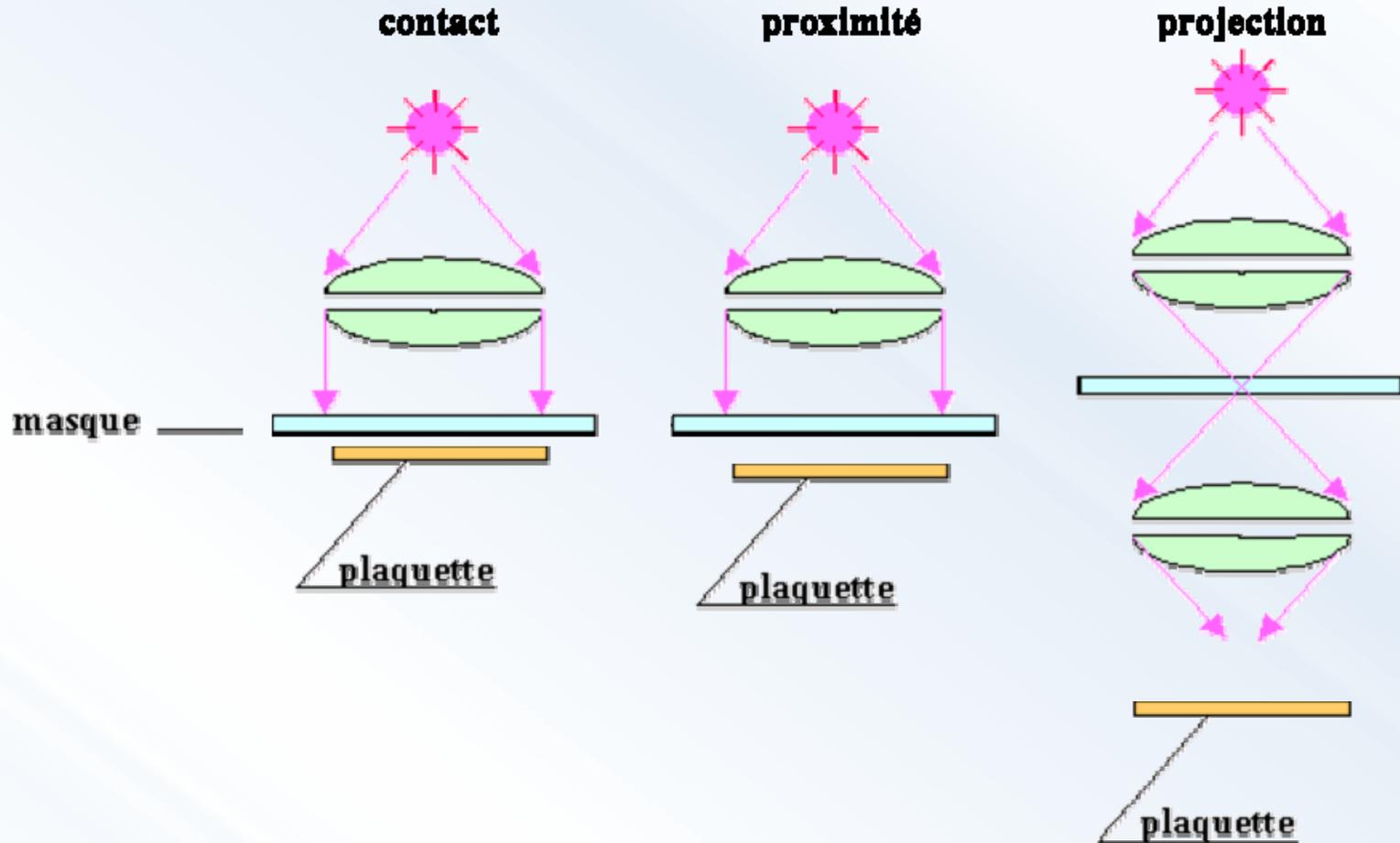
3. gravure de l'oxyde



4. suppression de la résine

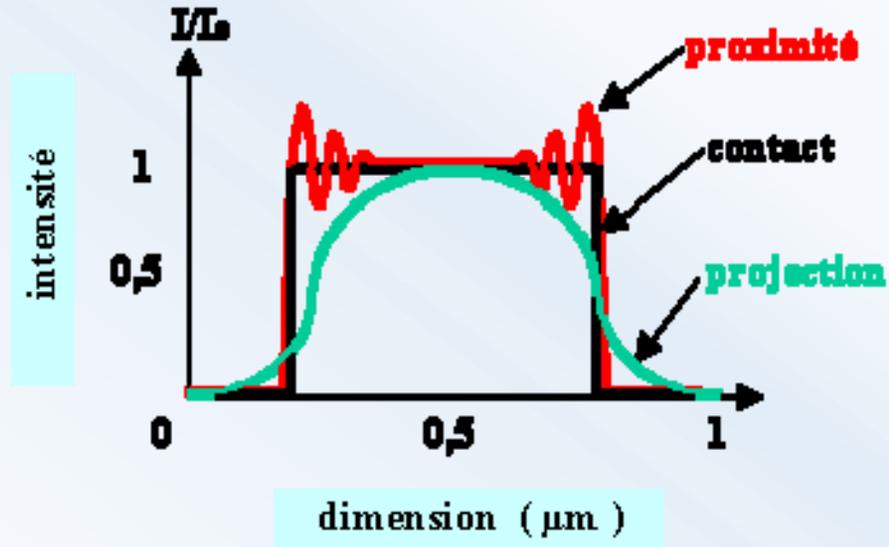
Limites de l'insolation :

L'insolation de la plaquette peut se réaliser de différentes manières :

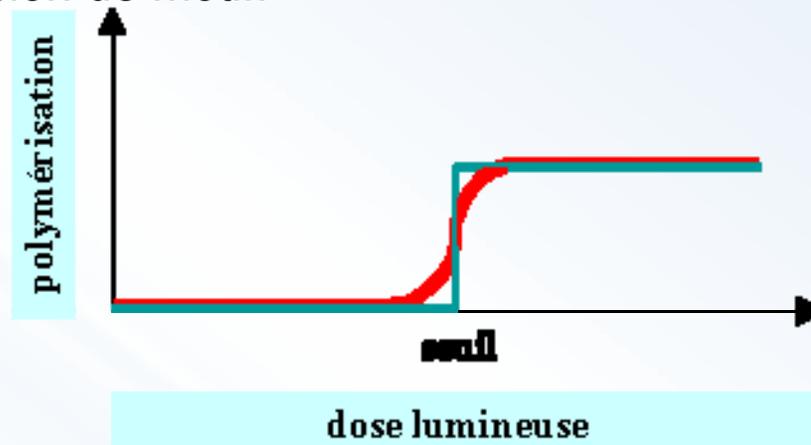


Par projection, il est possible de jouer sur le grandissement optique pour réaliser des motifs sur le masque de dimension 5 fois supérieure à celle des motifs projetés sur la plaquette.

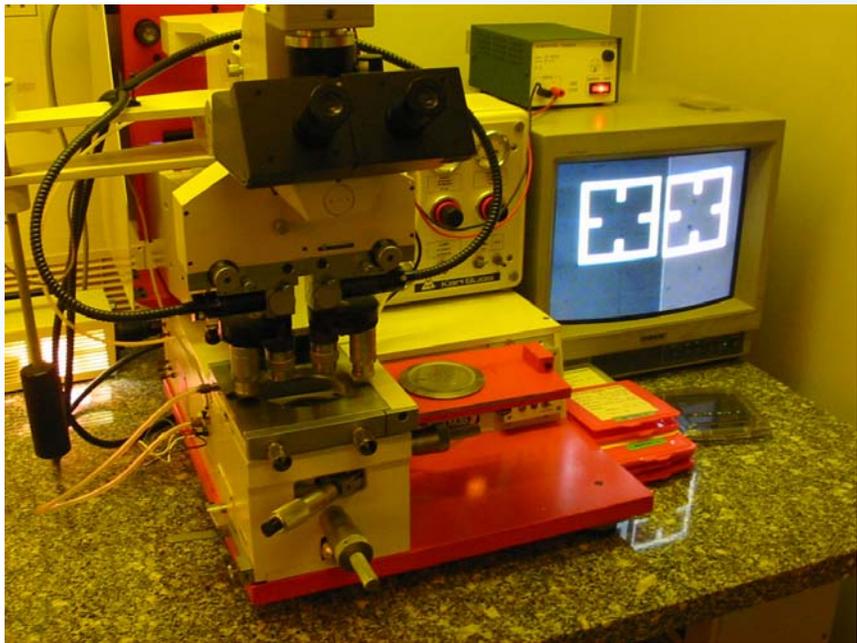
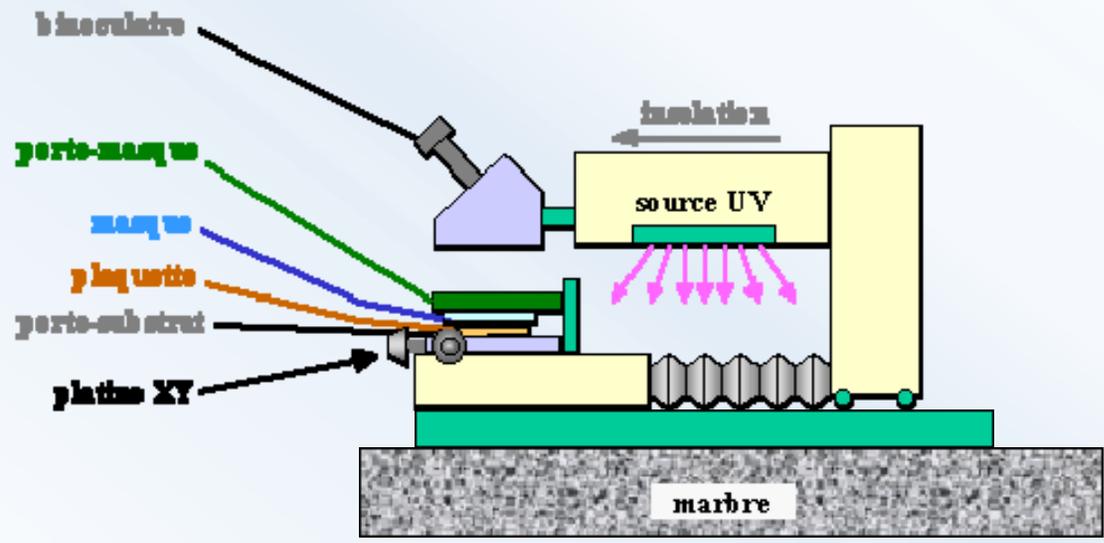
Intensité de la lumière au niveau de la résine photosensible après insolation par contact, par proximité ou par projection (d'après J.G. Skinner) :



Apparemment, la projection constitue le cas le plus défavorable. Mais en exploitant le fait que la réponse de la résine à la lumière n'est pas linéaire, on peut améliorer la définition des motifs en jouant sur la quantité de photons reçus (intensité lumineuse, temps d'insolation). En ajustant la dose d'insolation pour être au niveau $0,5 I_0$, on récupère la même dimension de motif.



Machines à insoler par contact :



machine simple face



machine double face

Lithographie électronique :

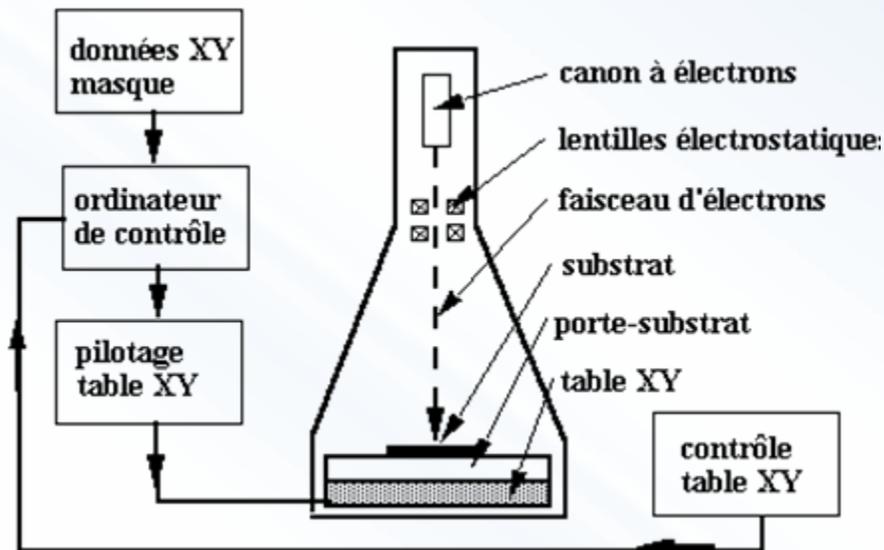
Les procédés photolithographiques classiques utilisant des rayons lumineux dans les limites du domaine visible (proche Ultra Violet) ne permettent pas d'atteindre une définition suffisante pour les nouvelles technologies en développement, ceci étant essentiellement dû au phénomène physique de diffraction.

→ Diminution à partir d'électrons focalisés

→ Lithographie séquentielle sur résine (pas de masque)

→ Haute résolution d'écriture ($< 10 \text{ nm}$)

→ Faible rendement : Un faisceau de taille minimale de $0,05 \text{ mm}$ balayant une plaquette de 100 cm^2 à une fréquence de commande d'extinction du faisceau de 100 MHz , aura parcouru l'ensemble de la plaquette au bout de 11 heures.



Technologie microélectronique, nécessité de salles blanches :

Une seule poussière de dimension micronique se déposant sur une plaquette peut rendre inutilisable une puce de plusieurs millions de transistors.

Ainsi, toute fabrication s'effectuera dans une salle blanche, salle dont l'atmosphère est contrôlée en température et humidité et dont le nombre de particules de poussières doit être le plus faible possible.

On définit la "classe de propreté" par le nombre de particules de diamètre supérieur à 0,5 μm par pied.cube ; 1 pied = 1 ft = 30 cm, c'est-à-dire que $1 \text{ ft}^3 = 0,027 \text{ m}^3 = 27$ litres. La notion de salle blanche commence lorsque la classe est inférieure ou égale à 1000. Dans une atmosphère ambiante normale, la classe serait de 1 à 10 millions. Une bonne salle blanche industrielle est actuellement de classe 1 voire 0,1.

Il faut éviter toute introduction de poussière, en particulier par les opérateurs et personnels. C'est la raison pour laquelle, toute personne entrant en salle blanche doit être entièrement équipée de vêtements spéciaux (qui ne "peluchent" pas), de gants, cagoules, surchausses ou chaussures spéciales, etc...



Fonctionnement d'un transistor NMOS en régime linéaire :

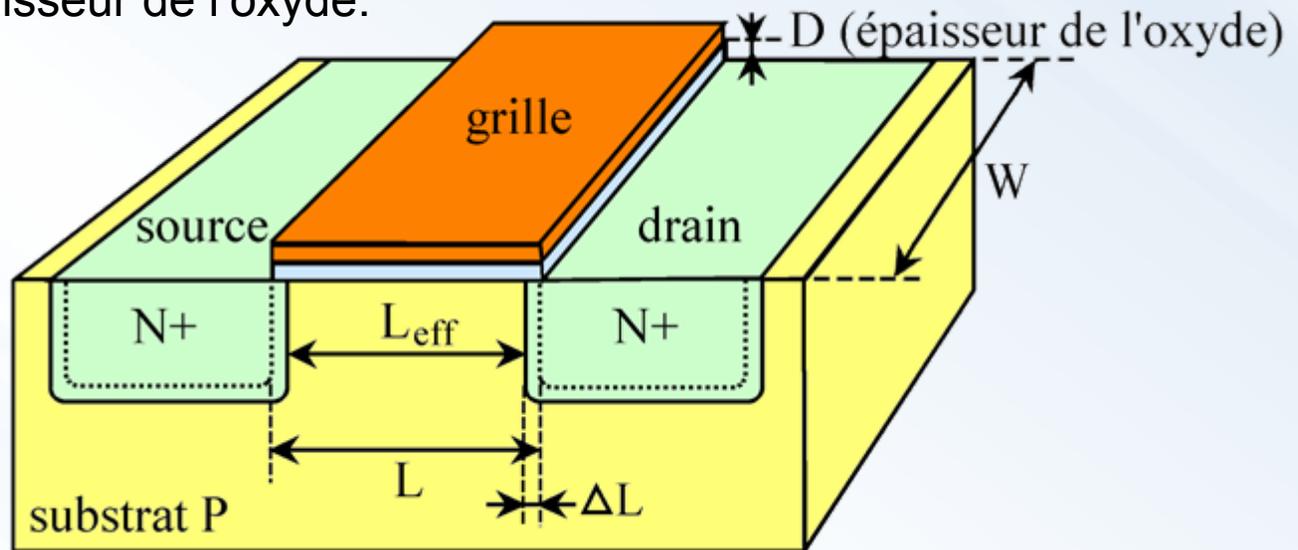
Le régime linéaire est défini par la proportionnalité entre I_{DS} et V_{DS} (à V_{GS} constant).

- pas de pincement du canal : le courant est « proportionnel » à la densité de porteurs dans le canal, à sa longueur et à la différence de potentiel entre le drain et la source, il répond à l'équation suivante (modèle quadratique) :

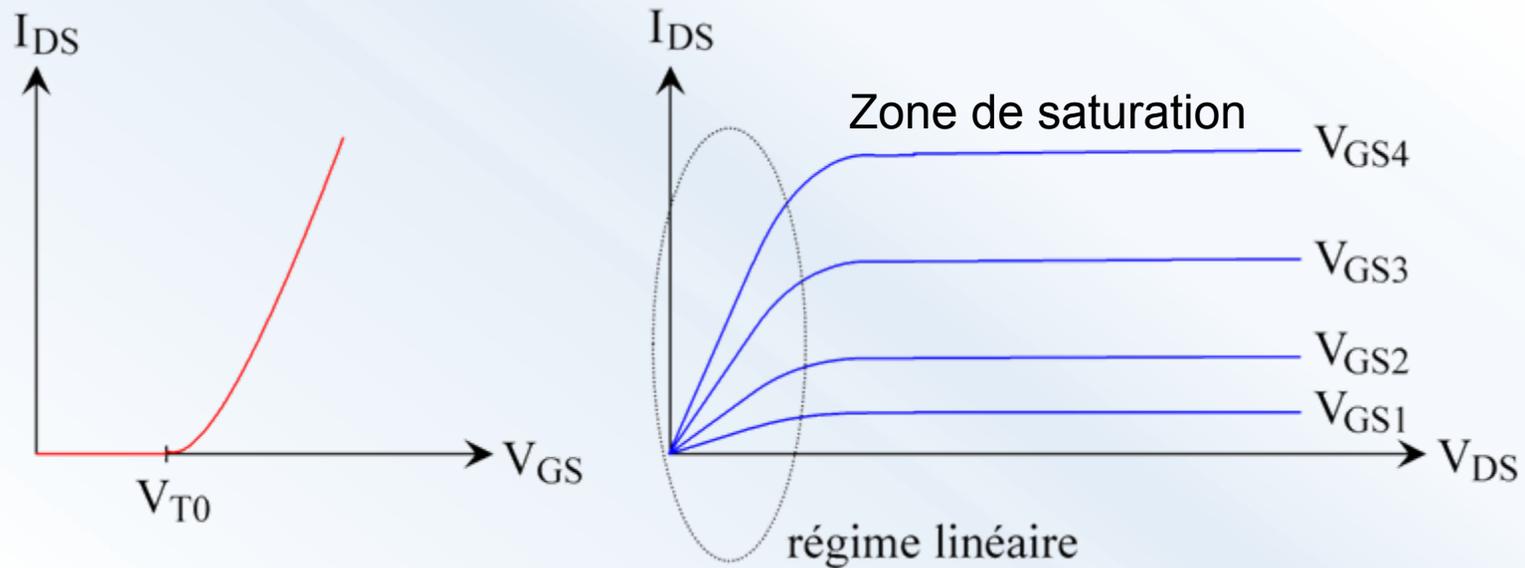
$$I_{DS} = K_P \frac{W}{L_{\text{eff}}} \left(V_{GS} - V_{T0} - \frac{V_{DS}}{2} \right) \cdot V_{DS}$$

Où $L_{\text{eff}} = L - 2 \Delta L$, ΔL étant la réduction latérale de la longueur du canal due à la diffusion des porteurs lors du recuit de recristallisation après implantation. W est la largeur du canal, (hypothèse : $W_{\text{eff}} = W$ car $W \gg L$).

$K_P = \frac{\mu_e \cdot \varepsilon}{D}$ μ_e : mobilité des électrons, ε constante diélectrique de l'oxyde, D épaisseur de l'oxyde.



Lorsque V_{DS} est faible (quelques dizaines à quelques centaines de mV) :

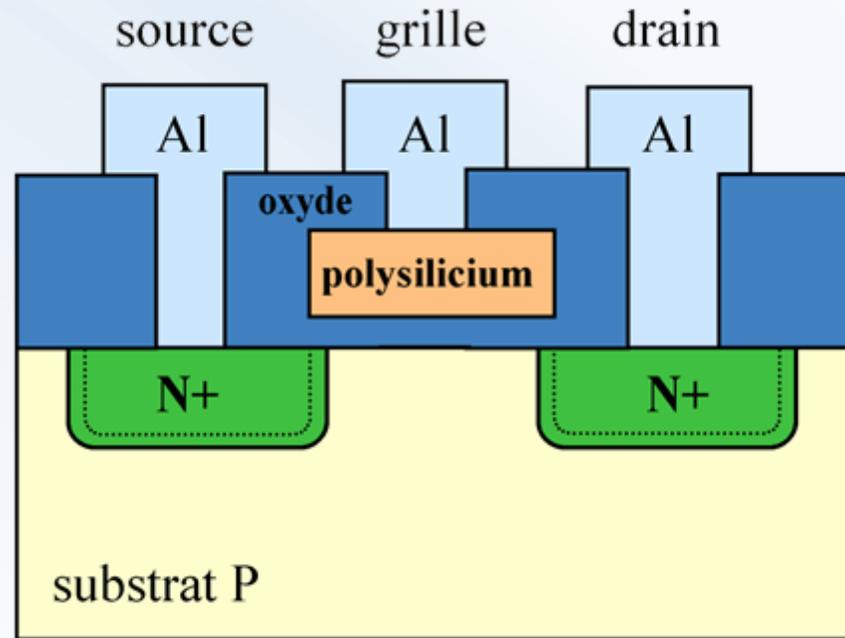


On remarque que au-delà de la zone linéaire, le courant I_{DS} ne dépend plus de la tension V_{DS} mais uniquement de V_{GS} (zone de pincement du canal).

La résistance du canal (R_{ON}) est, dans le cas du régime linéaire (V_{DS} faible), égale à :

$$R_{ON} = \frac{V_{DS}}{I_{DS}} = \frac{L_{eff}}{K_P \cdot W \left(V_{GS} - V_{T0} - \frac{V_{DS}}{2} \right)}$$

Réalisation de transistors NMOS (CIME à Grenoble) :

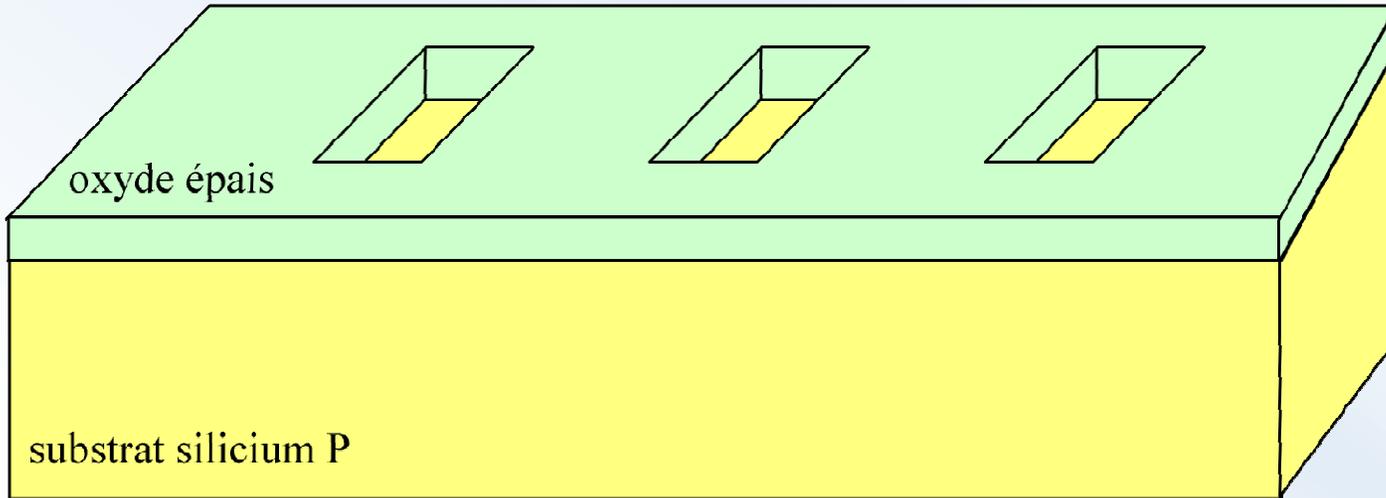


Principales étapes :

- dépôt d'un oxyde épais (pour isoler les transistors)
- dépôt de l'oxyde de grille (fin et d'excellente qualité)
- dépôt du polysilicium de grille
- implantation ionique des zones N+ (et de la grille) puis recuit thermique
- dépôt d'un oxyde épais (LTO) et gravure pour le dépôt des contacts
- dépôt d'aluminium et séparation des contacts

1. Dépôt d'un oxyde épais : délimitation des transistors

Cet oxyde n'a pas directement de fonction électronique. Il est obtenu par synthèse pyrogénique de l'eau (on injecte dans le four une quantité déterminée de vapeur d'eau produite par un chalumeau oxhydrique).



Dans ce cas précis, l'épaisseur de l'oxyde est d'environ $0,5 \mu\text{m}$. Sa seule fonction est d'isoler physiquement les transistors. L'épaisseur de l'oxyde est choisie de telle sorte à ce que des couches conductrices placées au-dessus d'elle ne permettent pas de créer de composants (transistors) MOS parasites au tension de travail des transistors NMOS.

2. Croissance de l'oxyde de grille.

L'oxyde de grille doit être de grande qualité. Il est obtenu par **oxydation sèche** (flux d'oxygène dans un four). L'état de surface entre l'oxyde et le silicium doit être excellent et exempt d'impuretés, car les paramètres de mobilité électronique des porteurs du canal sont fortement liés à la qualité de cet interface.

Avant la croissance de l'oxyde, il faut donc procéder à une très sérieuse étape de nettoyage en 3 phases :

- dissolution de l'oxyde natif dans l'acide fluorhydrique (dilué à 5 %)
- croissance d'un oxyde par passage des plaquettes dans un mélange d'acide sulfurique et d'eau oxygénée (réaction exothermique, *photo en bas à gauche*).
- dissolution de l'oxyde ainsi créé dans l'acide fluorhydrique (dilué à 5 %)

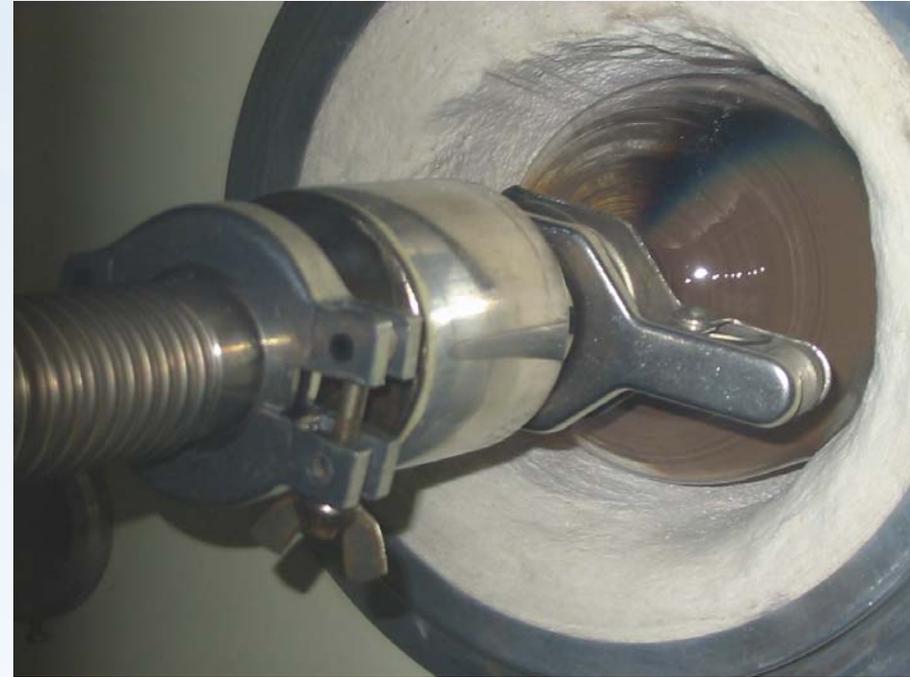
L'oxyde de grille à une épaisseur de 50 nm, soit dix fois moins élevée que l'oxyde épais.



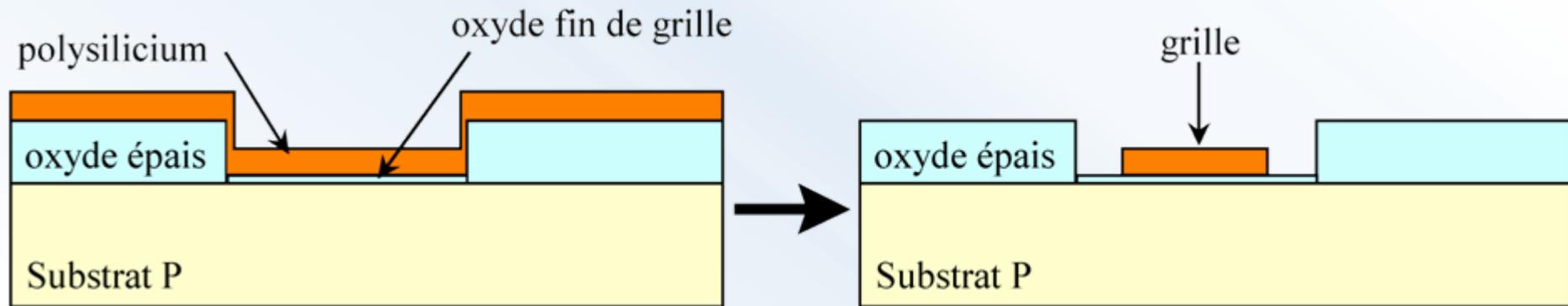
Line	Step Name	Profil	Duration	Jump to line	Number of jump
0000	RAMP800	NONE	00:10:00	0000	000
0001	ATTENTE	NONE	00:00:05	0000	000
0002	SOR25	NONE	00:00:05	0000	000
0003	CHARGE	NONE	00:00:10	0000	000
0004	ENT25	NONE	00:00:05	0000	000
0005	STAB800	NONE	00:00:05	0000	000
0006	RAMP1050	NONE	00:20:00	0000	000
0007	STAB1050	NONE	00:02:00	0000	000
0008	DRYOX	NONE	00:20:00	0000	000
0009	ANNEALN2	NONE	00:10:00	0000	000
0010	RAMP800	NONE	00:20:00	0000	000
0011	AT450	NONE	00:00:05	0000	000
0012	SOR15	NONE	00:00:05	0000	000
0013	DECHARGE	NONE	00:00:05	0000	000
0014	ENT25	NONE	00:00:05	0000	000
0015	IDLE	NONE			
0016	ABORT	NONE	00:00:10		

3. Dépôt du polysilicium de grille.

Le polysilicium de grille est obtenu par décomposition du silane (ou tétrahydure de silicium) SiH_4 (hautement explosif) dans un four à haute température. Les wafers et le mélange gazeux se trouvent dans un enceinte en quartz parfaitement étanche.



Le polysilicium de grille étant déposé sur toute la surface, une étape de lithographie et de gravure du polysilicium en surface (là où on souhaite le faire disparaître, c'est-à-dire partout sauf au niveau des grilles des transistors) est nécessaire.



La gravure du polysilicium est réalisée en gravure sèche (gravure plasma en mode RIE). Le gaz permettant la gravure est le (SF_6). Elle est obtenue en plasma réactif par la formation de produits de réaction volatils qui sont éliminés par pompage au fur et à mesure de leur formation.

Les principaux paramètres affectant la vitesse de gravure d'un matériau sont :

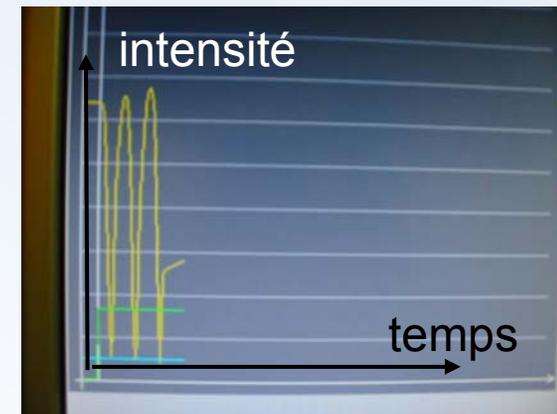
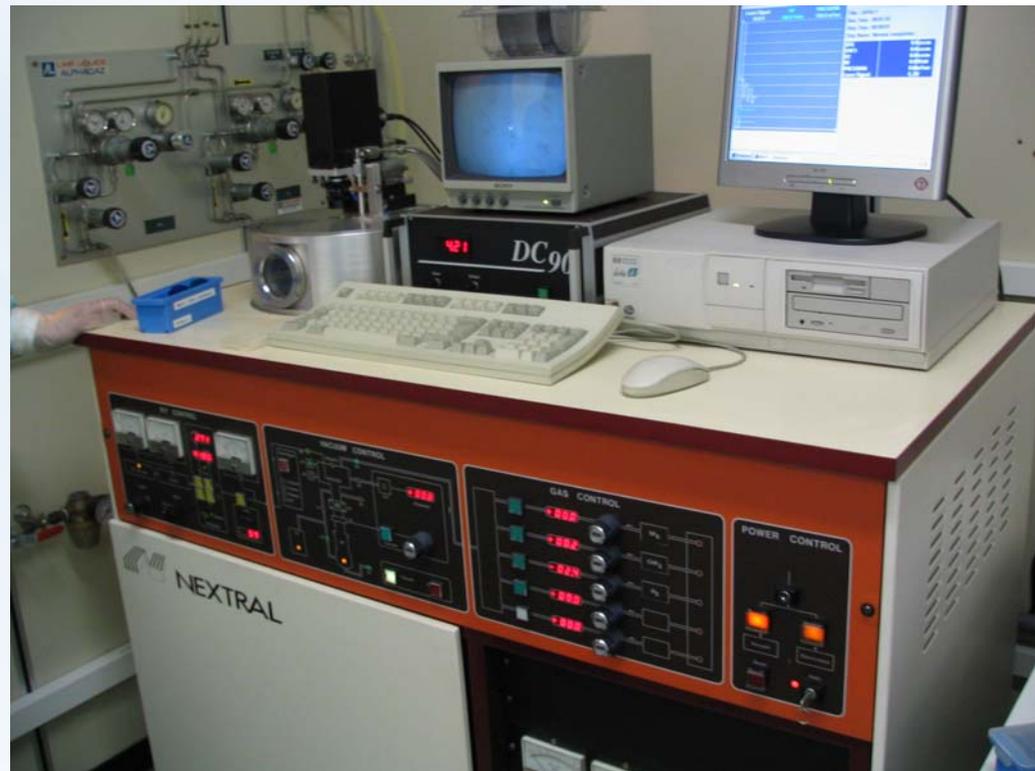
- l'existence de composés volatils
- la réactivité chimique du gaz ionisé vis-à-vis du substrat à graver
- la dissociation en espèce réactive du gaz utilisé
- la densité du plasma

Gravure RIE :



Le contrôle de la gravure est réalisé par l'association d'une diode laser et de la mesure de l'intensité du rayonnement réfléchi à l'aide d'une diode laser.

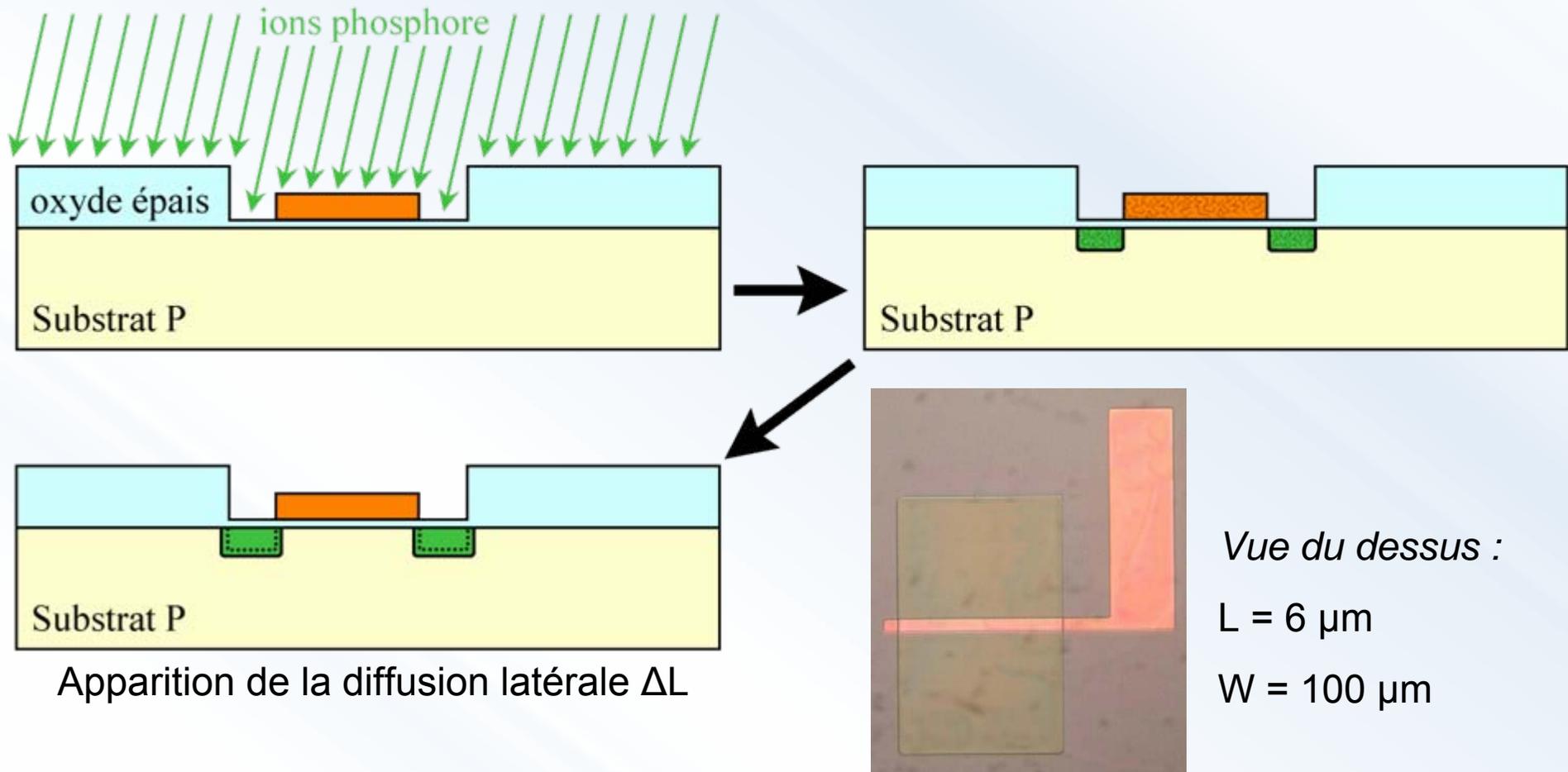
Quand la suite des variations d'intensité constructrices et destructrices (interferométrie) de la lumière est terminée, on en conclue que la gravure est terminée.



4. Implantation ionique :

La création des zones N^+ est obtenue par implantation ionique. L'énergie est calculée de telle sorte à doper le silicium du substrat de part et d'autre de la grille de polysilicium (qui sera donc également dopée) sans jamais traverser son épaisseur.

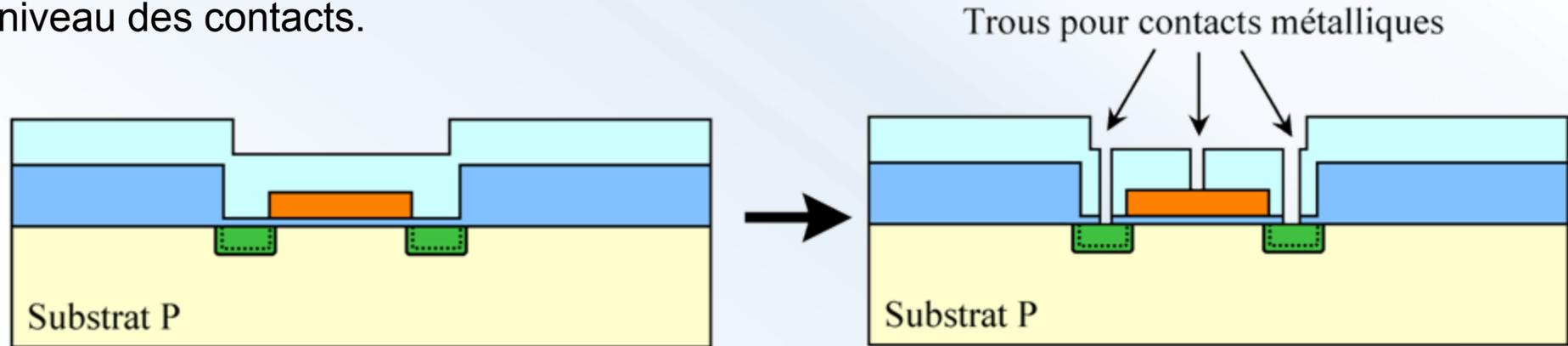
La forte énergie des ions incidents dégrade cependant le cristal et nécessite un recuit permettant de reconstruire le cristal de silicium et d'activer les dopants.



5. dépôt de l'oxyde épais LTO :

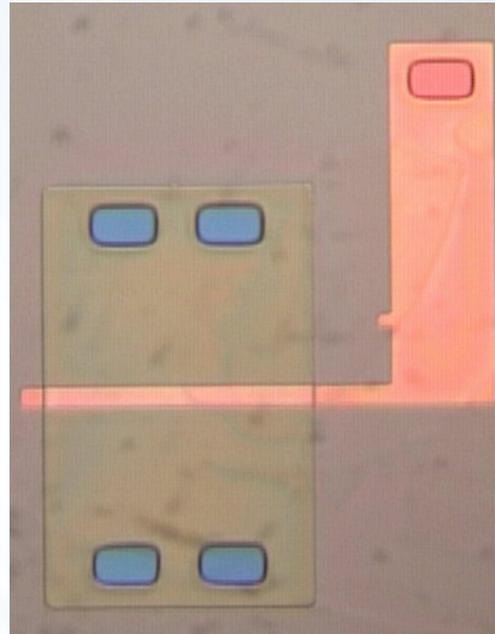
Cette couche d'oxyde (obtenue par voie humide) va permettre de créer les cheminées permettant de placer les contacts métalliques.

Après le dépôt, on passe par une étape de lithographie et de gravure de l'oxyde au niveau des contacts.



La gravure de l'oxyde est effectuée avec une solution à base d'acide fluorhydrique.

Après cette opération, le fond des cheminées (vias) devra être soigneusement débarrassé de toute impureté à l'aide d'une opération de nettoyage équivalente à celle précédant le dépôt de l'oxyde de grille. La croissance d'un oxyde natif ou la présence d'impuretés entraînerait un mauvais contact entre le silicium et le métal.



6. Dépôt du métal et création des contacts.

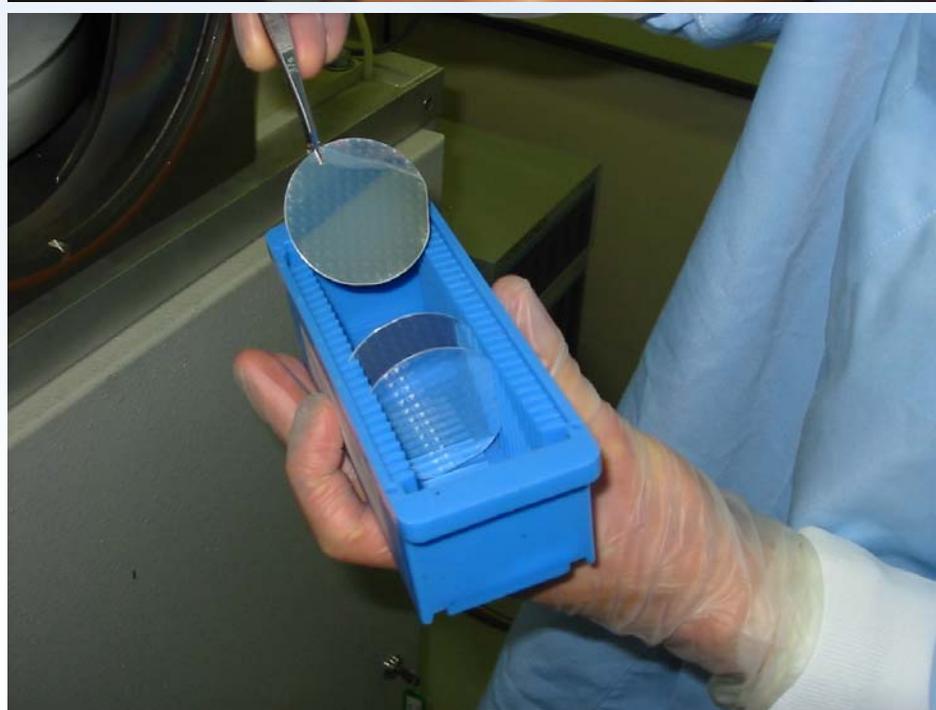
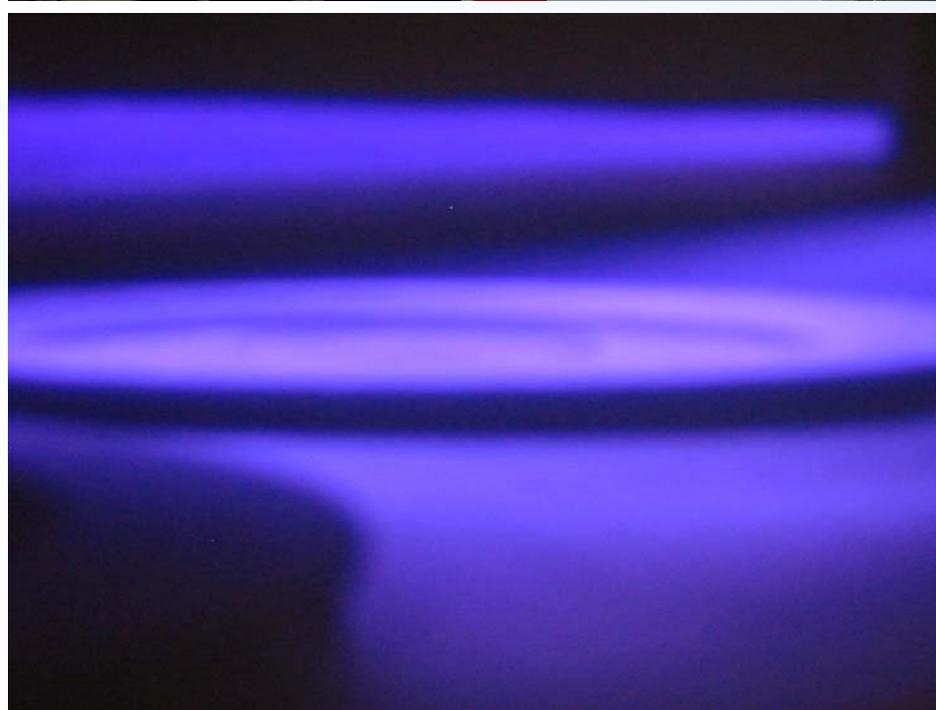
La métallisation de la plaquette est réalisée par pulvérisation cathodique. C'est un procédé de dépôt sous vide fonctionnant à froid, plasma luminescent dans un gaz maintenu à pression réduite (10 mbars). Le matériau à déposer (aluminium) est introduit dans l'enceinte à vide sous la forme d'une plaque de quelques millimètres d'épaisseur. La cible est fixée sur une électrode (cathode) qu'on porte à une tension négative (3 à 5 kV).

Le porte-substrat, sur lequel sont déposées les plaquettes, est l'électrode positive maintenue à la masse et se trouve situé à quelques centimètres de la cible.

On crée un champ électrique entre les deux électrodes qui ionise le gaz (argon) introduit dans l'enceinte. Un courant s'établit entre les électrodes dans le gaz ionisé qui contient donc des électrons attirés par l'anode et des ions positifs attirés par la cible. L'impact des ions positifs sur la cible métallique expulse les atomes d'aluminium qui se condensent sur les plaquettes. L'épaisseur est directement proportionnelle au temps de dépôt.

L'énergie des particules pulvérisées sur les plaquettes est de l'ordre de 1 à 10 eV, ce qui est bien plus élevée que lors d'une évaporation. Les couches ont donc une bonne adhérence sur les substrat.

Remarque : après une ouverture du réacteur, une opération de nettoyage de la cible d'aluminium est indispensable pour éviter toute trace d'oxydation au niveau des contacts.



Gravure du métal :

Après une nouvelle étape de lithographie, l'aluminium est gravé à l'aide d'un mélange d'acide phosphorique.

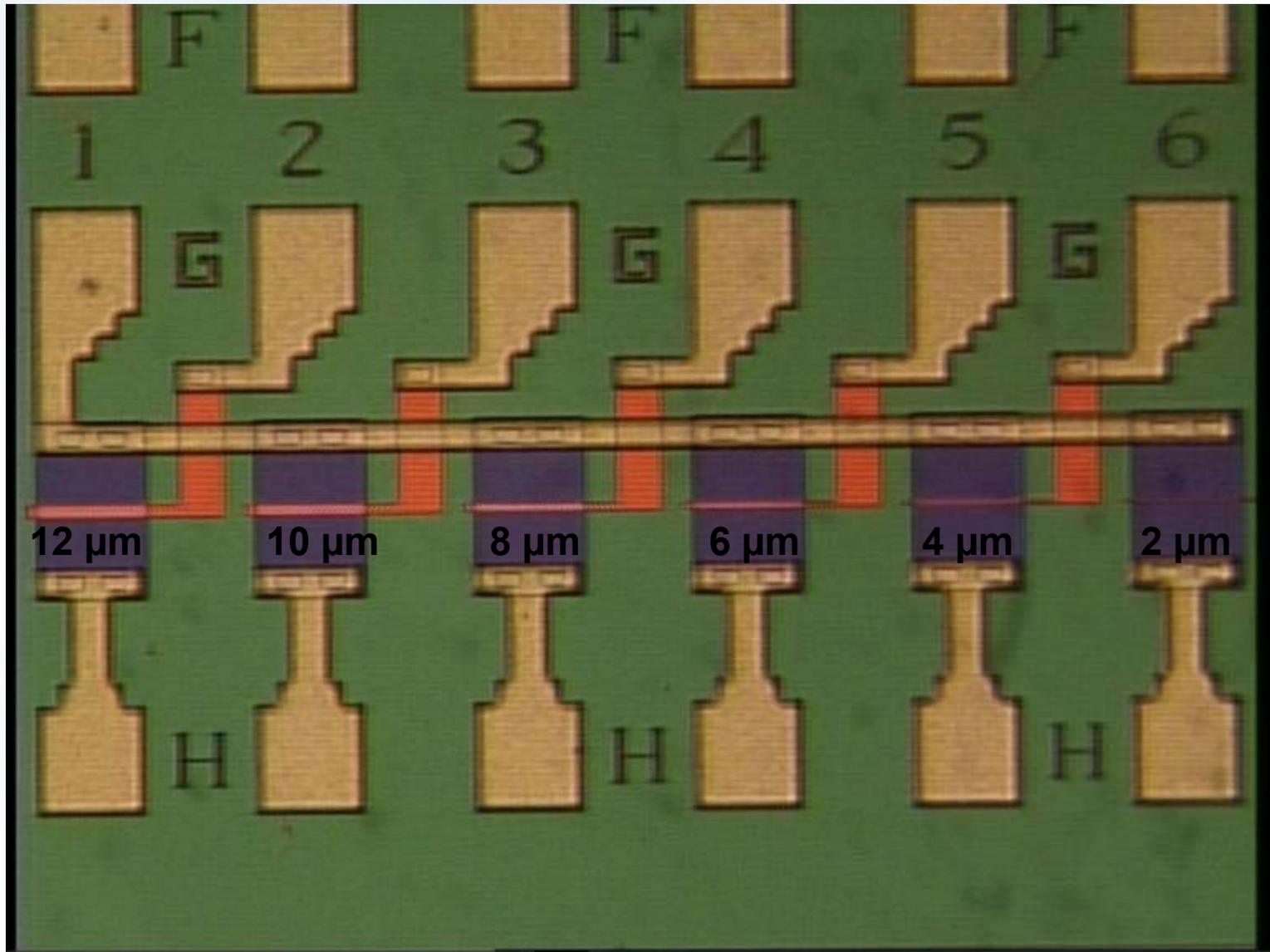
GRAVURE Al

Dans un mélange d'attaque Aluminium à base d'acide phosphorique (H_3PO_4)

attaq-Alu à 45°C	vitesse de l'attaque : $\approx 0.3\mu\text{m} / \text{min}$
	la disparition de l'aluminium est très visible laisser 10 secondes de plus à la fin de l'attaque
rinçage H_2O	jusqu'à la résistivité: $\rho > 15 \text{ M}\Omega\cdot\text{cm}$



7. Mesures des caractéristiques des transistors.



L=

12 μm

10 μm

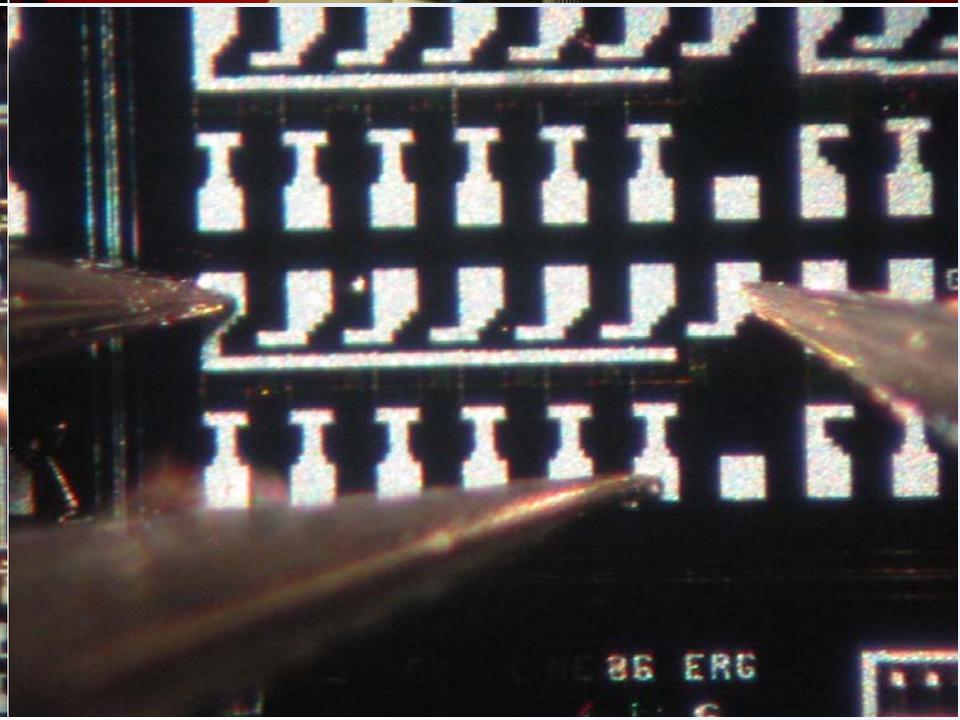
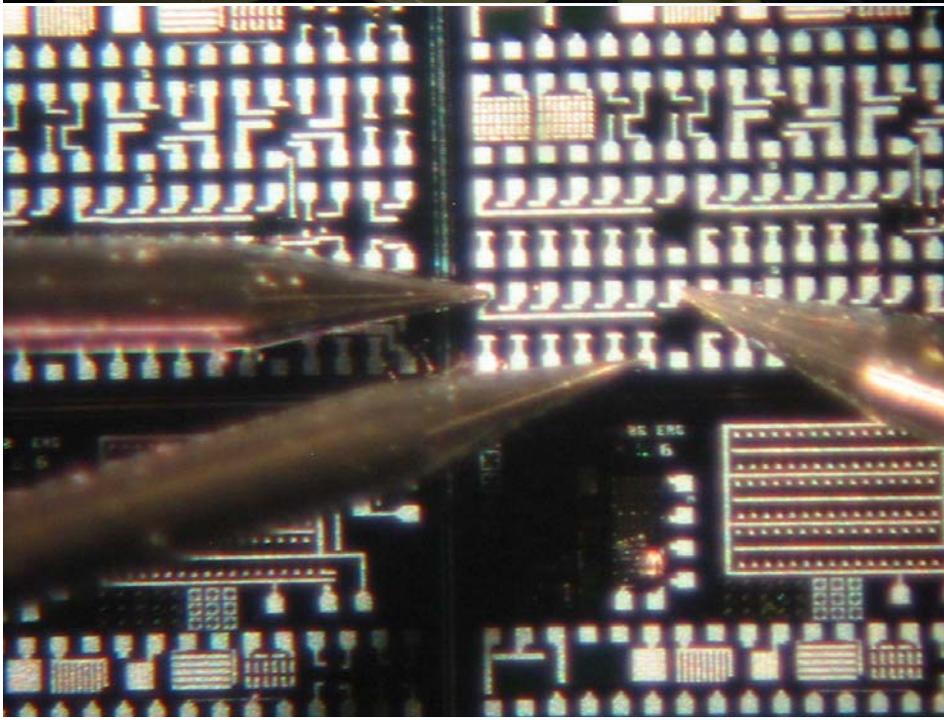
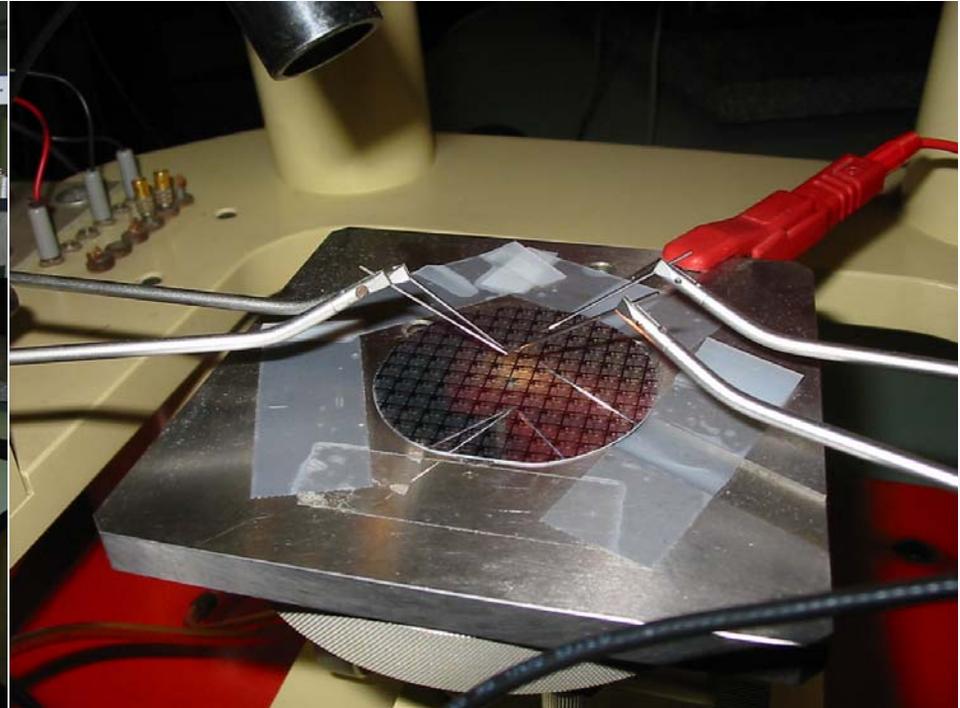
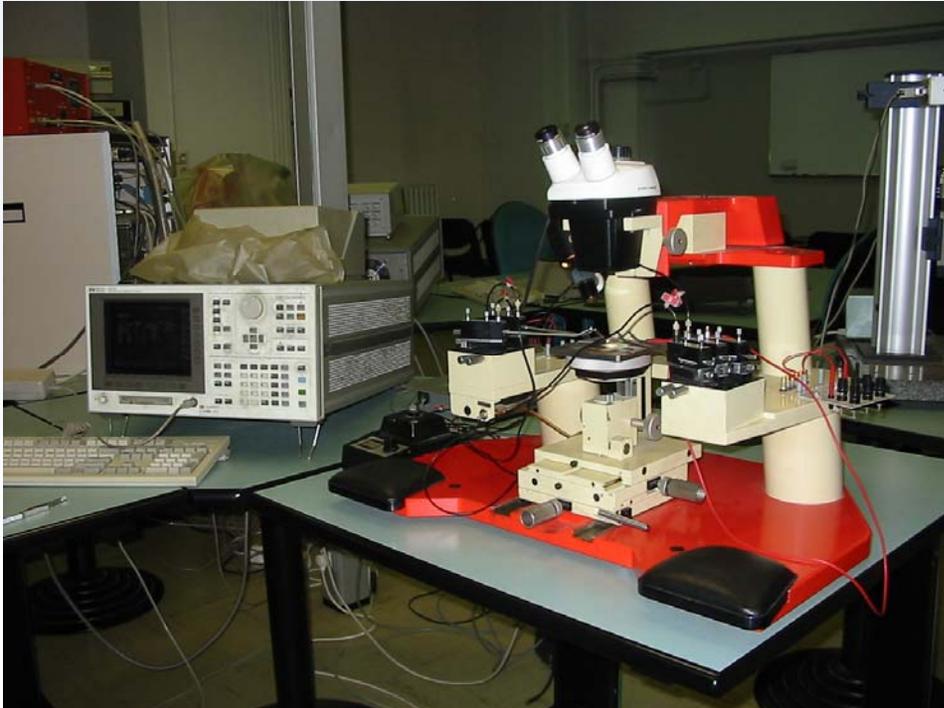
8 μm

6 μm

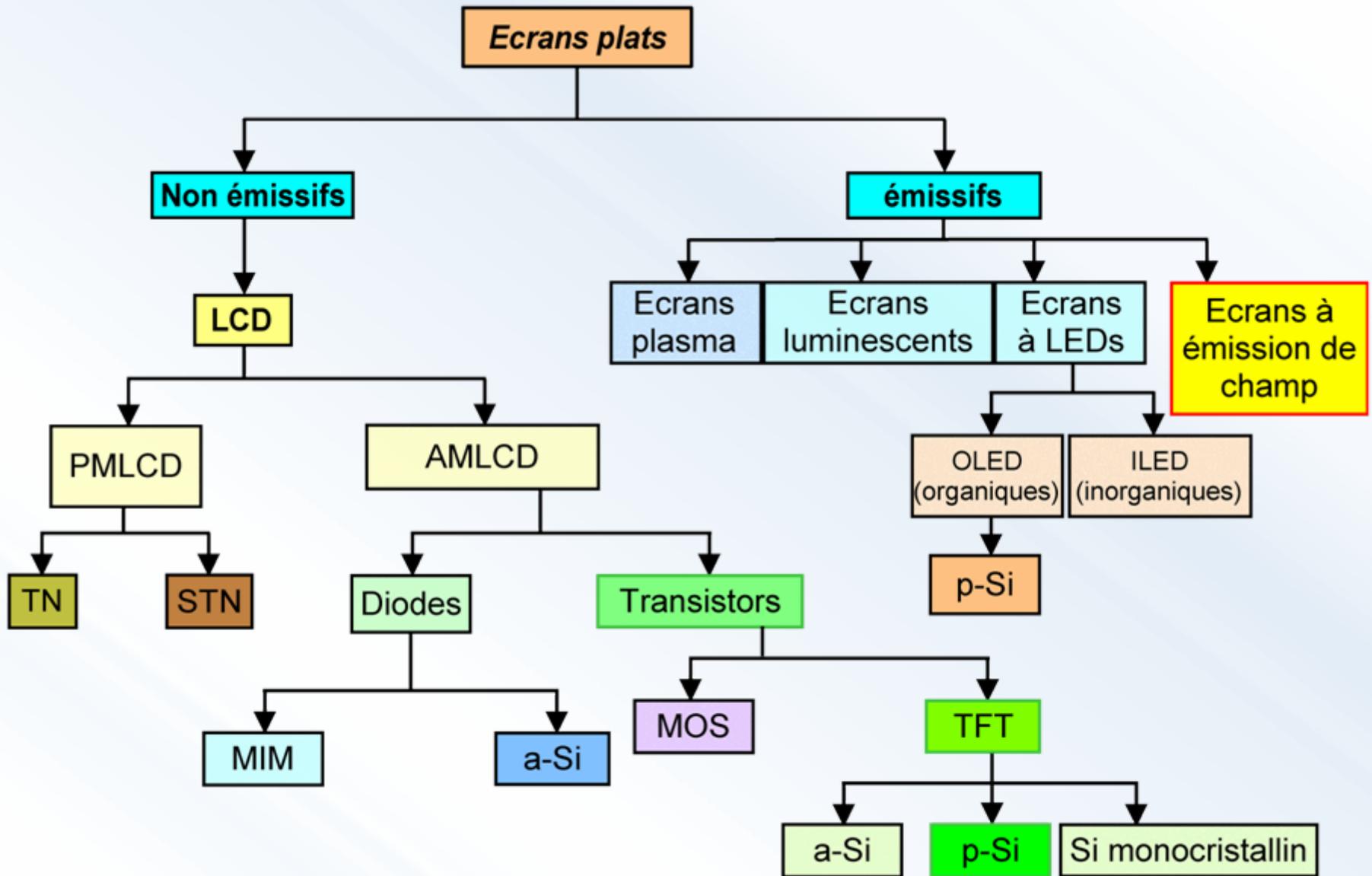
4 μm

2 μm

W = 100 μm pour tous les transistors



8. Technologie des semiconducteurs appliquée aux écrans plats.

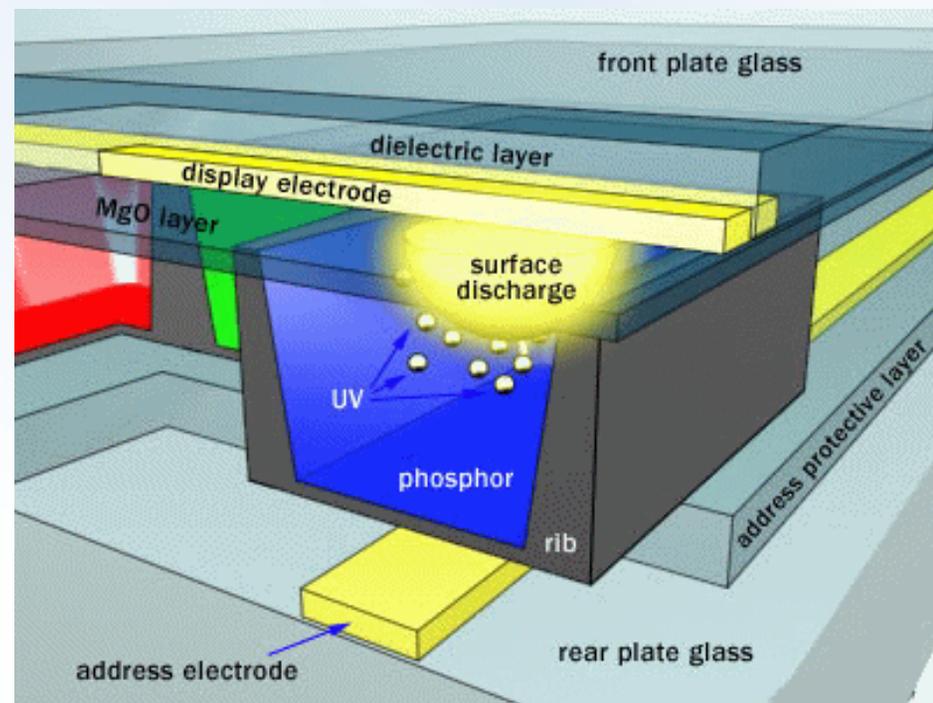
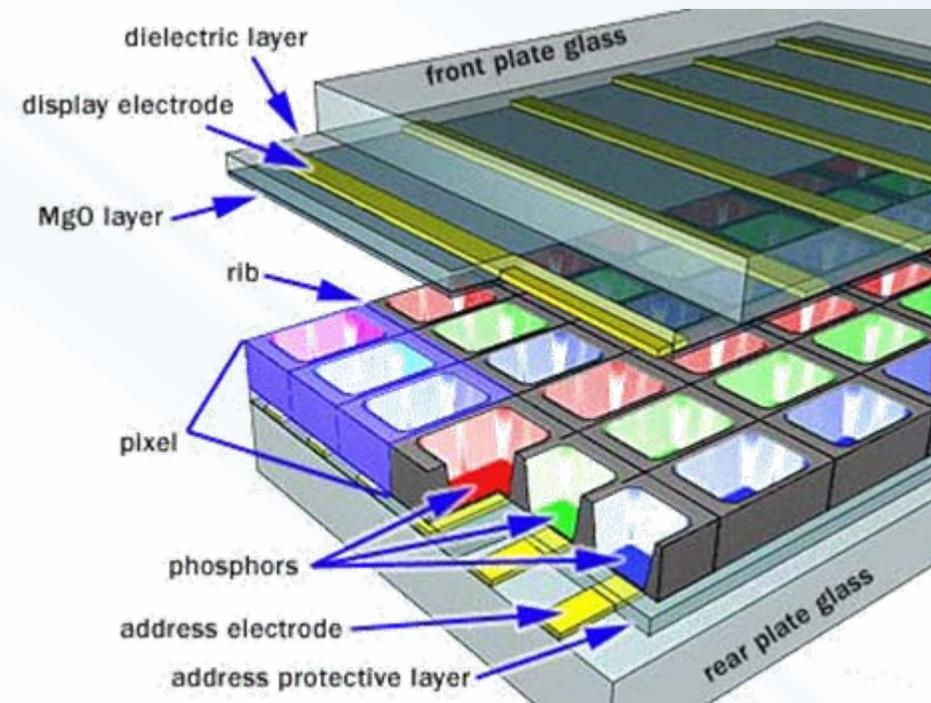


Les écrans plasma :

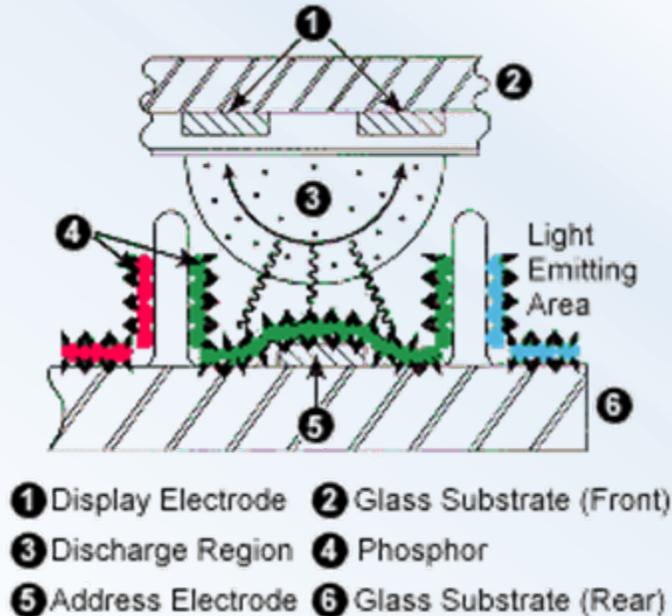
Les gaz de Xénon et de Néon sont contenus dans des centaines de milliers de petites cellules placées entre deux plaquettes de verres. De longues électrodes sont également serrées entre ces plaquettes, des deux côtés des cellules. Il y a aussi une électrode « d'adresse » derrière les cellules, le long de la plaquette arrière. Et enfin, l'électrode d'affichage, qui est protégée par une couche de dioxyde de magnésium ainsi qu'un matériel diélectrique isolant, se trouve entre la plaquette de verre de devant et les gaz.

Ce principe est étalé sur l'écran en entier. Les électrodes d'adresses et les électrodes d'affichages forment ainsi une grande grille qui parcourt tout l'écran. La distance à combler entre les 2 plaquettes sont faites de phosphore aligné.

Afin d'ioniser le gaz dans une cellule particulière, le système est programmé de façon à charger l'électrode d'adresse ainsi que l'électrode d'affichage qui interceptent cette cellule.



Quand les électrodes d'intersection sont chargées (avec une différence de tension entre elles), un courant électrique traverse le gaz dans la cellule. Ce courant effectue l'opération vue dans la première partie afin de produire de l'énergie sous forme de photons issus du plasma et qui forment un rayonnement ultraviolet.



Le phosphore irradié émet de la couleur. Chacun de ces pixel est divisé en 3 sous-pixels... Un de couleur bleu, un rouge, et un vert...

Pour obtenir différentes couleurs ainsi que les niveaux de gris, on est contraint de jouer sur le rapport cyclique d'existence du plasma, car la variation d'intensité du pixel en fonction de la température du plasma est impossible.

Les écrans LCD :

Les écrans LCD-TFT sont des écrans rétro éclairés.

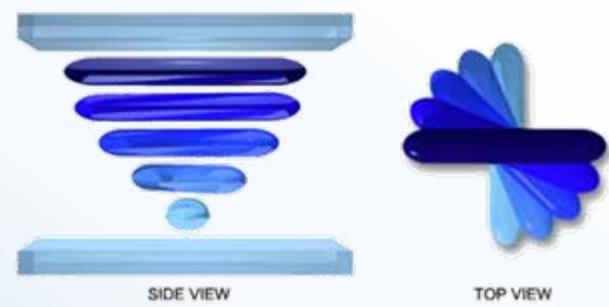
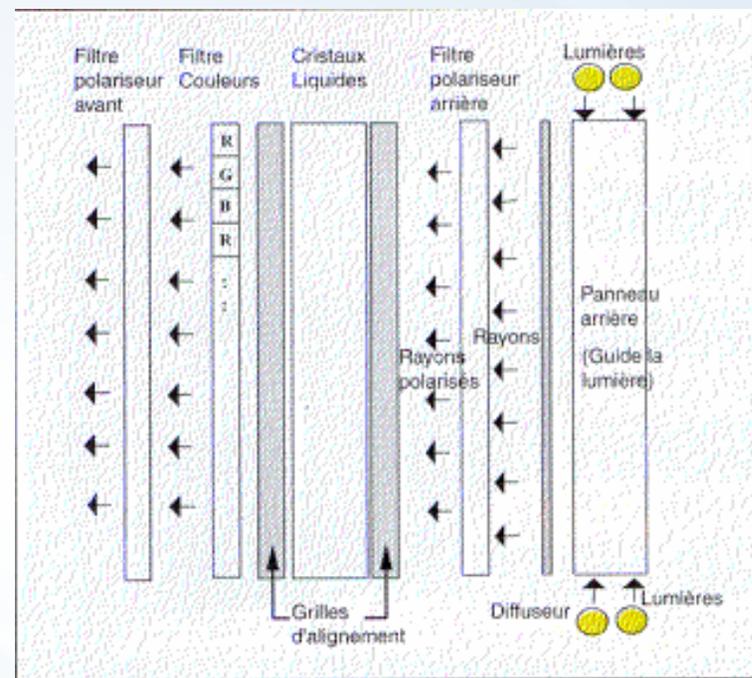
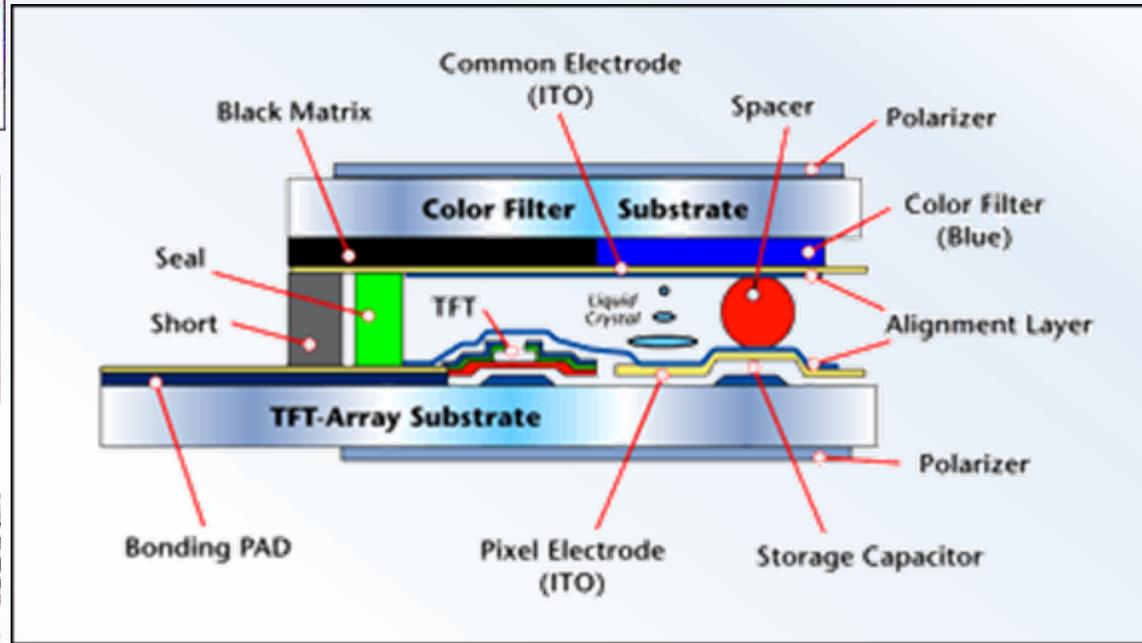
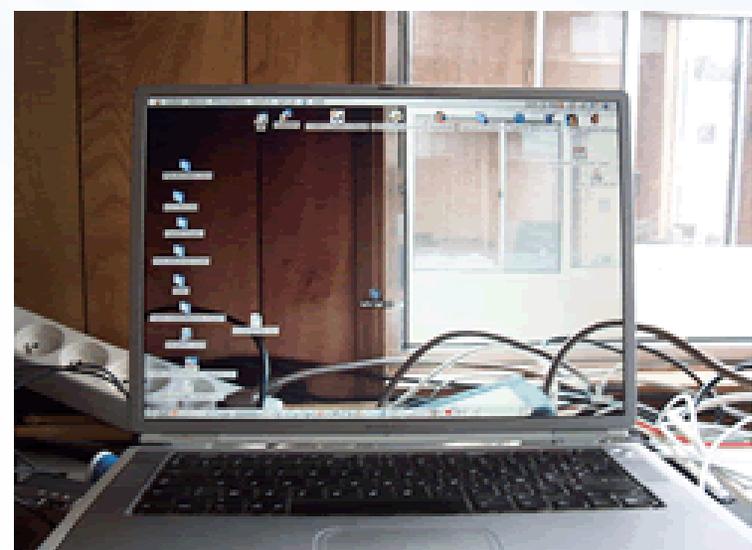
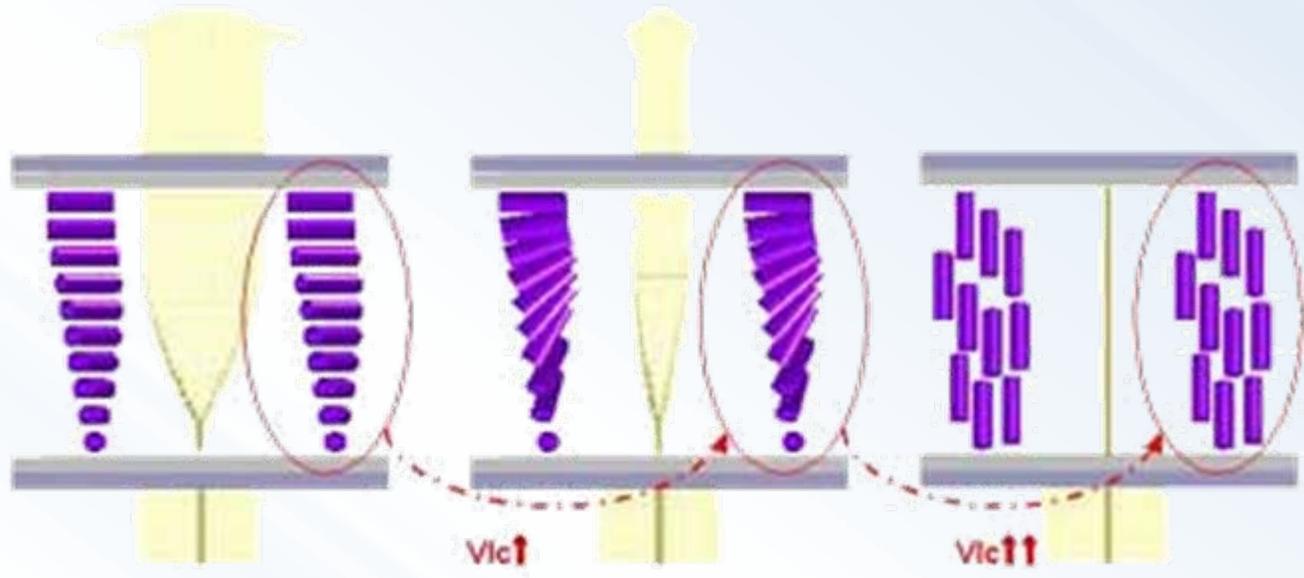
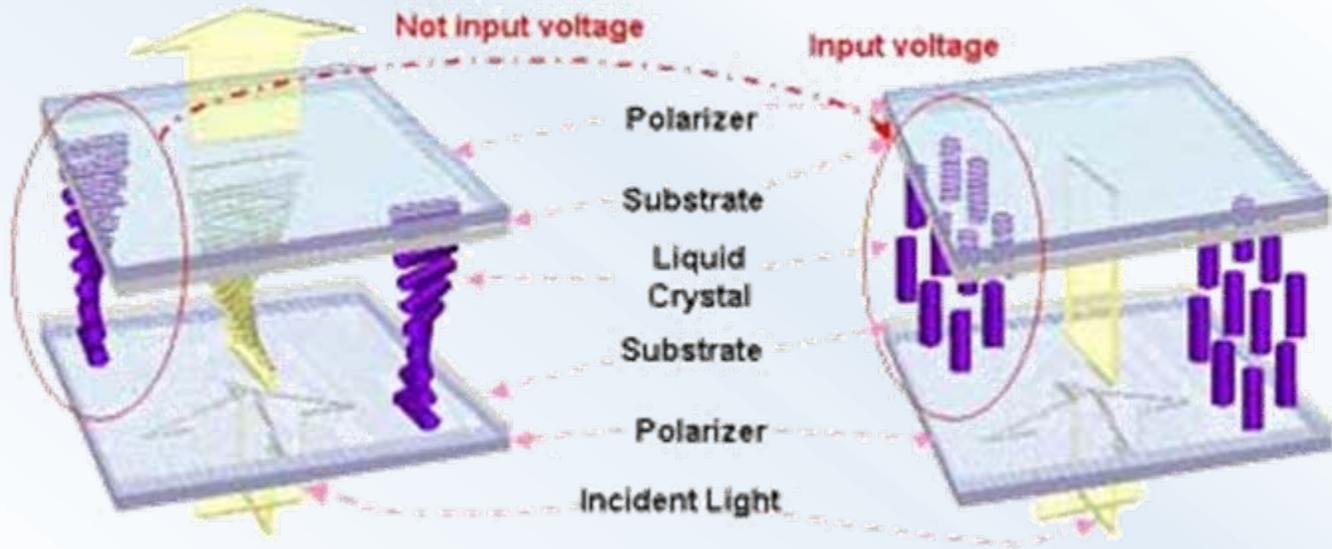


Figure B





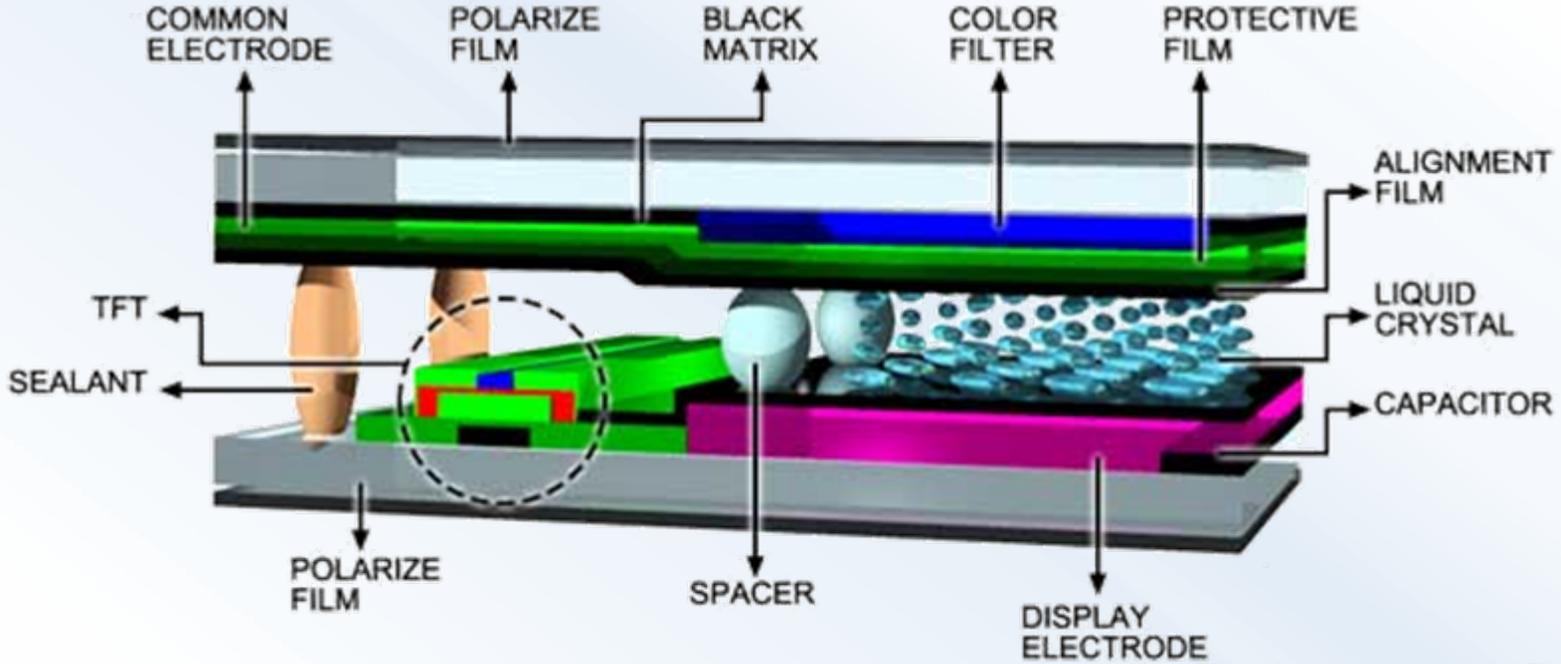
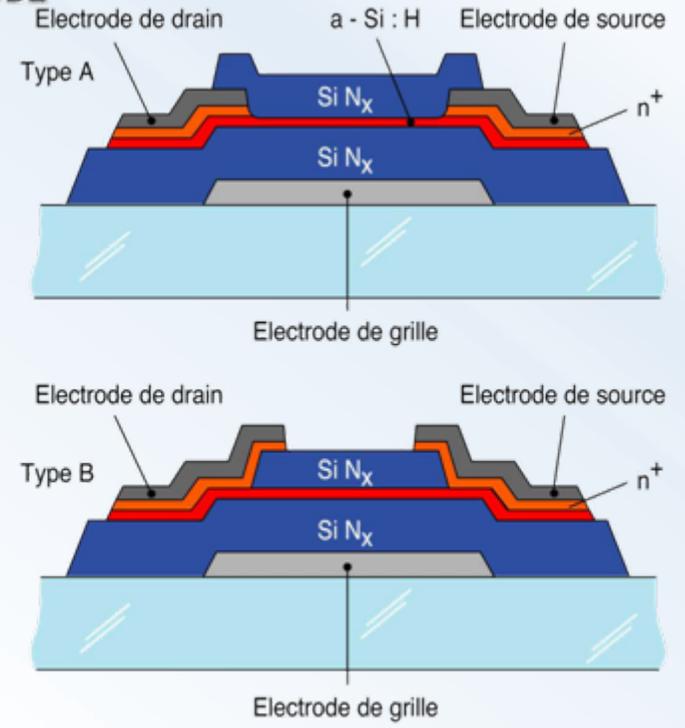
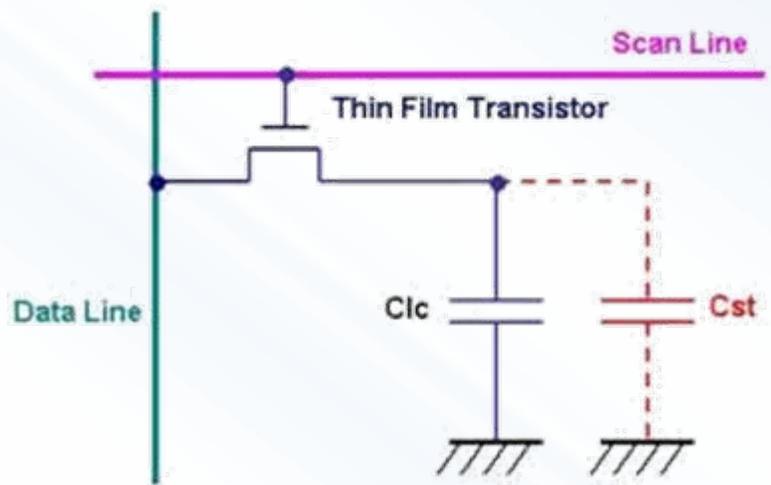


Figure A



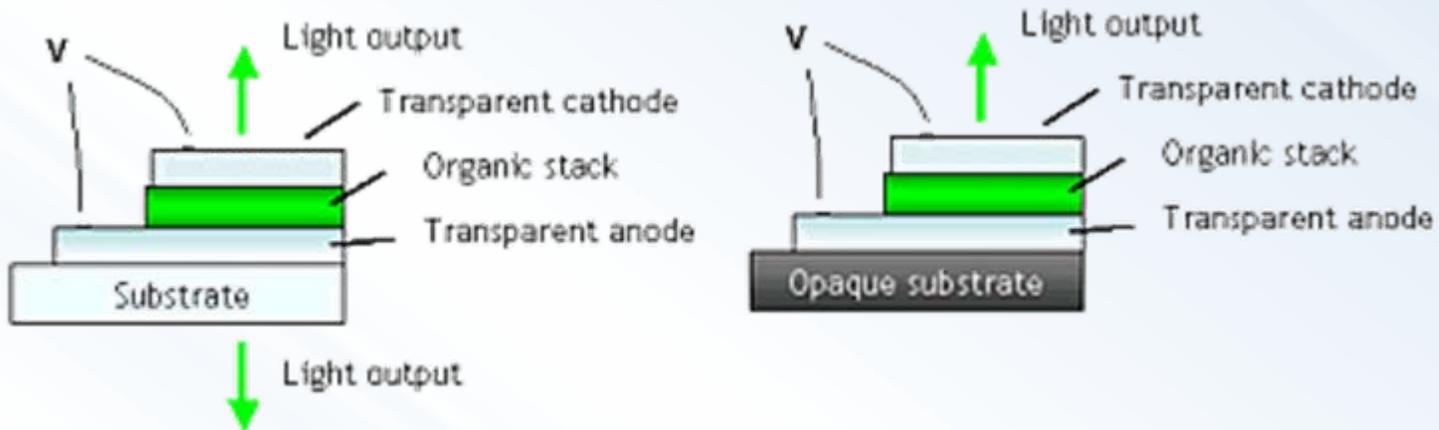
Rétro-éclairage à LEDs (remplace les tubes fluorescents) :



Les écrans OLED "Organic Light emitting Diodes" :

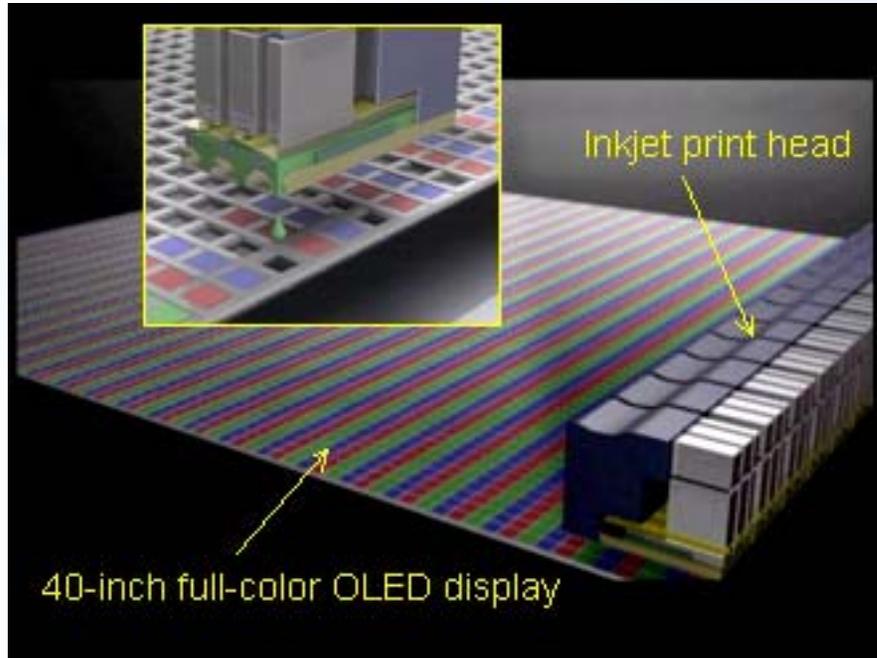
La technologie la plus prometteuse pour les écrans plats est sans aucun doute **OLED** et ses dérivés. Le mot "Organic" fait référence à l'utilisation de composants carbonés, marquant une rupture avec le verre, obligatoire dans les écrans d'aujourd'hui. OLED repose donc sur les propriétés physiques particulières de certains composants, qui s'éclairent lorsqu'on les soumet à un courant électrique. Une différence de taille avec les écrans rétro-éclairés (LCD notamment), qui nécessitent des lampes coûteuses et consommatrices d'énergie. Avec OLED, c'est l'écran lui-même - ou plus exactement les molécules qui le composent - qui "crée" la lumière.

On parle par exemple de **TOLED** pour désigner des écrans OLED transparents (le substrat organique utilisé étant un film plastique translucide), ou de **PHOLED** pour ceux qui disposent en outre de propriétés phosphorescentes.





Développé depuis plusieurs années par la société britannique CDT, **PLED (Polymere Light-Emitting Diodes - ou *Devices*)** est ainsi l'un des dérivés les plus prometteurs d'OLED. Dans ce cas, le composé organique luminescent est un polymère qui peut se manipuler sous la forme d'une solution liquide. Il est ainsi possible de déposer ce liquide particulier pour former l'écran, selon un procédé proche de celui d'une imprimante à jet d'encre. En somme, on "imprime" ce qui deviendra la surface de l'écran. Il faut ensuite recouvrir l'écran d'un film afin d'éviter que les polymères ne s'oxydent au contact de l'air.



Principe simplifié des OLED :

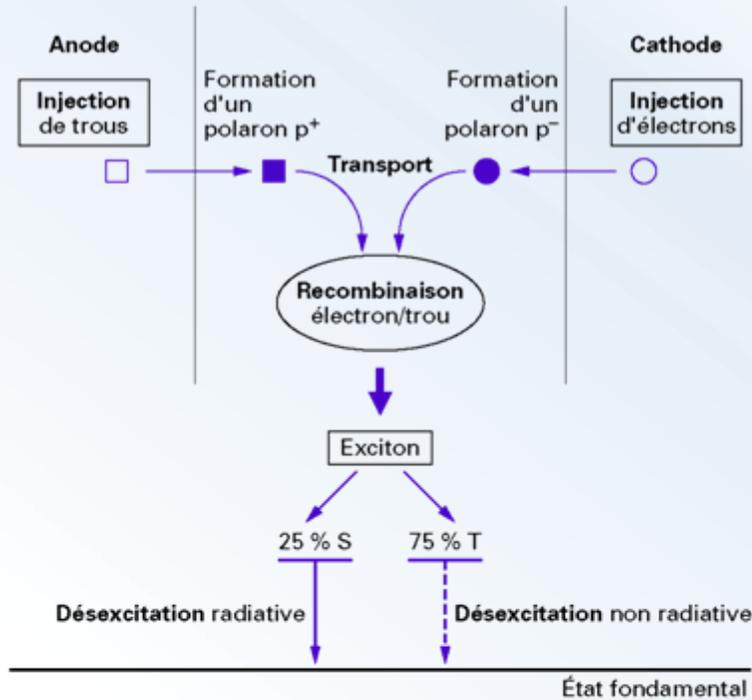


Figure 1 - Étapes du processus d'électroluminescence

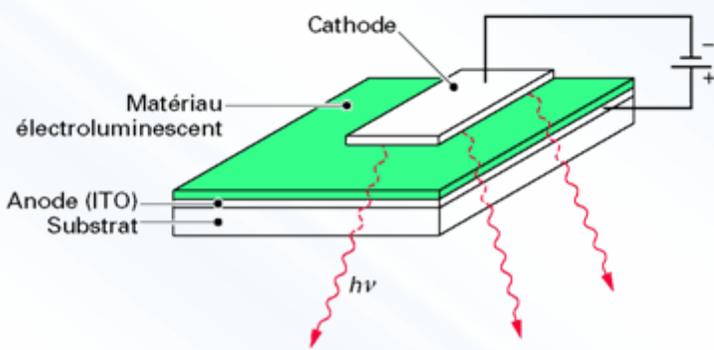


Figure 2 - Structure simplifiée d'une diode électroluminescente

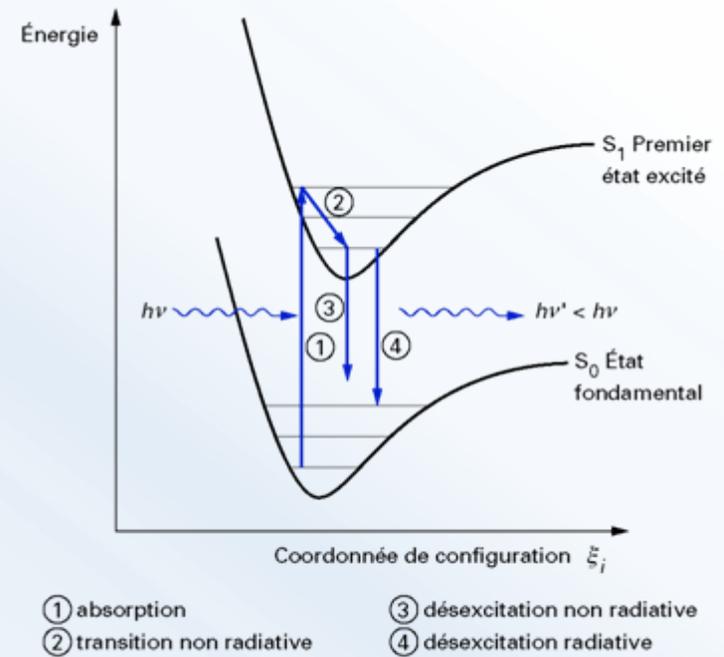


Figure 3 - Courbes d'énergie potentielle types d'une molécule organique

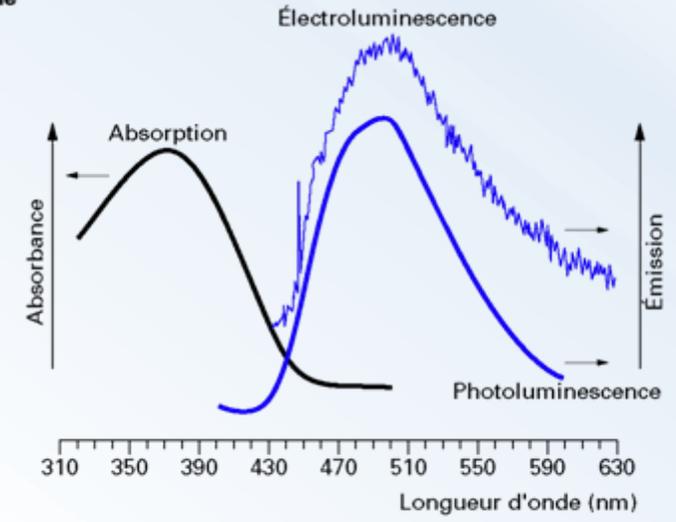


Figure 4 - Spectres types d'un matériau organique électroluminescent

L'anode la plus couramment utilisée aujourd'hui est l'oxyde d'indium dopé étain (ITO, indium tin oxyde) qui est commercialisé sous forme d'un dépôt de l'ordre de 150 nm d'épaisseur (donc transparente) sur des substrats de verre ou de polymère (polyéthylène téréphtalate). Les matériaux organiques sont ensuite déposés sur l'électrode d'ITO soit par sublimation dans le cas des petites molécules, soit par spin-coating dans le cas des polymères. La cathode, en calcium, magnésium ou LiF/Al, est enfin déposée sous vide sur le matériau organique.

La compréhension des phénomènes mis en jeu dans l'électroluminescence des matériaux organiques est encore incomplète. Cela est partiellement dû au fait que les composés organiques, de par leur nature moléculaire, se comportent de façon plus complexe que les semi-conducteurs inorganiques. Les modèles développés pour ces derniers ne rendent en effet qu'imparfaitement compte des mécanismes rencontrés dans les composés organiques. De plus, le fonctionnement d'une diode électroluminescente organique dépend non seulement de la nature chimique du matériau utilisé (petite molécule ou polymère), mais également de la structure même de cette diode (nature des électrodes, introduction de couches injectrices de trous et/ou d'électrons...).

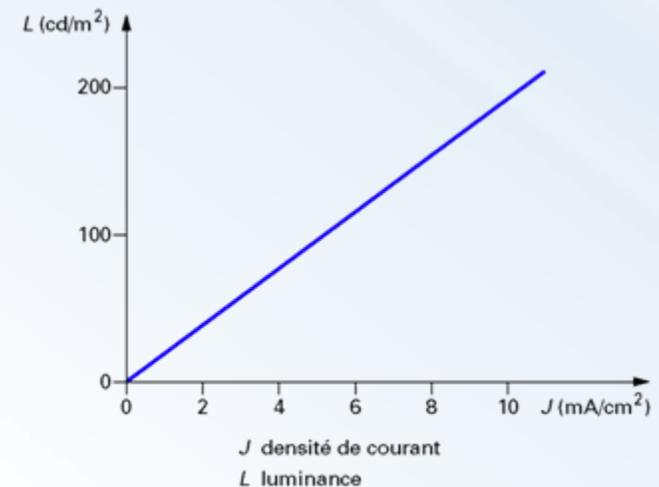
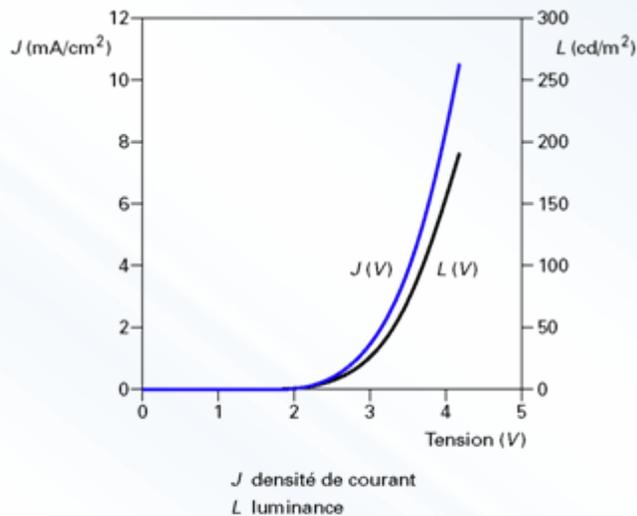


Figure 5 - Caractéristiques types d'un matériau organique électroluminescent

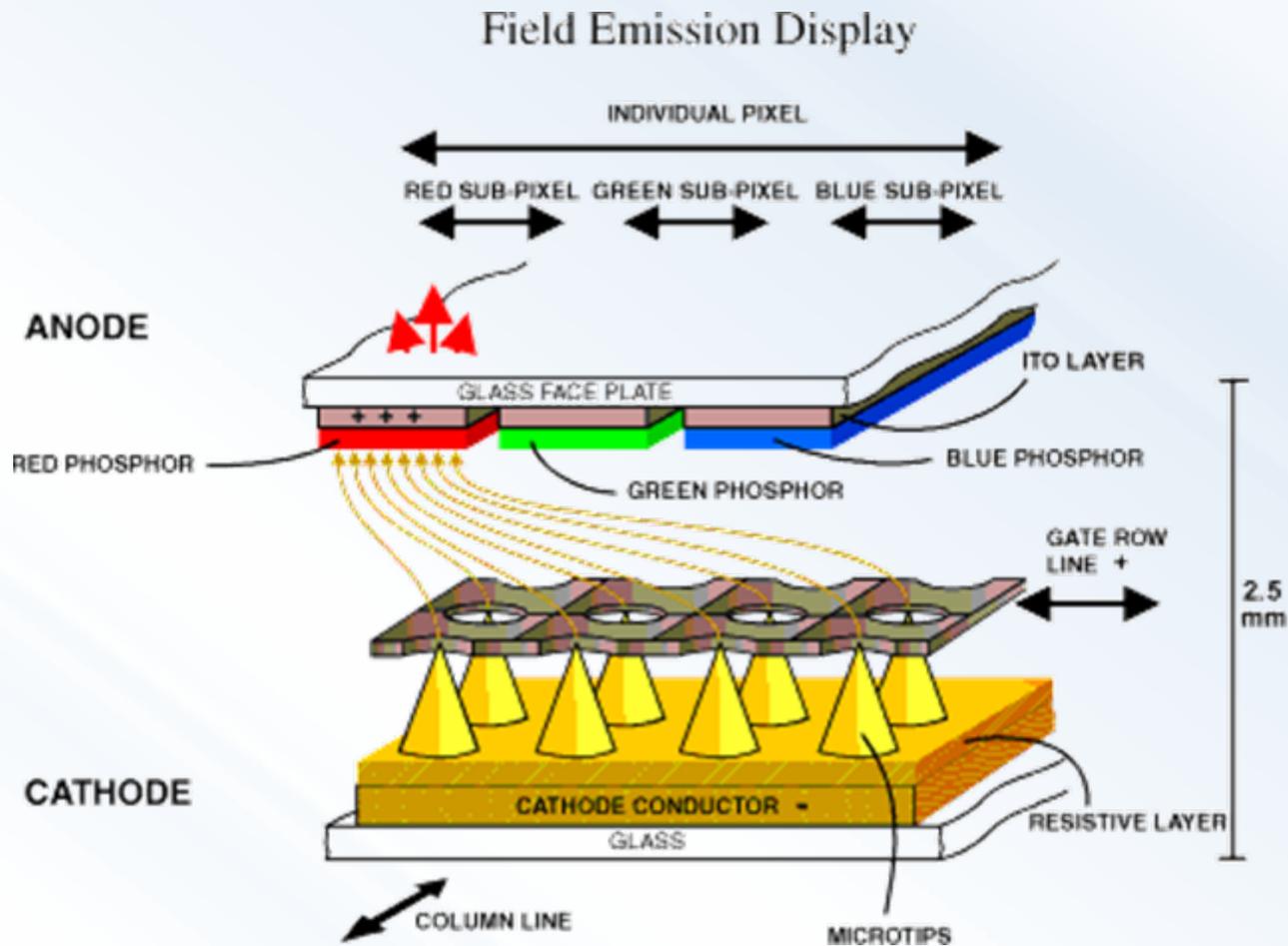
Figure 6 - Luminance en fonction de la densité de courant type d'une diode électroluminescente organique

Dégradation des dispositifs OLED :

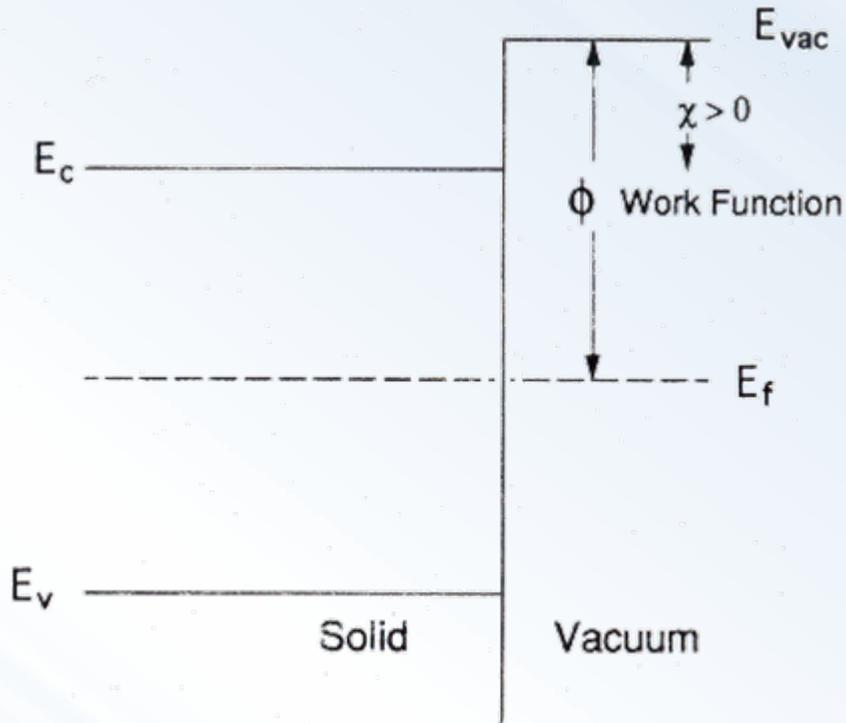
- **Le court-circuit** : Il s'explique par le fait que le matériau actif, qui a une épaisseur de l'ordre d'une centaine de nanomètres, est déposé sur une anode relativement rugueuse, l'ITO. Le dépôt de la contre-électrode sous vide peut donc créer des micro-courts circuits et ce d'autant plus facilement que la vitesse de dépôt est grande.
- **la migration d'indium sous champ** (issu de l'ITO) dans la couche émettrice.
- **La conséquence de l'interaction entre l'ITO et un polymère conjugué.** l'ITO est capable d'oxyder la double liaison de type stilbénique présente dans certains polymères p conjugués, ce qui conduit à la coupure du squelette et à la formation de fonctions aldéhydes qui inhibent la fluorescence du matériau.
- **Les points noirs** : En présence d'oxygène et d'eau, on peut assister à l'apparition de « points noirs » sur la cathode. Leur nombre reste constant au cours du temps, mais leur taille augmente, conduisant ainsi à une diminution de la surface active de la diode. Ces points noirs proviendraient de défauts préexistants (particules de poussière...) qui ne seraient pas complètement recouverts par la contre-électrode, favorisant ainsi la création de trous microscopiques. Ces trous permettraient l'entrée d'oxygène et d'eau dans la diode, ce qui conduirait à la destruction de la cathode et la formation de points noirs.
- **L'échauffement dû au passage du courant** peut provoquer la cristallisation des couches et donc une perte des performances avec le temps.

Les écrans à émission de champ (FED Field Emission Display ou SED Surface-Conducting Electron-emitter Display)

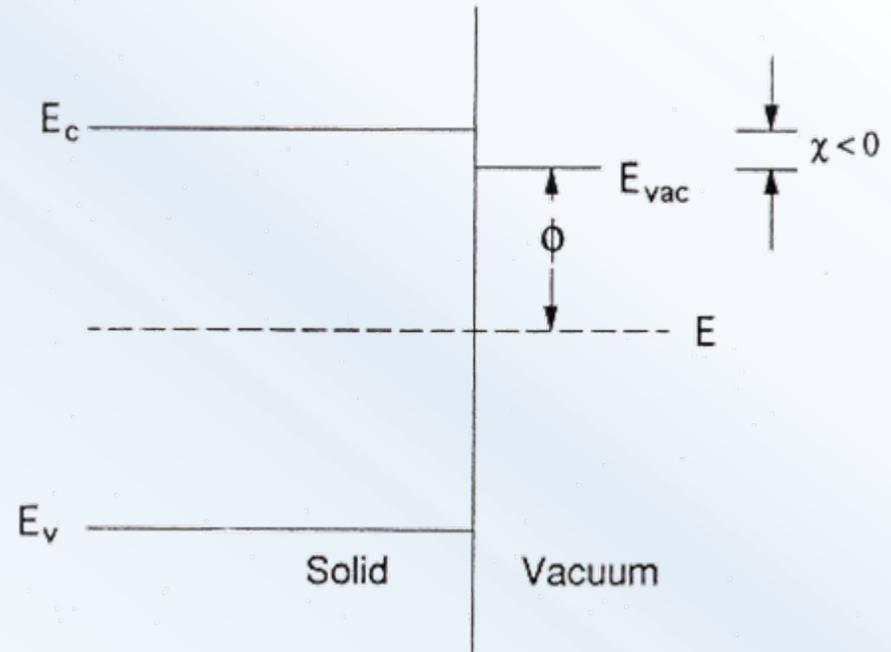
Le principe de fonctionnement des écrans FED (ou SED) est similaire à celui des écrans à tubes cathodiques, à la différence que le faisceau d'électrons est généré à proximité de chaque luminophore et extrait à partir d'un champ électrique créé à partir d'une différence de potentielle (quelques dizaines de volts). Les électrons sont émis, soit par du diamant, des micropointes métalliques ou des nanotubes de carbone.



Origine de l'intérêt du carbone : *travail d'extraction du diamant*



Band diagram of common emitter material at the vacuum interface (ignoring any band-bending at the surface), demonstrating positive electron affinity.



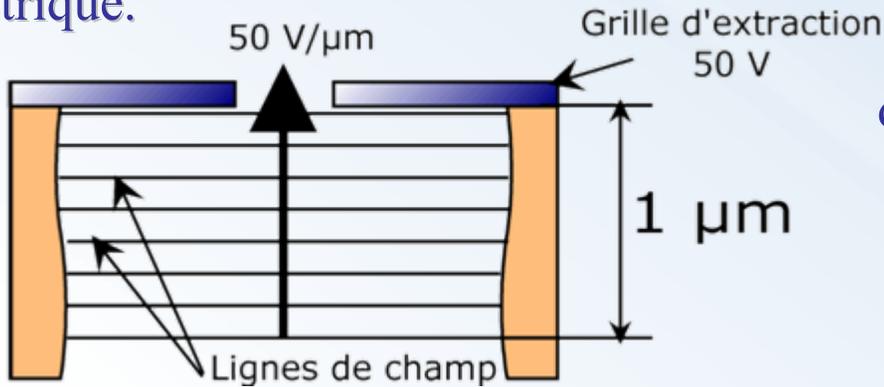
Band diagram of diamond (111) at the vacuum interface (ignoring any band-bending at the surface), demonstrating negative electron affinity (NEA).

→ D'où l'intérêt d'utiliser le diamant comme matériau pour l'émission de champ

La source d'électrons est une CATHODE FROIDE

L'EMISSION DE CHAMP : *alternative à l'émission thermoionique*

Favoriser le passage d'électrons d'un matériau vers le vide par l'application d'un champ électrique.

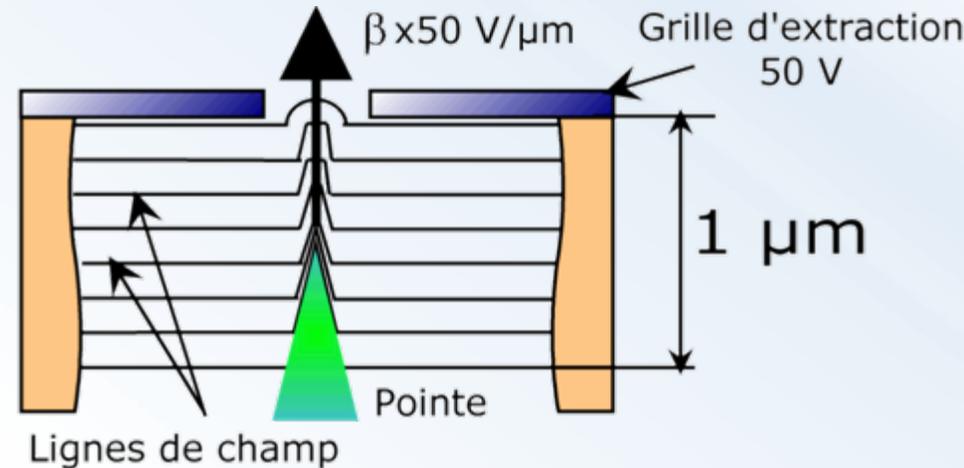


Le passage par effet tunnel est déterminé par la loi de **Fowler-Nordheim**

$$I = A S \beta^2 \frac{E^2}{\Phi} \exp\left(-\frac{B\Phi^{3/2}}{\beta E}\right)$$

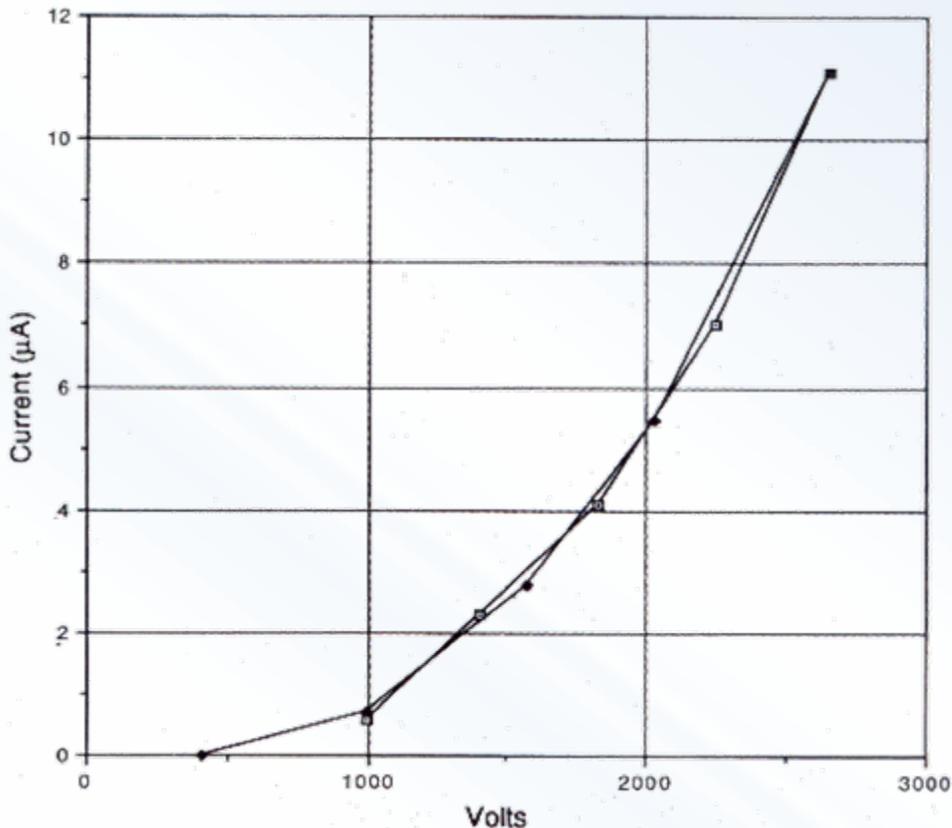
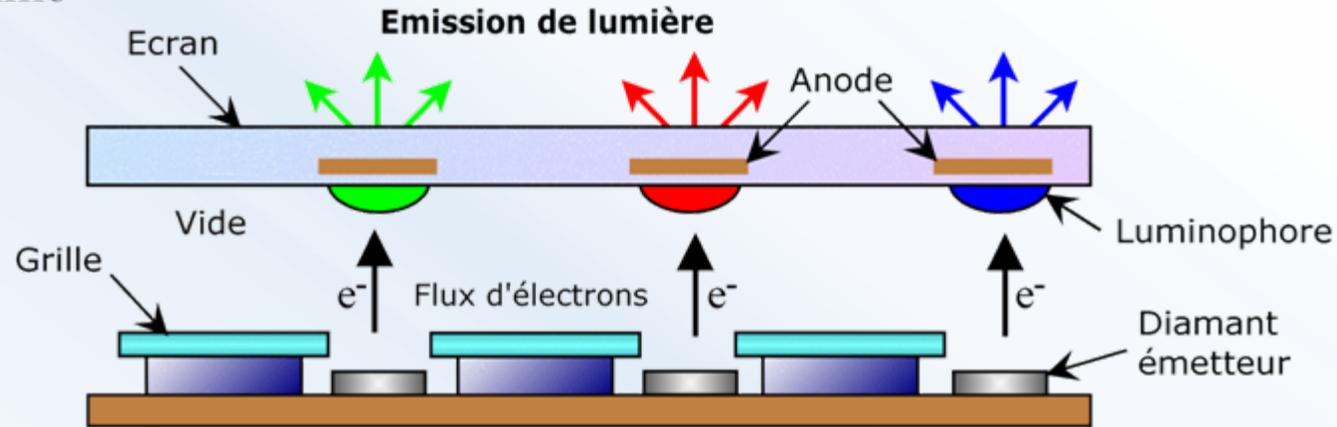
L'efficacité d'extraction peut être amplifiée par un facteur géométrique β

Le but est d'obtenir des champs électriques de quelques $1000 \text{ V}/\mu\text{m}$



→ On adapte la géométrie $F = \beta E$

Écran à émission de champ utilisant du diamant comme émetteur d'électrons

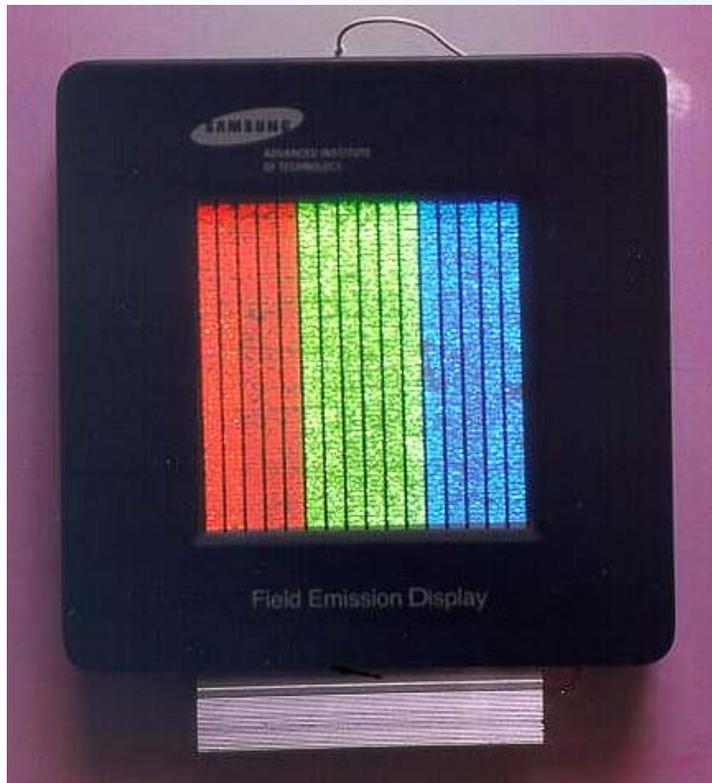


Courant d'émission en fonction de la tension appliquée sur la grille : le champ électrique est de 100.000 V/cm (tension appliquée sur 100 µm)

DIAMANT : Coût trop élevé
→ On va chercher à utiliser d'autres formes du carbone :
Les nanotubes de carbones

Qu'apporteront les matériaux carbonés aux écrans à émission de champ ?

- le seuil du champ électrique d'émission est faible
- les densités de courants générés sont bien supérieures à ce qui est en général requis pour les écrans.
- une forte densité de sites émissifs (redondance si défaut)
- pas de difficultés pour déposer sur de grandes surfaces
- dépôts à des températures faibles, dépôts sur verre
- Fiabilité et stabilité à long terme, coût réduit

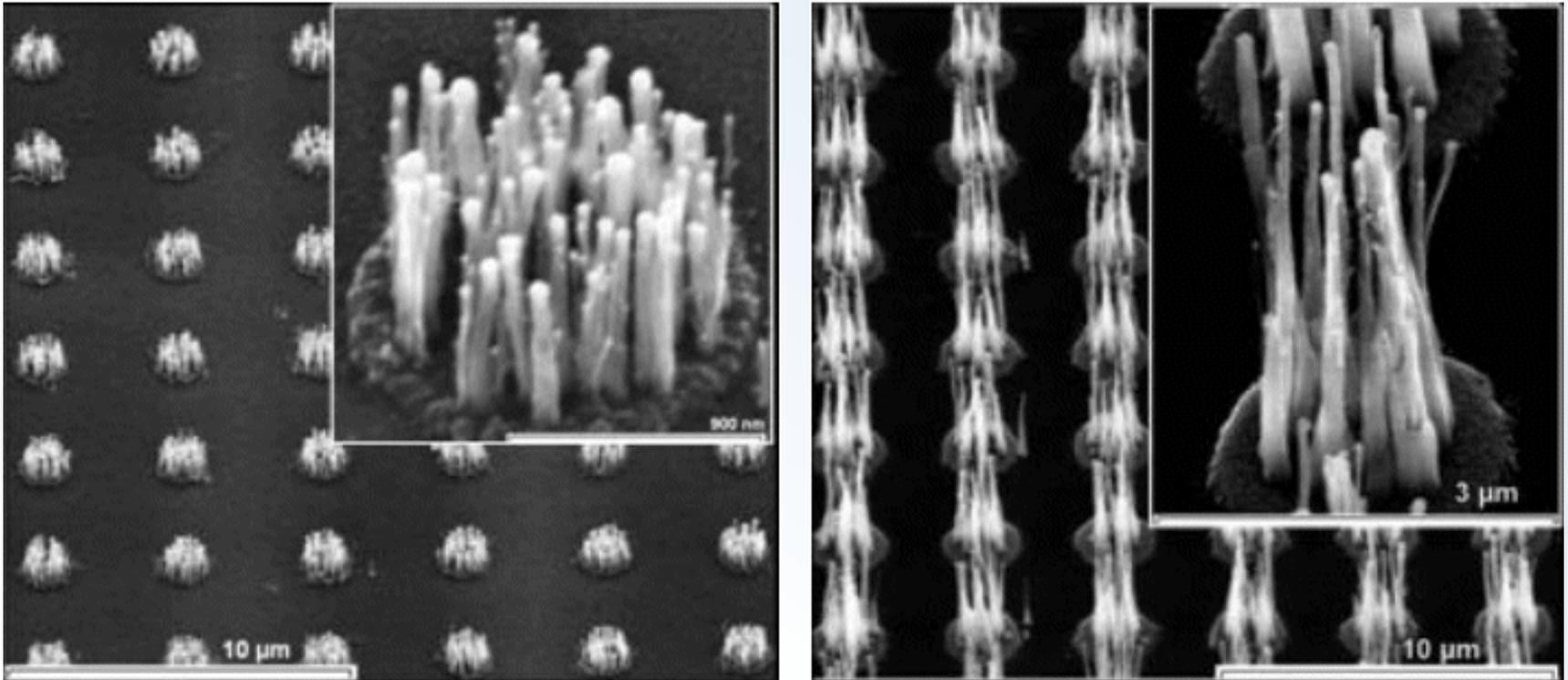


Tâche 1 : Préparation et choix des substrats

→ la croissance de nanotubes de carbone s'effectue au niveau de plots de catalyseurs définis par lithographie.

T1-1 Nanolithographie (IPCMS, LPICM, TRT, PHASE)

objectif : obtenir un réseau de nanotubes uniques et orientés perpendiculairement

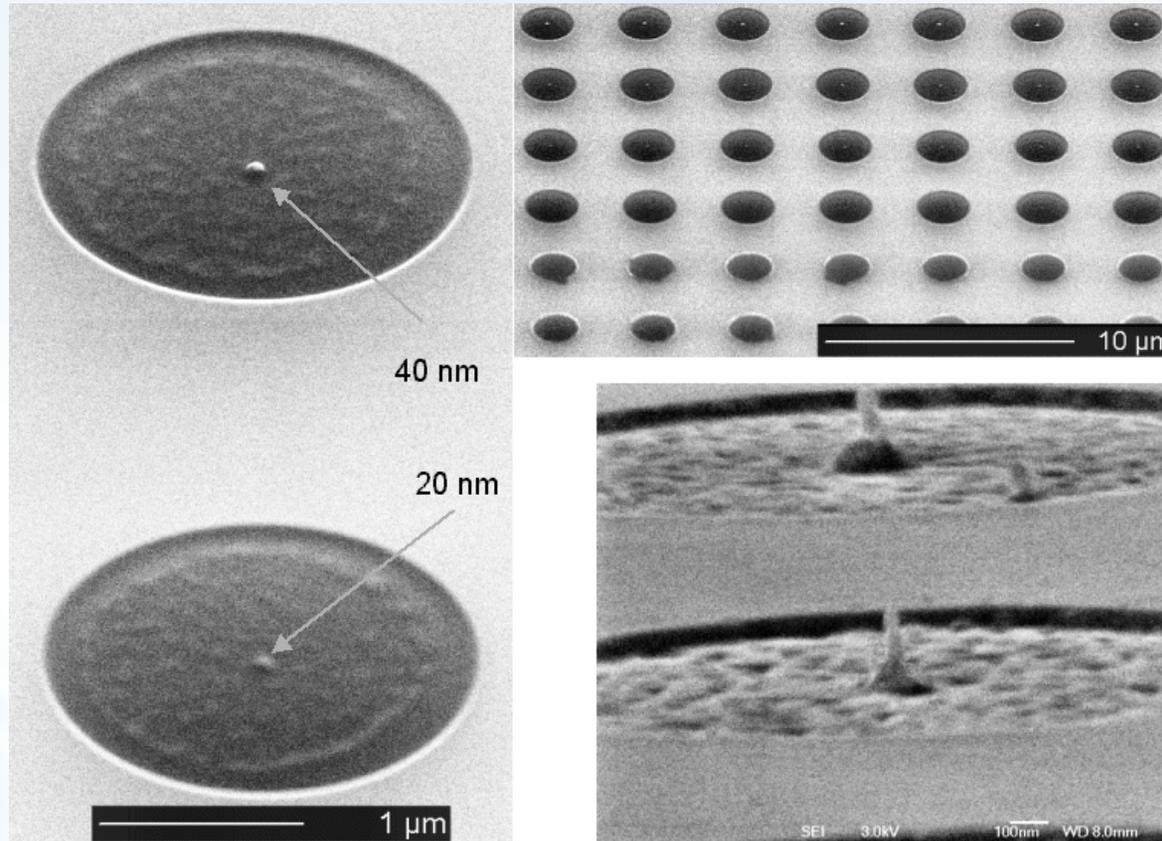


Réseaux des nanotubes de carbone orientés obtenus par PE HF CVD T = 850°C. À gauche : p = 1.5 mbar et à droite 3 mbar. sur des réseaux de plots de Ni (1µm diamètre, pas de 4 µm) ; observation MEB à 45 °.

On veut : 1 nanotube par plot

Première étape : microscope à faisceaux d'ions, Erosion progressive et contrôlée des plots de catalyseur Ni de diamètre initial 1 μm .

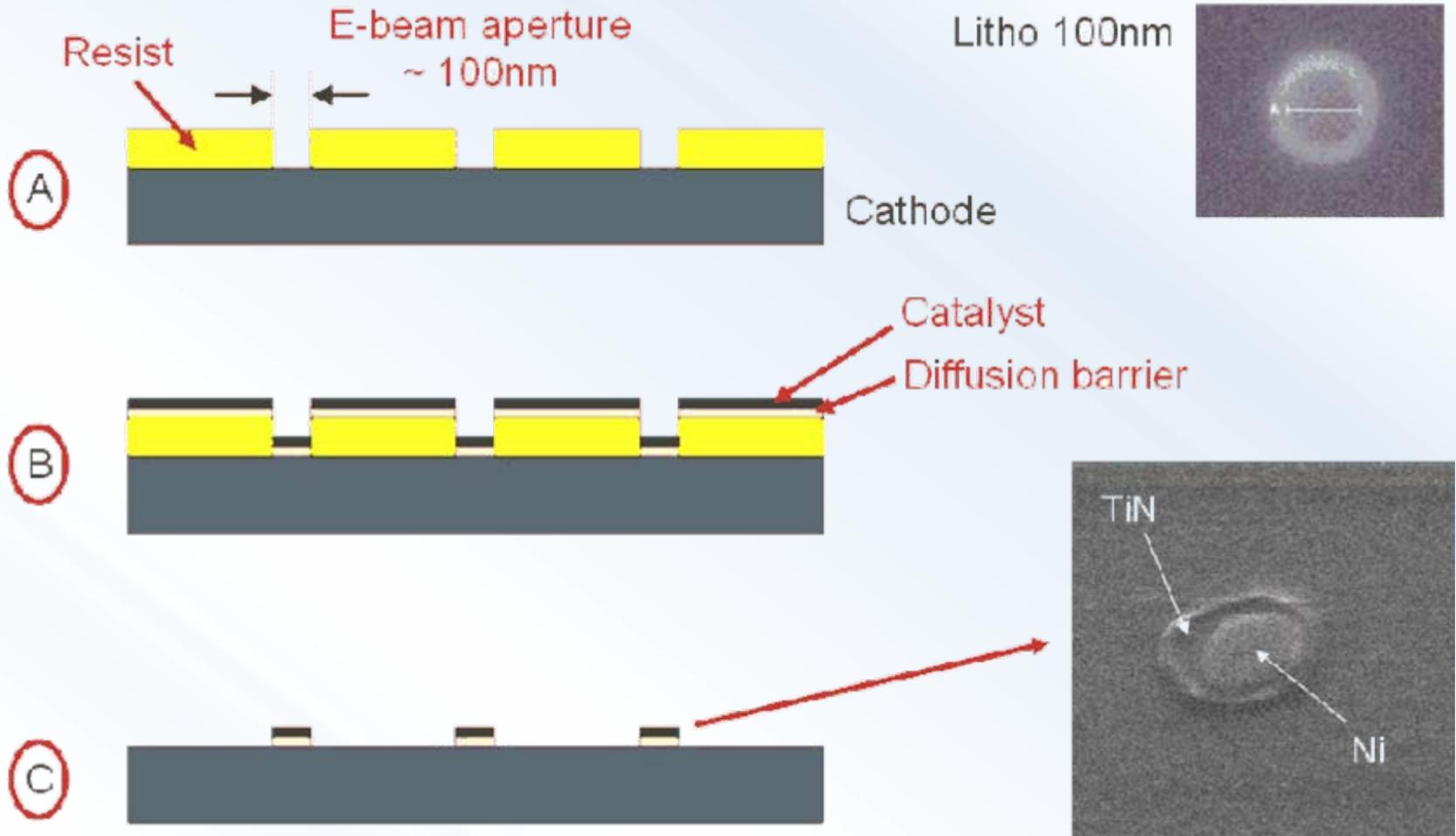
(FIB, Coll. avec H. Lezec, Laboratoire des Nanostructures, ISIS, Strasbourg),



On a pu constater que pour des diamètres de plot inférieurs à 200 nm et supérieurs à 10 nm, on observe la croissance d'un seul nanotube.

Procédé de lithographie par masquage électronique en privilégiant des plots de 100 nm de diamètre.

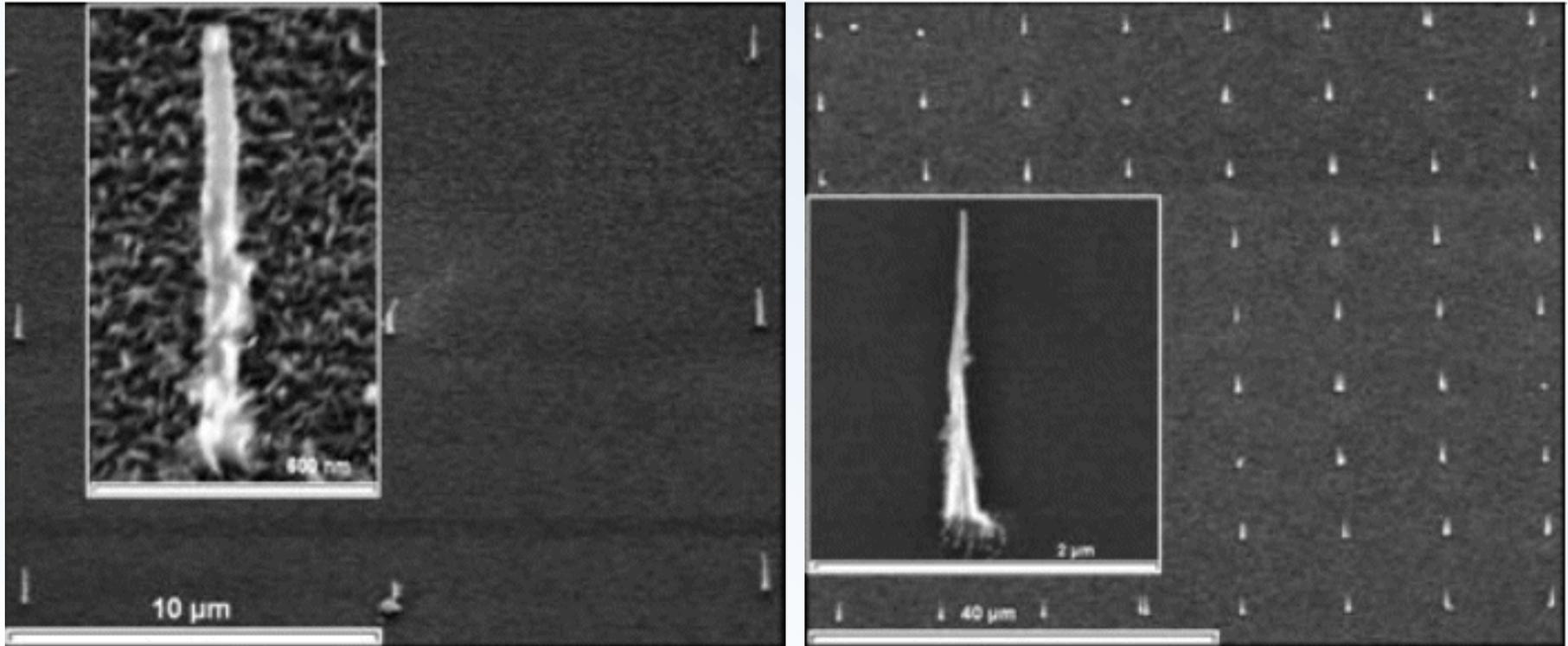
Deuxième étape :



Remarque : présence d'une barrière de TiN (éviter la formation de siliciures)

croissance contrôlée par nanolithographie de réseaux de nanotubes de carbone individuels et orientés verticalement

→ **premier objectif de la phase 1**



Réseaux des nanotubes de carbone individuels et orientés obtenus par PE HF CVD

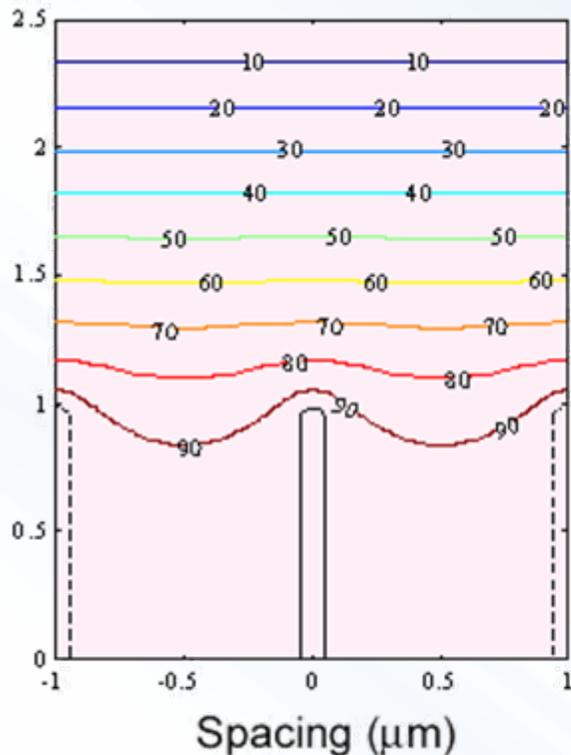
À gauche : C_2H_2 [10%]+ NH_3 [2%]+ H_2 [88%] et à droite : C_2H_2 [15%]+ NH_3 [5%]+ H_2 [80%]

T = 850°C, p = 2 mbar ; sur des réseaux de plots de Ni (100nm diamètre, pas de 10 μm), obs. MEB à 45 °.

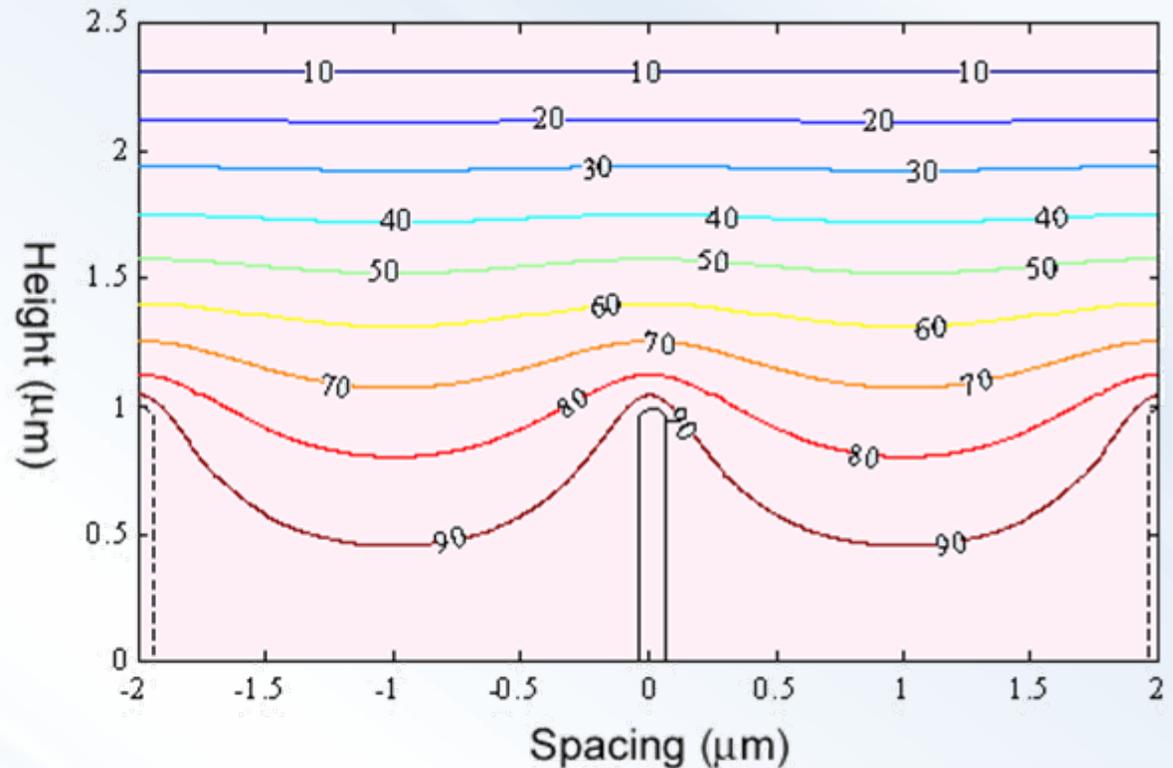
Tâche 4 : Simulation de la triode plane (TED, LPICM, PHASE)

T4-1 Simulation DC de la triode

A l'aide d'une méthode de différence finie, une simulation de la densité du courant d'émission électronique d'un réseau de nanotubes de longueur fixée (1 μm) et pour deux espacements (1 et 2 μm).



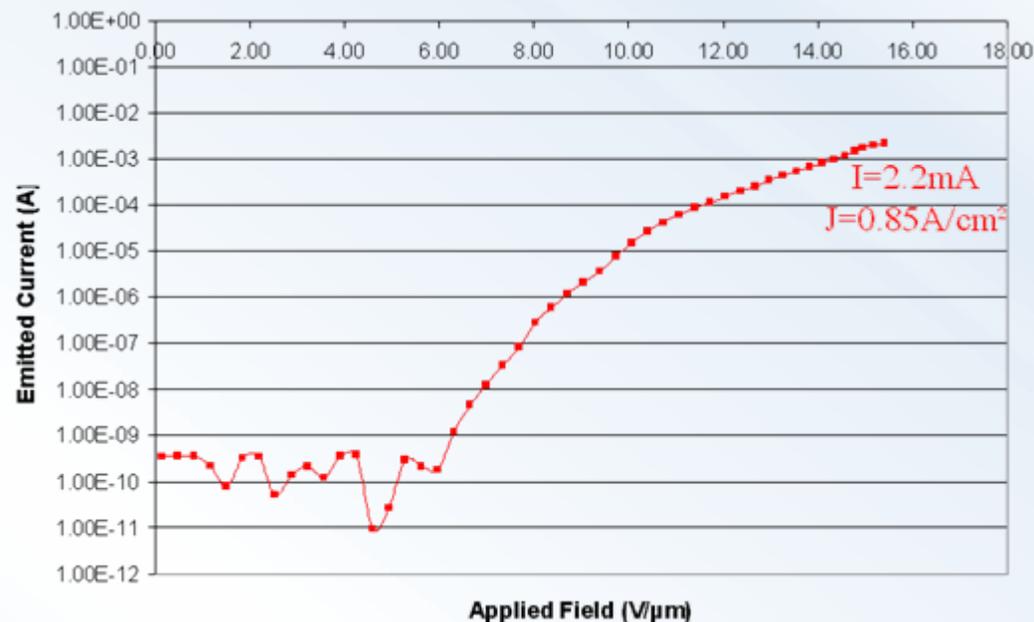
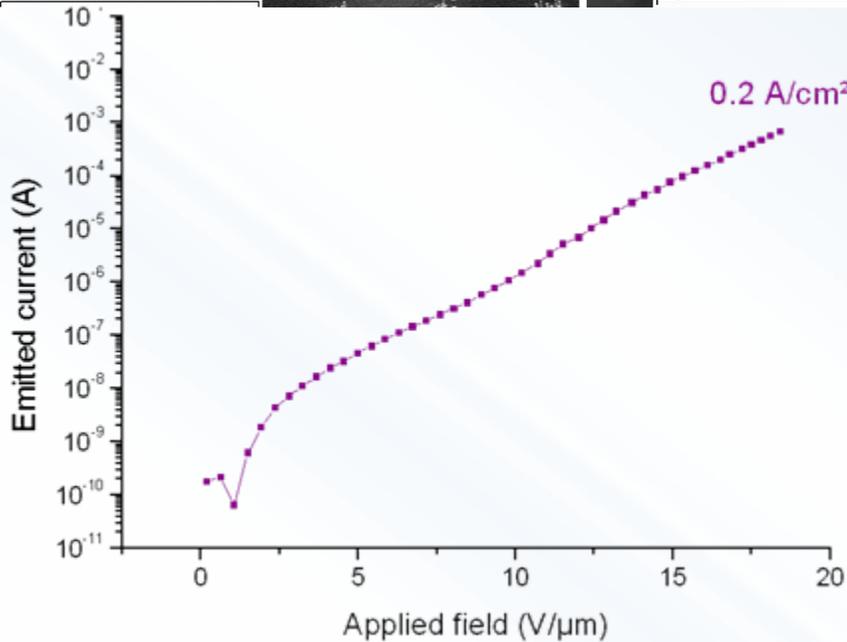
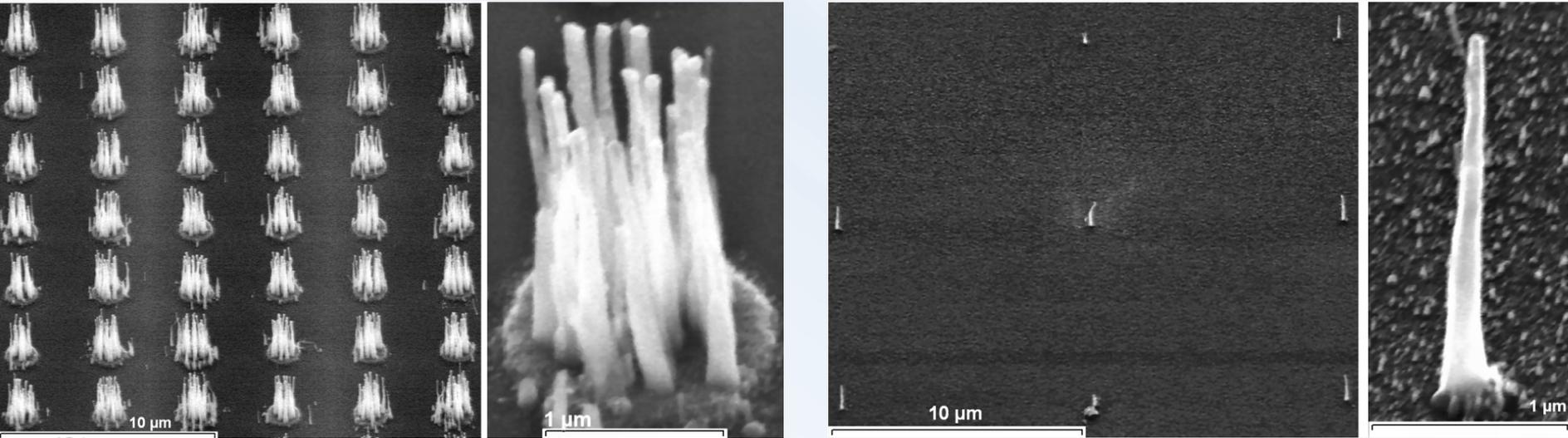
Current density 7.3 A/cm²



Current density 19.3 A/cm²

Tâche 5 : Triode plane et réacteur de croissance (TRT, TED, IBS)

T5-1 Cathode et mesure des propriétés émissives DC



9. composants opto-électroniques.

Introduction :

L'opto-électronique exploite les phénomènes d'électroluminescence dans les semiconducteurs et les phénomènes inverses (photo-réception) dans le cas des photo-récepteurs.

La technique des semi-conducteurs a permis de réaliser des photo-émetteurs et des photo-récepteurs présentant des propriétés en parfaite concordance et de concevoir des associations de qualité, y compris dans le cas du transport du faisceau lumineux à l'aide de fibres optiques.

1. La photodiode :

La photodiode est un composant à base de matériaux semi-conducteurs absorbant plus ou moins le rayonnement incident. Sa conception lui permet de transférer le plus efficacement possible, le rayonnement incident sur les électrons du matériau. Ces électrons, excités par le flux de photon, sont alors plus ou moins libres de se déplacer dans la structure pour former un courant qui peut être mesuré par un ampèremètre (cas d'une photodiode polarisée), soit grâce à un voltmètre (cellule photovoltaïque) évaluant la différence de potentiel générée aux bornes de la photodiode.

Les principaux critères caractérisants les photodiodes sont :

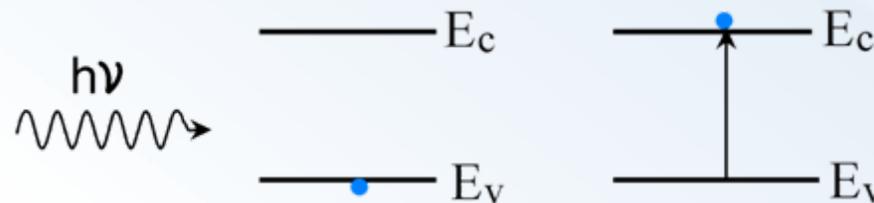
- *Le rendement* : il permet de caractériser la sensibilité de la photodiode . Par exemple, Quelle est l'énergie minimale des photons incidents pouvant générer des porteurs libres dans le semi-conducteurs ? Combien d'électrons participent au courant par rapport aux nombre de photons incidents ?

- *La bande passante* : le courant peut-il suivre une variation brutale du flux de photon ? (temps de montée et temps de descente du courant)

- *Le bruit généré* : des électrons peuvent être générés sans qu'aucun photon n'ait été absorbé. Ces derniers s'ajoutent aux photons du courant utile et en perturbent la proportionnalité avec le flux de photon. On définit donc un rapport signal/bruit pour la photodiode.

Sans rentrer dans le détail d'un cours de physique des semi-conducteurs, il est important de faire quelques rappels :

Seuls les photons d'énergie supérieure à la largeur de la bande interdite du semi-conducteurs participent à la création d'un courant en créant des paires électron-trou dans la bande de conduction et la bande de valence.



Donc cette énergie définit l'énergie minimale, (donc la longueur d'onde maximale de coupure λ_c) de fonctionnement de la photodiode, ce qui nous permet d'écrire :

$$\lambda_c = \frac{1,24}{\Delta E} \left(\Delta E = h\nu, \nu = \frac{c}{\lambda} \right)$$

Le tableau ci-dessous permet de sélectionner un matériau en fonction de la limite haute en longueur d'onde du domaine spectral à détecter.

MATERIAU	ΔE (eV)	λ_c (μm)
carbone, C	7	0,18
silicium, Si	1,1	1,13
germanium, Ge	0,72	1,72
étain, Sn	0,08	15,5
sulfure de zinc, ZnS	3,6	0,34
antimoniure d'aluminium, AlSb	1,52	0,81
arseniure de gallium, GaAs	1,43	0,87
phosphure d'indium, InP	1,25	0,99
antimoniure d'indium, InSb	0,2	6,2
tellure de cadmium mercuré, HgCdTe		12
arseniure phosphuré d'indium et de gallium, $Ga_xIn_{1-x}As_yP_{1-y}$	1,36 à 0,36 selon x et y	0,87 à 3,44 selon x et y
arseniure de gallium et d'indium, $Ga_xIn_{1-x}As$	1,43 à 0,36 selon x	0,92 à 3,44 selon x

Le photo-courant :

Une photodiode est toujours polarisée en inverse. Si elle était polarisée en direct, le courant direct masquerait le photo-courant qui est donc dû :

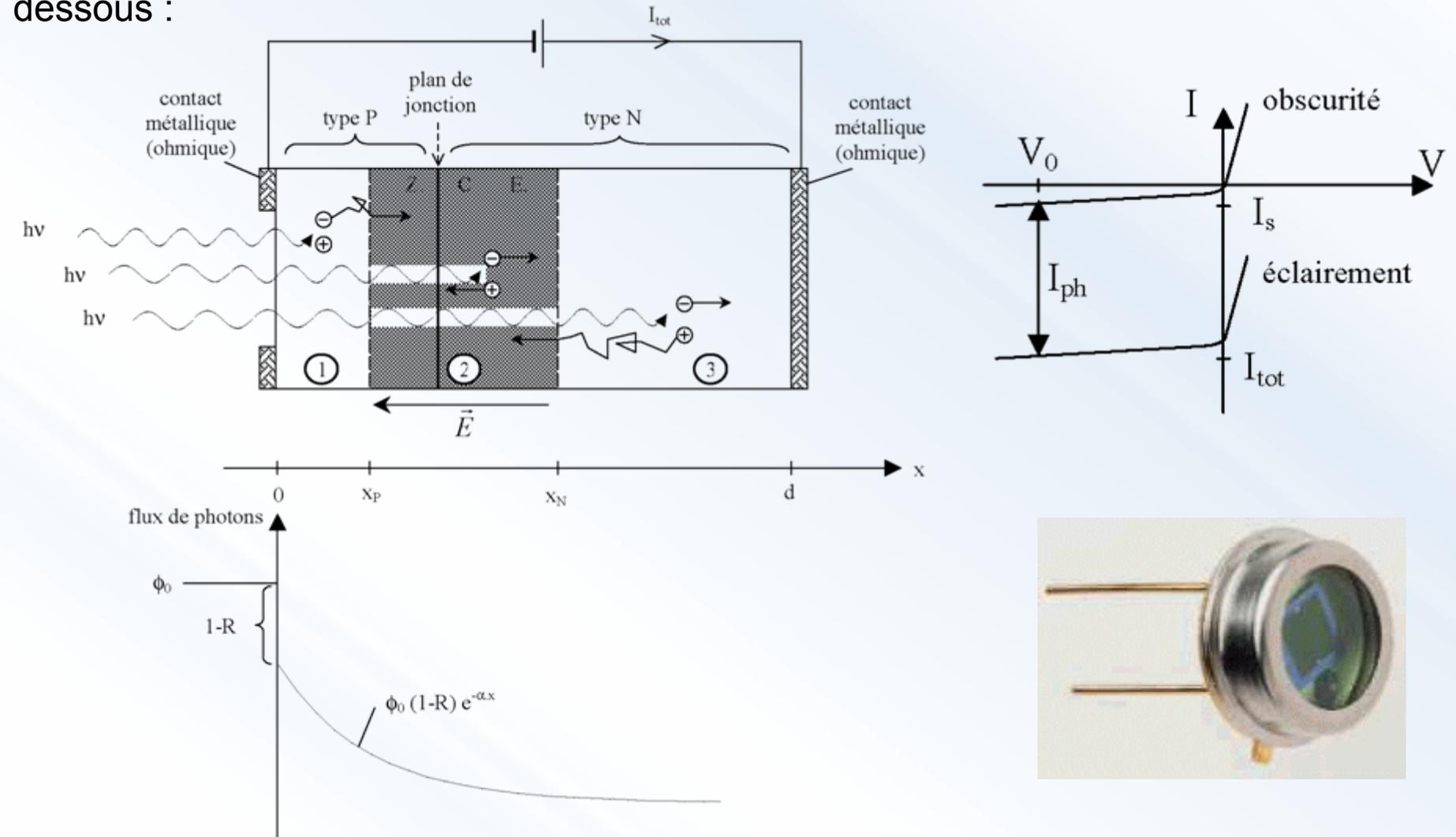
- aux photo-porteurs créés dans les régions neutres de la jonction : Ils forment des courants de diffusion car le champ électrique y est nul.
- aux photo-porteurs créés dans la zone de charge d'espace : Les paires électrons-trous créées dans cette zone sont accélérées par la champ électrique vers les zones où ils deviennent porteurs majoritaires.

Le courant total dans la jonction polarisée en inverse est de la forme :

$$J_{\text{tot}} = J_s \cdot (e^{eV_j/k_B T} - 1) - J_{\text{ph}}$$

Où J_s est le courant d'obscurité et J_{PH} le photo-courant.

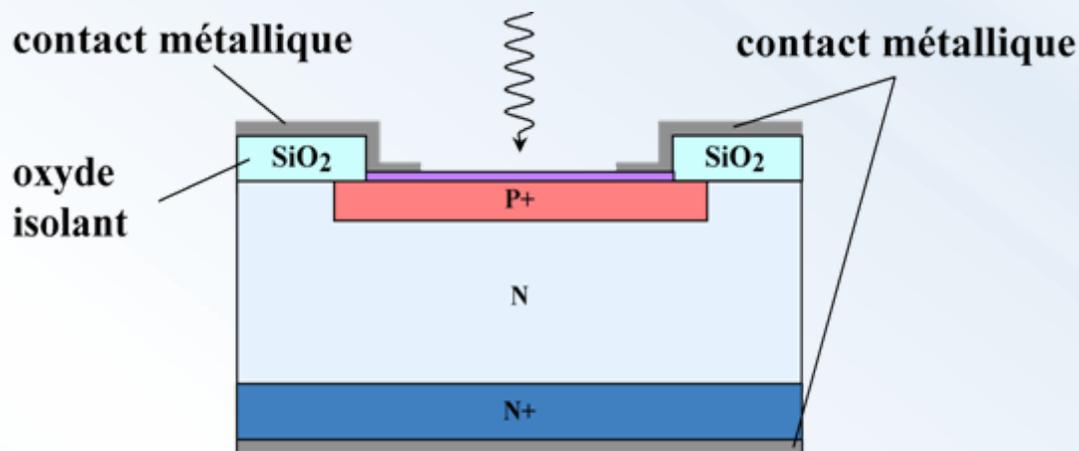
La description complète du fonctionnement de la photodiode se trouve sur la figure ci-dessous :



La photodiode PIN :

Ce sont les structures les plus répandues. Dans tous les cas pratiques, la région frontale d'une photodiode (région 1) est d'épaisseur beaucoup plus faible que $1/\alpha$. Les photo-porteurs sont alors essentiellement créés dans la zone de charge d'espace. Le courant de diffusion d'électrons est alors négligeable.

Dans une photodiode PIN, la zone de charge d'espace est artificiellement augmentée. On intercale entre la zone P+ (fortement dopée, en particulier pour améliorer le contact ohmique avec le métal) et la zone N+, une autre zone faiblement dopée N- créant ainsi une large zone de charge d'espace. La structure d'une telle diode est donc :



La photodiode PDA :

Une photodiode à avalanche est une photodiode à structure PIN à laquelle on applique une tension inverse proche (mais tout juste inférieure) à sa tension d'avalanche. Les photo-porteurs créés dans la zone de charge d'espace sont multipliés par effet d'avalanche. On atteint facilement un facteur proche de la centaine.

Description

BPW43 is a very high speed PIN photodiode in a standard T-1 $\frac{3}{4}$ plastic package. Due to its waterclear epoxy the device is sensitive to visible and infrared radiation.

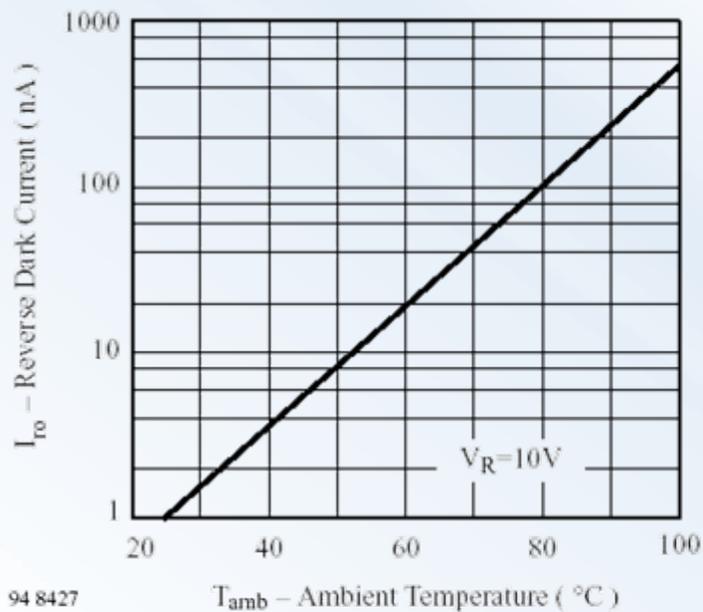
It features low capacitance and high speed even at low supply voltages.



Features

- Extra fast response times
- Radiant sensitive area $A=0.78\text{mm}^2$
- Standard T-1 $\frac{3}{4}$ ($\varnothing 5\text{ mm}$) clear package
- Angle of half sensitivity $\varphi = \pm 25^\circ$
- Suitable for visible and near infrared radiation

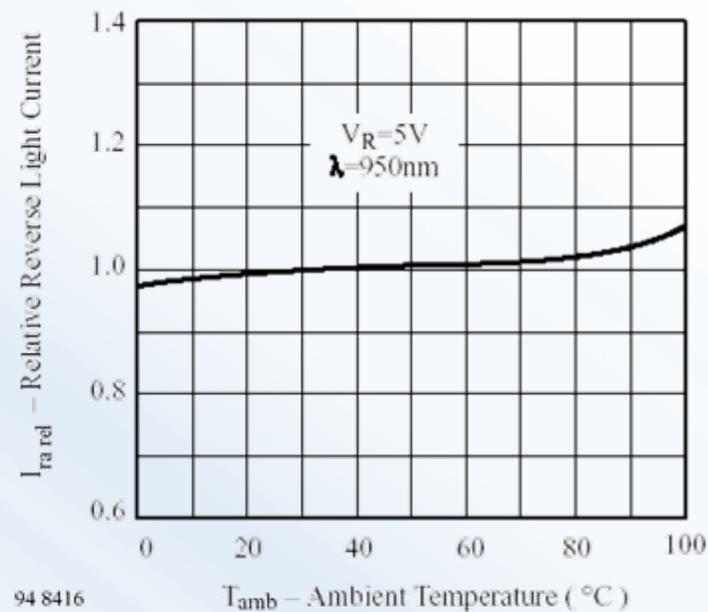
Parameter	Test Conditions	Symbol	Min	Typ	Max	Unit
Breakdown Voltage	$I_R = 100\ \mu\text{A}, E = 0$	$V_{(BR)}$	32			V
Reverse Dark Current	$V_R = 10\ \text{V}, E = 0$	I_{r0}		1	10	nA
Diode Capacitance	$V_R = 0\ \text{V}, f = 1\ \text{MHz}, E = 0$	C_D		4		pF
	$V_R = 5\ \text{V}, f = 1\ \text{MHz}, E = 0$	C_D		1.5		pF
	$V_R = 10\ \text{V}, f = 1\ \text{MHz}, E = 0$	C_D		1.3		pF
Open Circuit Voltage	$E_A = 1\ \text{klx}$	V_o		320		mV
Short Circuit Current	$E_A = 1\ \text{klx}$	I_k		12		μA
	$E_e = 1\ \text{mW/cm}^2, \lambda = 950\ \text{nm}$	I_k		6		μA
Reverse Light Current	$E_A = 1\ \text{klx}, V_R = 5\ \text{V}$	I_{ra}		15		μA
	$E_e = 1\ \text{mW/cm}^2, \lambda = 950\ \text{nm}, V_R = 5\ \text{V}$	I_{ra}	4	8		μA
Angle of Half Sensitivity		φ		± 25		deg
Wavelength of Peak Sensitivity		λ_p		900		nm
Range of Spectral Bandwidth		$\lambda_{0.5}$		550...1000		nm
Rise Time	$V_R=10\text{V}, R_L=50\Omega, \lambda=820\text{nm}$	t_r		4		ns
Fall Time	$V_R=10\text{V}, R_L=50\Omega, \lambda=820\text{nm}$	t_f		4		ns



94 8427

T_{amb} – Ambient Temperature ($^{\circ}C$)

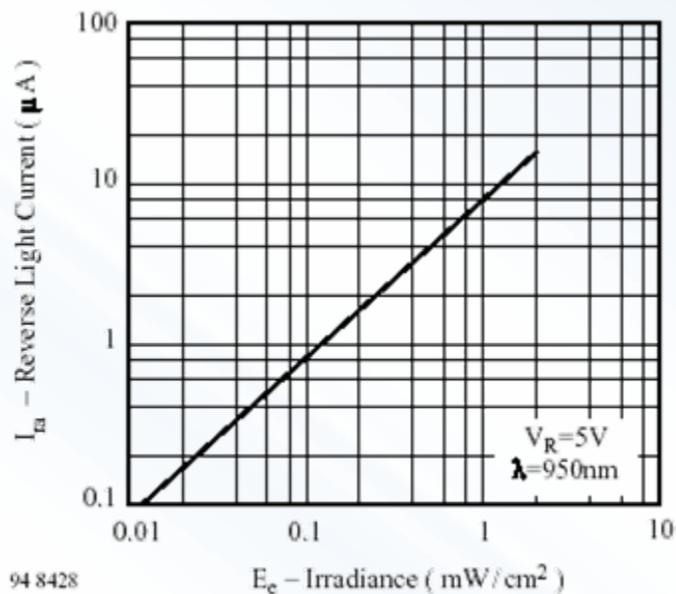
Figure 1. Reverse Dark Current vs. Ambient Temperature



94 8416

T_{amb} – Ambient Temperature ($^{\circ}C$)

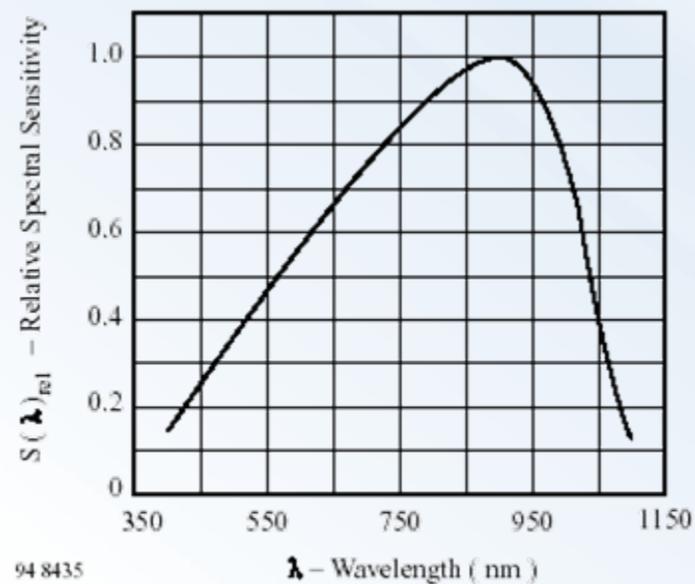
Figure 2. Relative Reverse Light Current vs. Ambient Temperature



94 8428

E_c – Irradiance (mW/cm^2)

Figure 3. Reverse Light Current vs. Irradiance



94 8435

λ – Wavelength (nm)

Figure 6. Relative Spectral Sensitivity vs. Wavelength

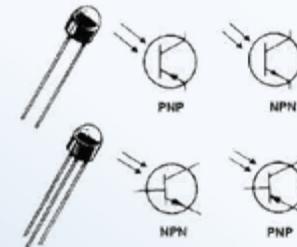
2. Les Phototransistors :

Un phototransistor est un transistor bipolaire dont la base est accessible au rayonnement lumineux. La base est "flottante" puisqu'elle est dépourvue de connexion. Lorsque la base n'est pas éclairée, le transistor est parcouru par le courant de fuite I_{CE0} . L'éclairement de la base conduit à un photocourant I_{ph} que l'on peut nommer courant de commande du transistor. Celui-ci apparaît dans la jonction collecteur-base sous la forme : $I_C = \beta I_{ph} + I_{CE0}$.

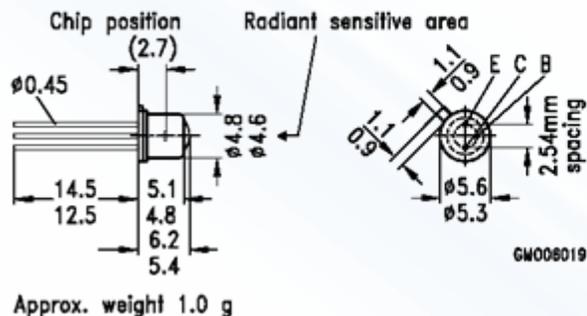
Le courant d'éclairement du phototransistor est donc **le photocourant de la photodiode collecteur-base multiplié par le gain β du transistor.**

Sa photosensibilité est donc nettement plus élevée que celle d'une photodiode (de 100 à 400 fois plus). Par contre le courant d'obscurité est plus important.

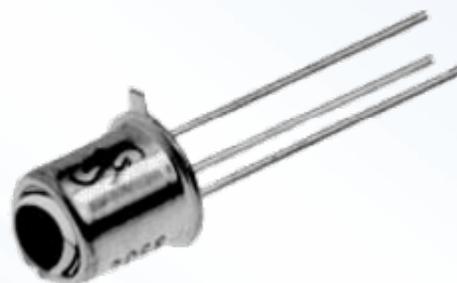
On observe une autre différence entre phototransistor et photodiode : la base du phototransistor est plus épaisse, ce qui entraîne une constante de temps plus importante, et donc une fréquence de coupure plus basse que celle des photodiodes. On peut éventuellement augmenter la fréquence de coupure en diminuant la photosensibilité en connectant la base à l'émetteur.



SIEMENS



Silicon NPN Phototransistor



Features

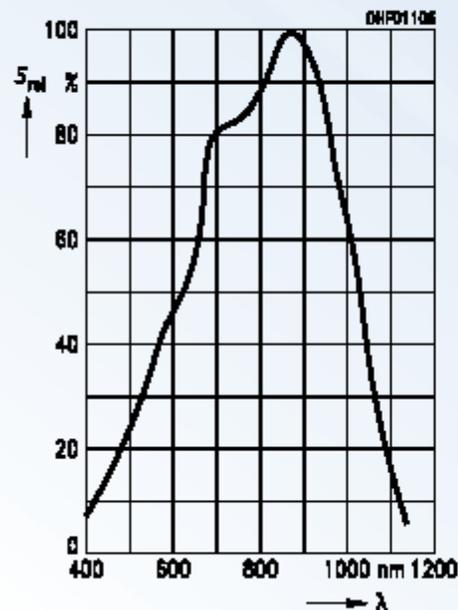
- Especially suitable for applications from 420 nm to 1130 nm
- High linearity
- Hermetically sealed metal package (TO-18) with base connection suitable up to 125 °C
- Available in groups

Applications

- Photointerrupters
- Industrial electronics
- For control and drive circuits

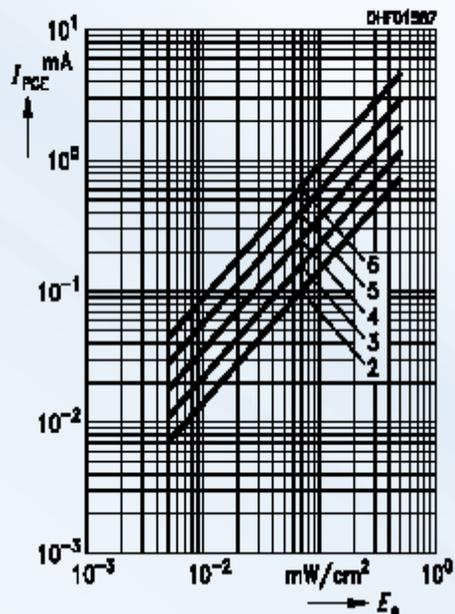
Relative spectral sensitivity

$$S_{rel} = f(\lambda)$$



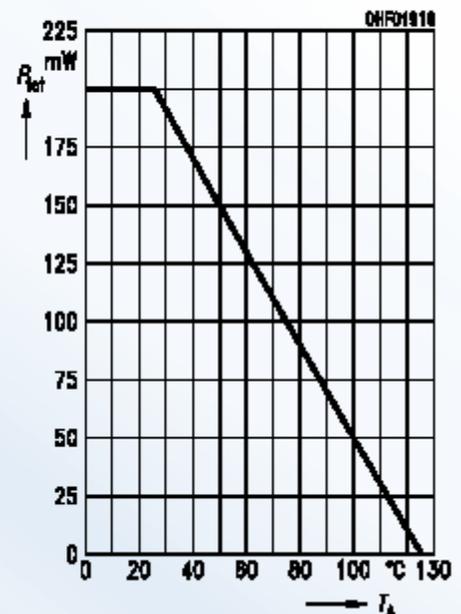
Photocurrent

$$I_{PCE} = f(E_0), V_{CE} = 5 \text{ V}$$



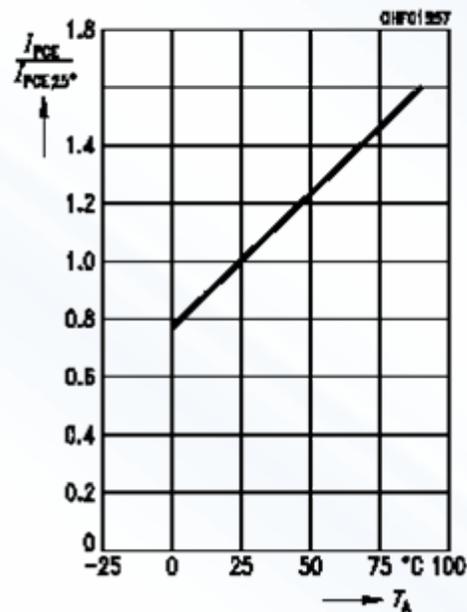
Total power dissipation

$$P_{tot} = f(T_A)$$



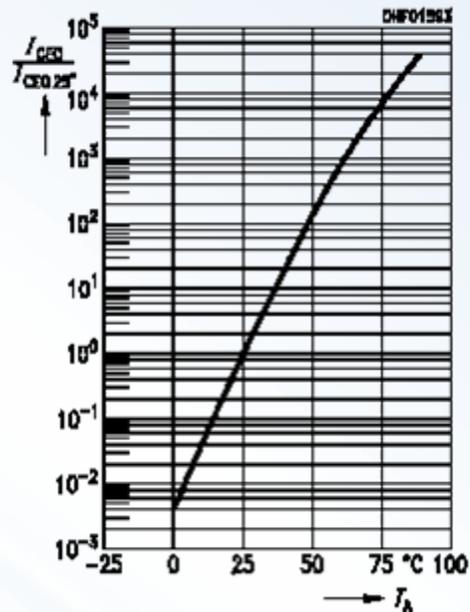
Photocurrent

$$I_{PCE}/I_{PCE25^\circ} = f(T_A), V_{CE} = 5 \text{ V}$$



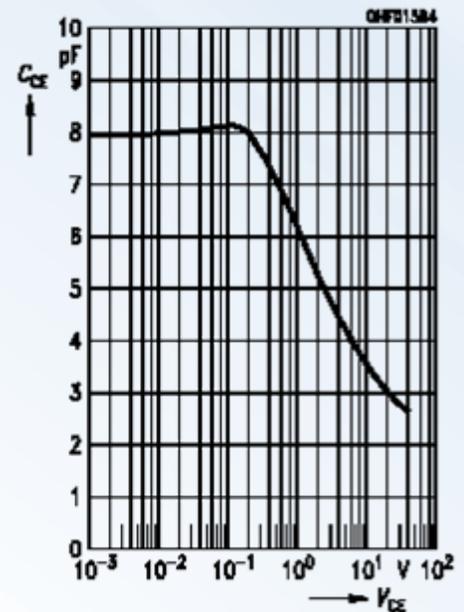
Dark current

$$I_{CEO}/I_{CEO25^\circ} = f(T_A), V_{CE} = 25 \text{ V}, E = 0$$



Collector-emitter capacitance

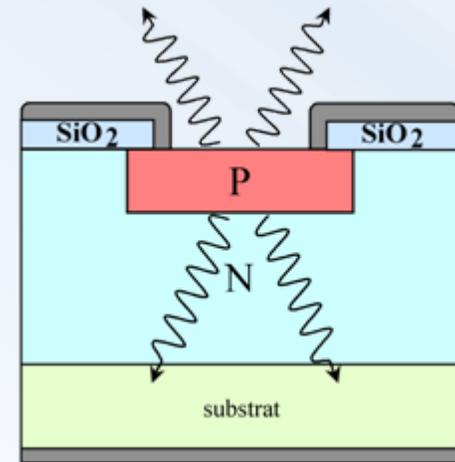
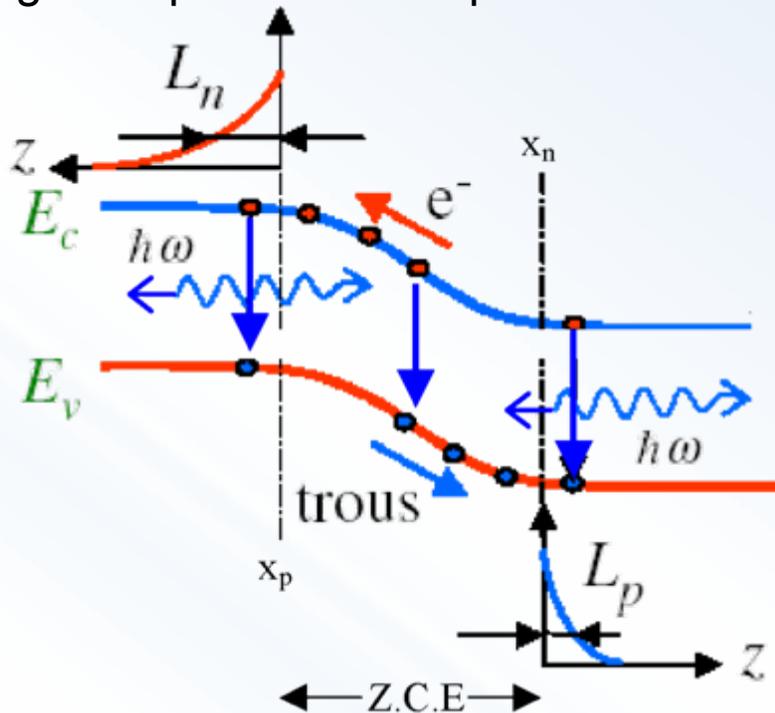
$$C_{CE} = f(V_{CE}), f = 1 \text{ MHz}, E = 0$$



3. Les diodes électroluminescentes (LED) :

Dans le cas le plus simple, la conception d'une LED se résume à une jonction PN d'un même semi-conducteur. Les LEDs classiques utilisent des homojonctions mais les nouvelles diodes de forte intensité utilisent des structures plus complexes (hétérojonctions).

L'émission de lumière peut s'obtenir par la recombinaison radiative spontanée d'une paire électron-trou. Pour que cette recombinaison ait lieu de manière efficace, il faut que les porteurs soient en excès vis-à-vis de l'équilibre thermodynamique. Cette recombinaison s'opère de manière naturelle dans une jonction PN polarisée en direct, sur des distances de l'ordre d'une longueur de diffusion L_n et L_p de part et d'autre de la zone de charge d'espace. C'est le phénomène **d'injection électrique**.



La mobilité des électrons étant beaucoup plus grande que celles des trous, le taux d'injection d'électrons dans la région de type P est plus important que le taux d'injection dans la région de type N. On en conclue donc que la région la plus radiative est la région de type P et c'est pour cette raison que la face émettrice de la diode se trouve de ce côté.

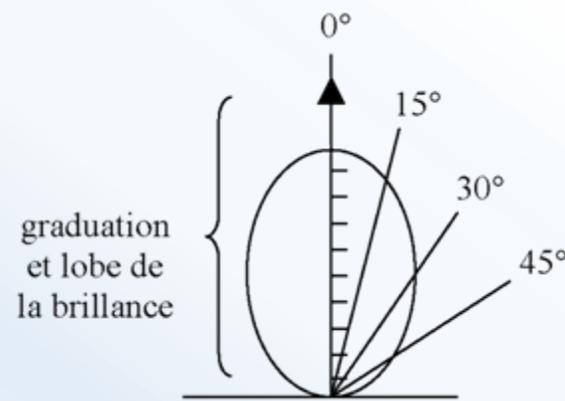
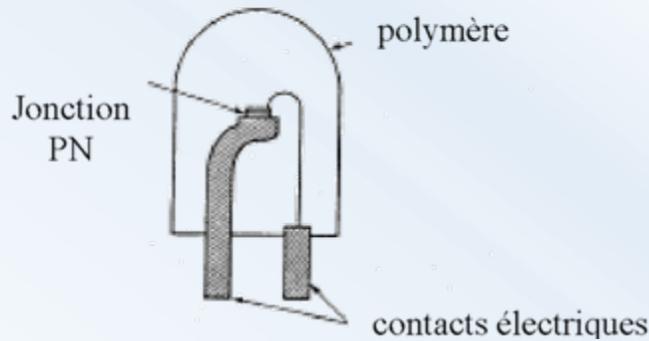
Rendement d'une LED :

La puissance lumineuse d'une diode électroluminescente est directement proportionnelle au courant injecté. Le coefficient reliant le flux optique émis par la LED au courant correspond au rendement. On distingue deux rendement différents :

- **Le rendement interne η_i** qui correspond au rendement de recombinaison radiative, c'est le rapport entre le nombre de photons émis par seconde et le nombre d'électrons injectés par seconde. Pour les matériaux bien purifiés, ce rendement approche les 100 %.

- **Le rendement optique η_o** est le rapport entre le nombre de photons émis à l'extérieur de la diode et le nombre de photon générés dans le matériau. Il dépend en particulier du coefficient de réflexion en incidence normale (environ 30 % dans les semi-conducteurs utilisés) et de la différence d'indice entre le semi-conducteur et le milieu extérieur. Cette différence d'indice impose un angle solide maximal. Avec un indice moyen de 3,5 pour les semiconducteurs de type GaAs ou InP, ce rendement ne dépasse pas 1,4 % !

On améliore ce rendement en moulant la LED dans un matériau d'indice élevé (1,5), ce qui porte le rendement à 3,7 % et une amélioration de la géométrie de l'encapsulant permet d'atteindre environ 10 %.



- **Le rendement quantique externe η_e** est le rapport entre le nombre de photons émis à l'extérieur de la diode et le nombre d'électrons injectés par seconde, et correspond donc au produit :

$$\eta_e = \eta_i \eta_o$$

- **Le rendement global η** est le rapport entre la puissance optique issue de la diode et la puissance absorbée par le dispositif.

Le rendement varie beaucoup en fonction du semi-conducteur utilisé. Le meilleur rendement obtenu pour une LED commerciale standard rouge est de l'ordre de 10 %.

Spectre d'émission : Il est directement lié au semi-conducteur utilisé. Pour qu'une émission de photons ait lieu, il faut que le matériau soit dit à "gap direct". Dans ces cas particuliers, le sommet de la bande de valence correspond à une même valeur du vecteur d'onde k que le minimum de la bande de conduction du matériau. Hors, peu de semi-conducteurs offrent cette particularité. Le silicium par exemple ne permet pas de transition radiative. Les composés utilisés en optoélectronique sont essentiellement des alliages d'éléments de la colonne III et V du tableau périodique.

On utilise des alliages ternaires (essentiellement $\text{Ga}_{1-x}\text{Al}_x\text{As}$) ou quaternaires ($\text{Ga}_x\text{In}_x\text{As}_y\text{P}_{1-y}$ ou $\text{Al}_{1-x}\text{Ga}_x\text{In}_y\text{P}$). L'utilisation d'alliages de ce type permet la mise en place de plusieurs composants au sein d'une même puce et surtout sur un même substrat. Il existe un rapport direct entre le paramètre de maille cristalline et le gap du matériau.

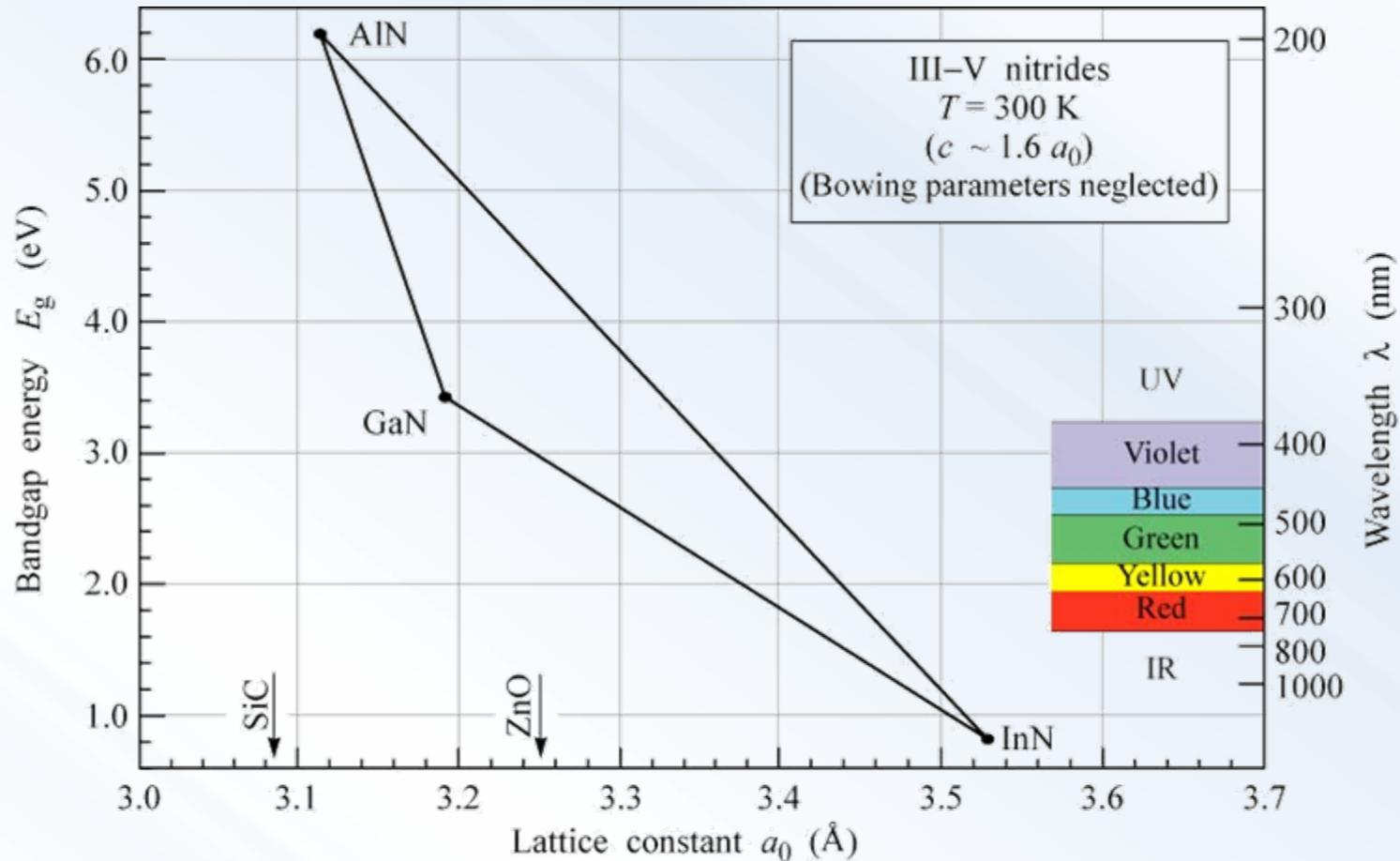


Fig. 12.12. Bandgap energy versus lattice constant of III-V nitride semiconductors at room temperature.

H																	He
Li	Be											B	C	N	O	F	Ne
Na	Mg											Al	Si	P	S	Cl	Ar
K	Ca	Sc	Ti	V	Cr	Mn	Fe	Co	Ni	Cu	Zn	Ga	Ge	As	Se	Br	Kr
Rb	Sr	Y	Zr	Nb	Mo	Tc	Ru	Rh	Pd	Ag	Cd	In	Sn	Sb	Te	I	Xe
Cs	Ba	La	Hf	Ta	W	Re	Os	Ir	Pt	Au	Hg	Tl	Pb	Bi	Po	At	Rn
Fr	Ra	Ac															

Ce	Pr	Nd	Pm	Sm	Eu	Gd	Tb	Dy	Ho	Er	Tm	Yb	Lu
Th	Pa	U	Np	Pu	Am	Cm	Bk	Cf	Es	Fm	Md	No	Lr



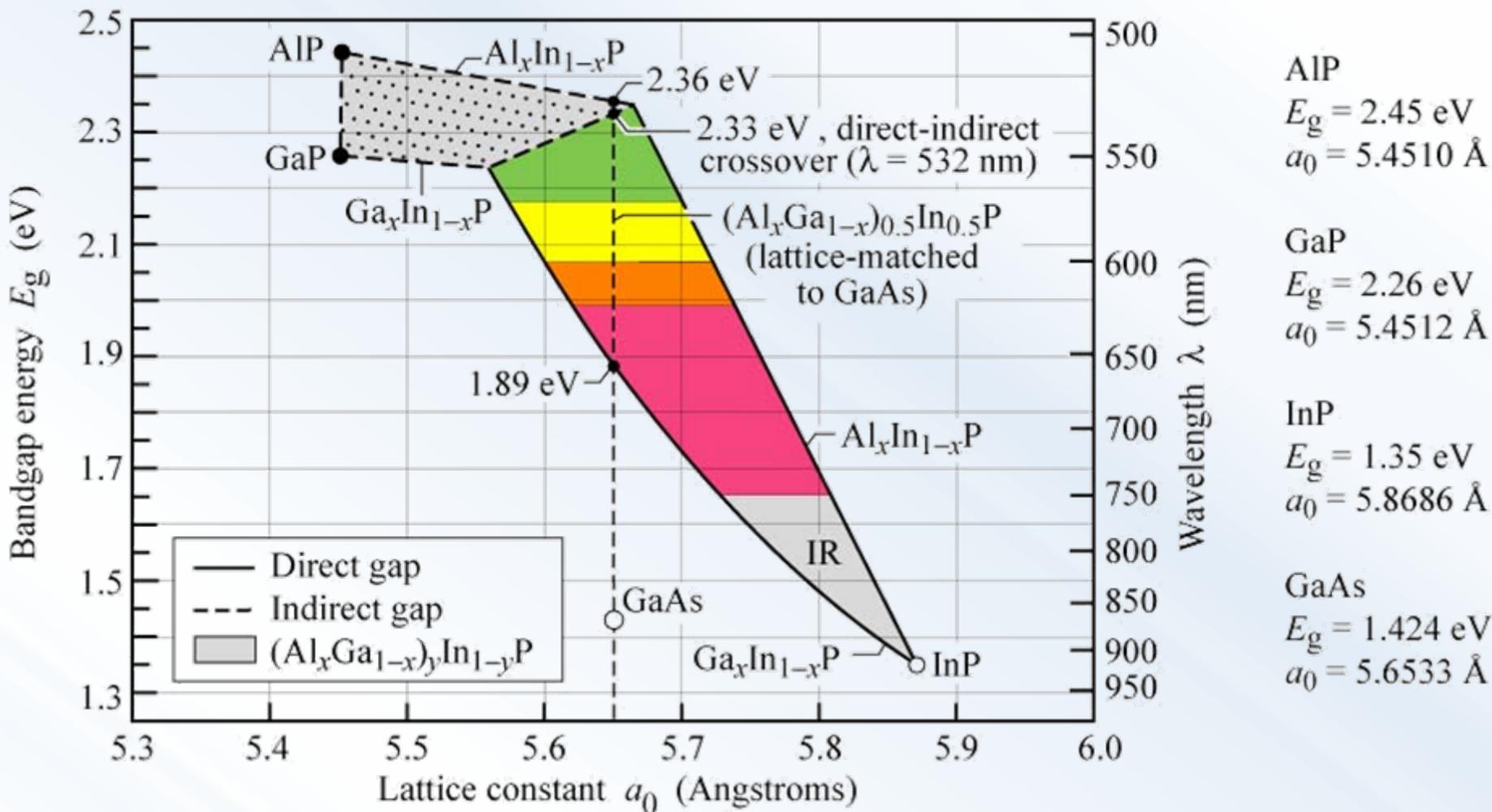


Fig. 12.9. Bandgap energy and corresponding wavelength versus lattice constant of $(Al_xGa_{1-x})_yIn_{1-y}P$ at 300 K. The dashed vertical line shows $(Al_xGa_{1-x})_{0.5}In_{0.5}P$ lattice matched to GaAs (adopted from Chen *et al.*, 1997).

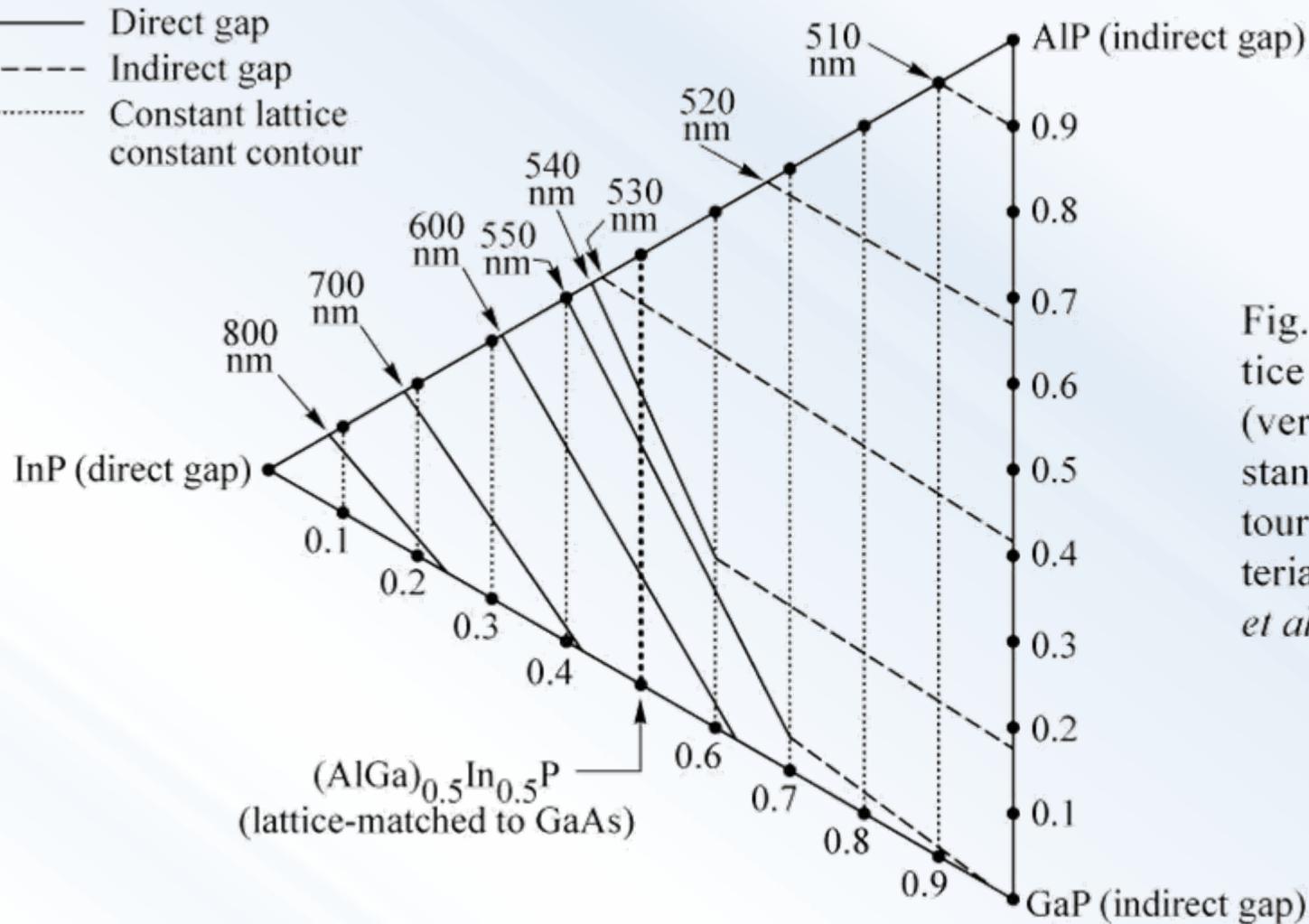
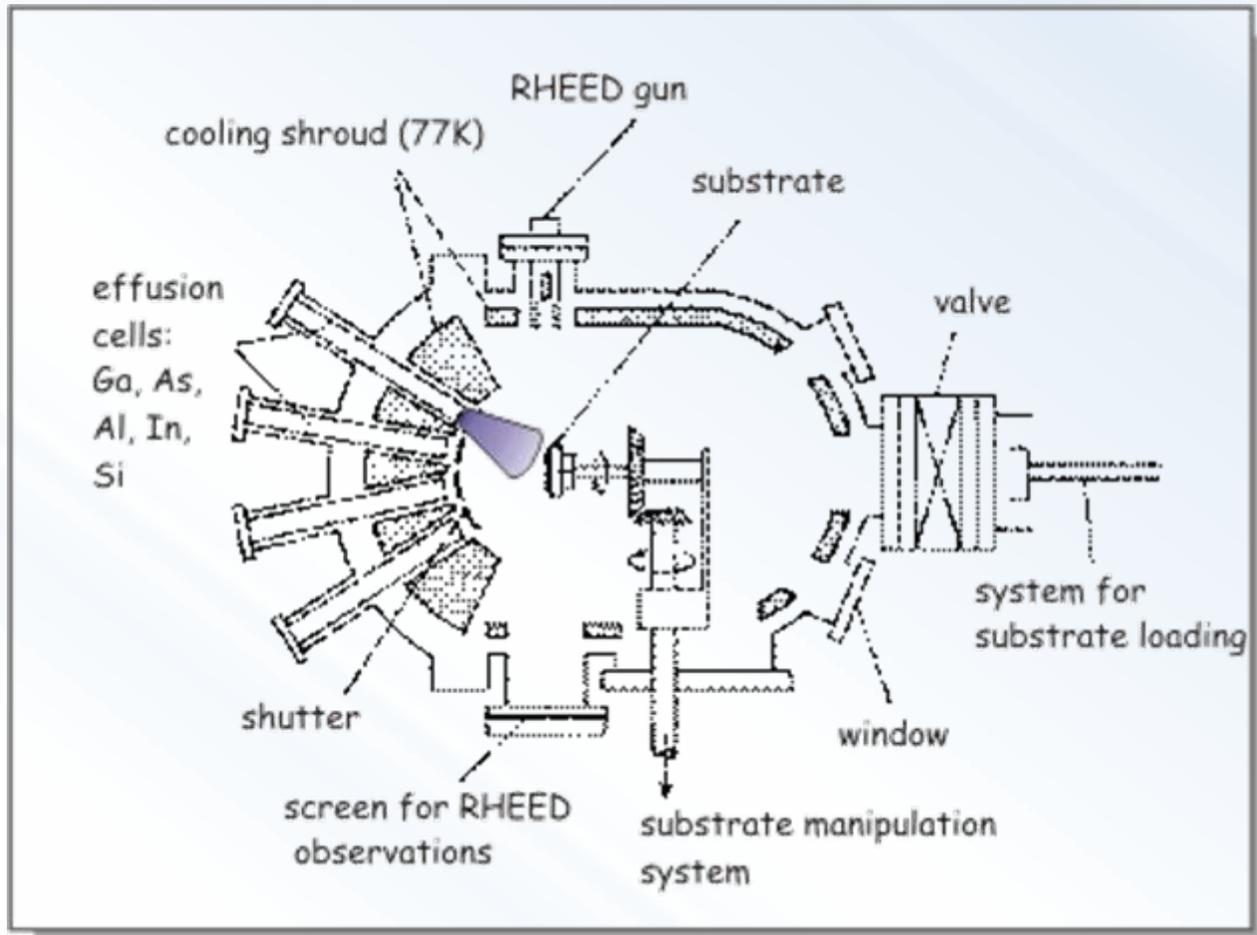


Fig. 12.11. Constant lattice constant contours (vertical lines) and constant emission line contours of the AlGaInP materials system (after Chen *et al.*, 1997).

Accord des paramètres de maille de la LED sur un substrat :

Exemple d'une LED émettant dans le rouge : $\text{GaAs}_{0,6}\text{P}_{0,4}$

On utilise la technique d'épitaxie par jet moléculaire (**MBE**) pour obtenir une couche dont la concentration des éléments varie de sorte à permettre un progressif accord des paramètres de maille de la structure cristalline de la LED avec celle du substrat (ici GaAs).



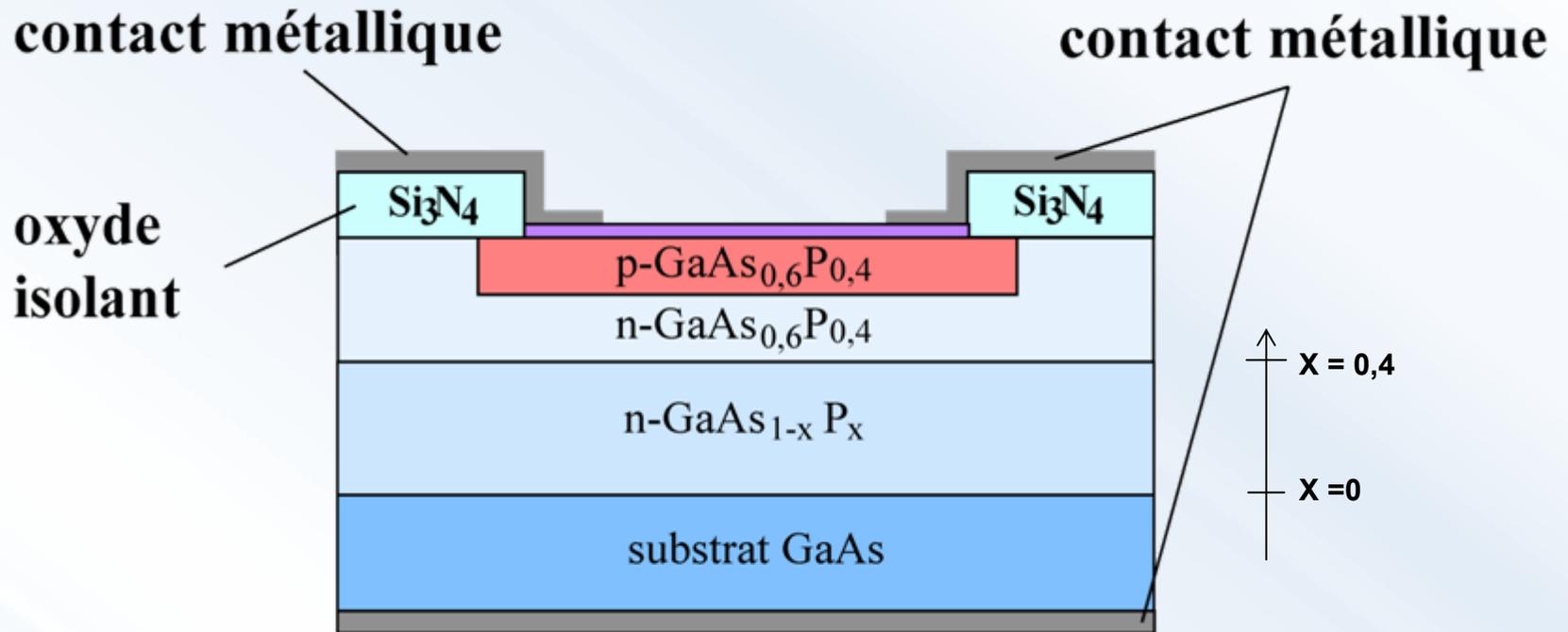
Croissance :

par monocouche sous ultravide (10^{-10} mBar)

Température :

Entre 400 et 1000 °C

Structure de la LED GaAs_{0,6}P_{0,4} :

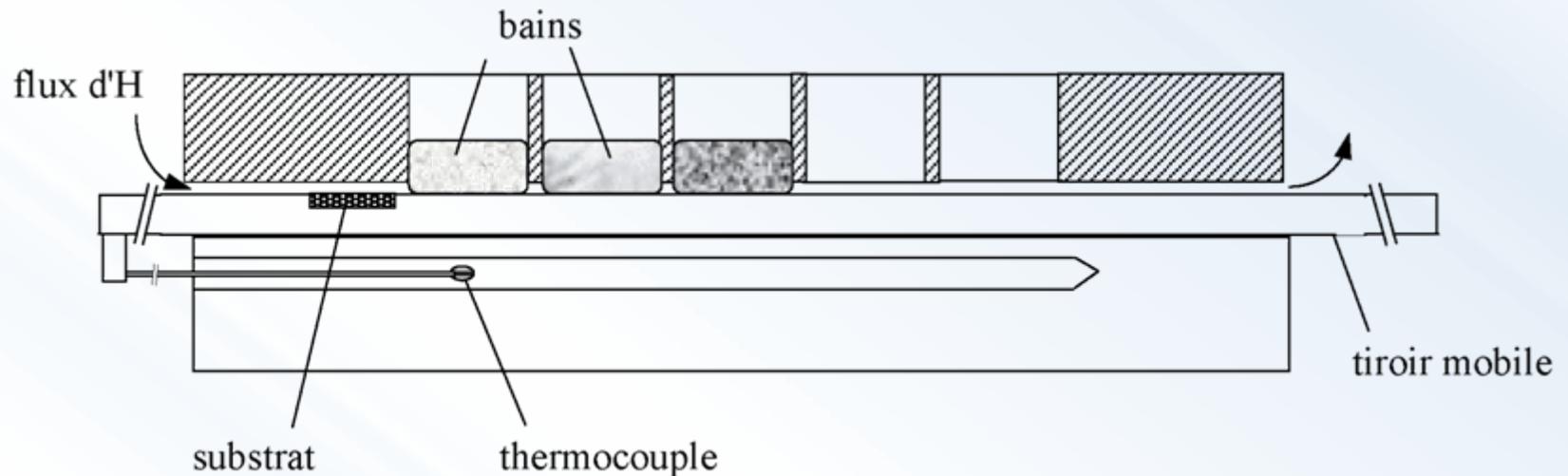


Diminution progressive de la concentration d'Arsenic et augmentation de la concentration de Phosphore.

Procédés industriels :

Wavelength	Color	Material and structure of LEDs	Production method
700	red	GaP: Zn-O/GaP	LPE
660	red	GaAl _{0.35} As/GaAs	LPE
630	red	GaAs _{0.35} PO.65: N/GaP	VPE + diffusion
610	orange	GaAs _{0.25} PO.75: N/GaP	VPE + diffusion
590	yellow	GaAs _{0.15} PO.85: N/GaP	VPE + diffusion
565	green	Gap: N/GaP	LPE
555	green	GaP/GaP	LPE

LPE : Liquid Phase Epitaxy

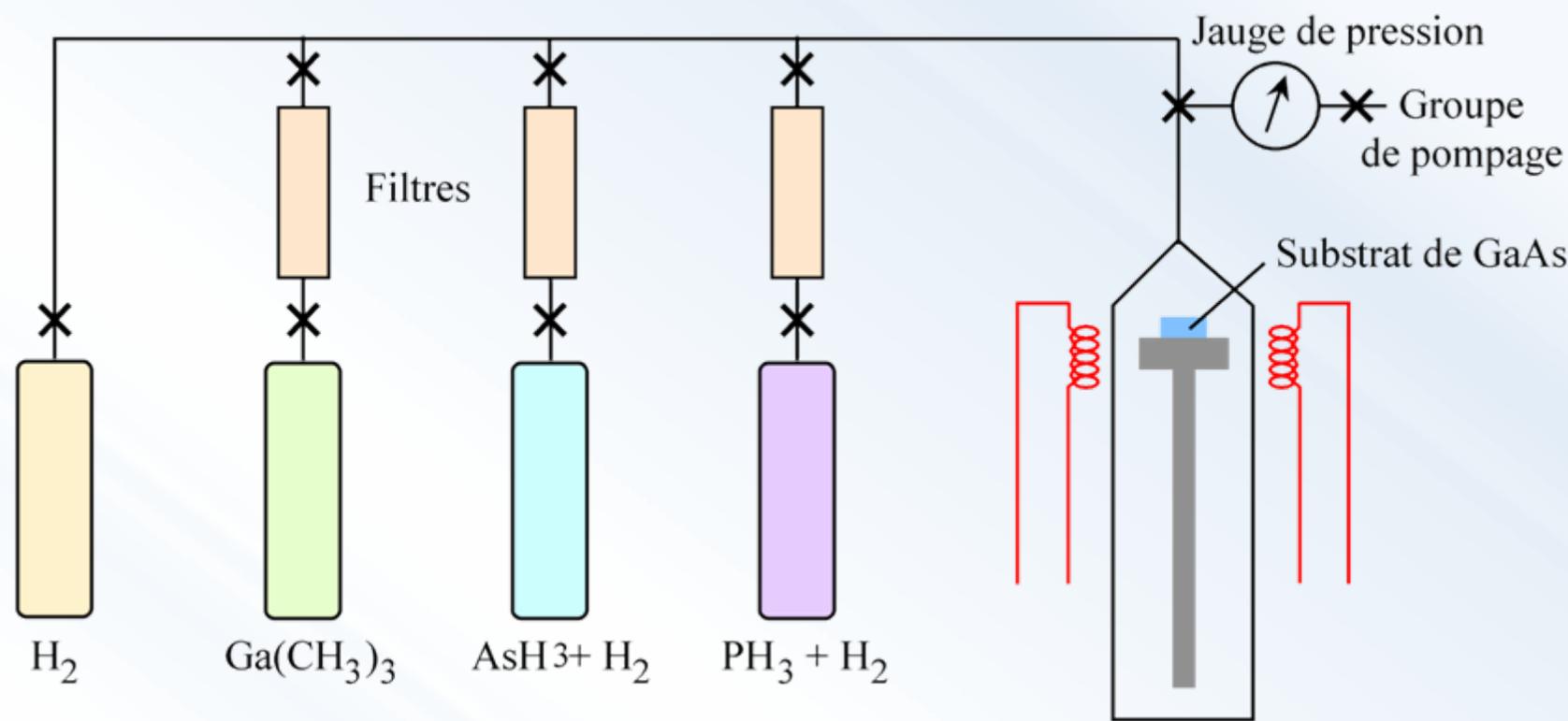


Creuset en graphite, $T_{\text{dépôt}}$ se situe entre 700 et 800 °C sous H_2 , Epaisseur de la couche liée à la vitesse de passage, coût réduit.

L'épitaxie en phase vapeur (VPE) MOCVD :

Les différents atomes qui vont composer la couche que l'on veut faire croître se déposent sur la substrat après réaction chimique de gaz (GaCl , $\text{AsH}_3\dots$) ou décomposition à chaud de composés organiques ($\text{Ga}(\text{CH}_3)_3$ ou $\text{Al}(\text{CH}_3)_3$ par exemple). Cette dernière technique prend alors le nom de MOCVD : Metal Organic Chemical Vapor Deposition.

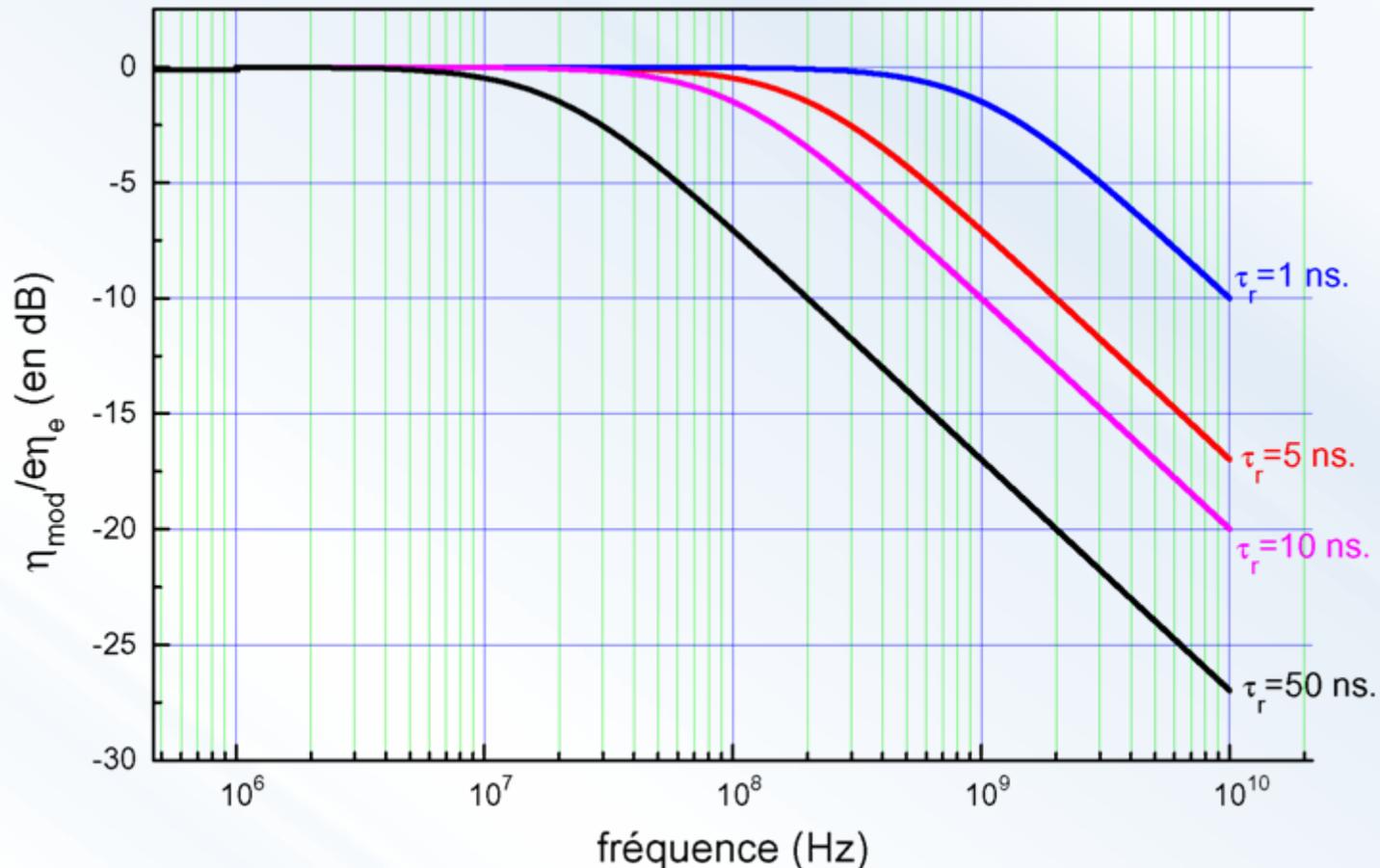
On peut traiter des surface 50 fois plus importantes qu'en épitaxie liquide.



Temps de réponse et fréquence de coupure des LEDs :

La fréquence de coupure de la LED est d'autant plus élevée que la durée de vie radiative des électrons dans la région de type P est faible. En pratique, on augmente la fréquence de coupure par un dopage important de la région de type P.

Exemple : Pour un dopage $N_A = 5 \cdot 10^{18}$ at./cm³, on trouve $\tau_r = 2$ ns. La fréquence de coupure est dans cas...

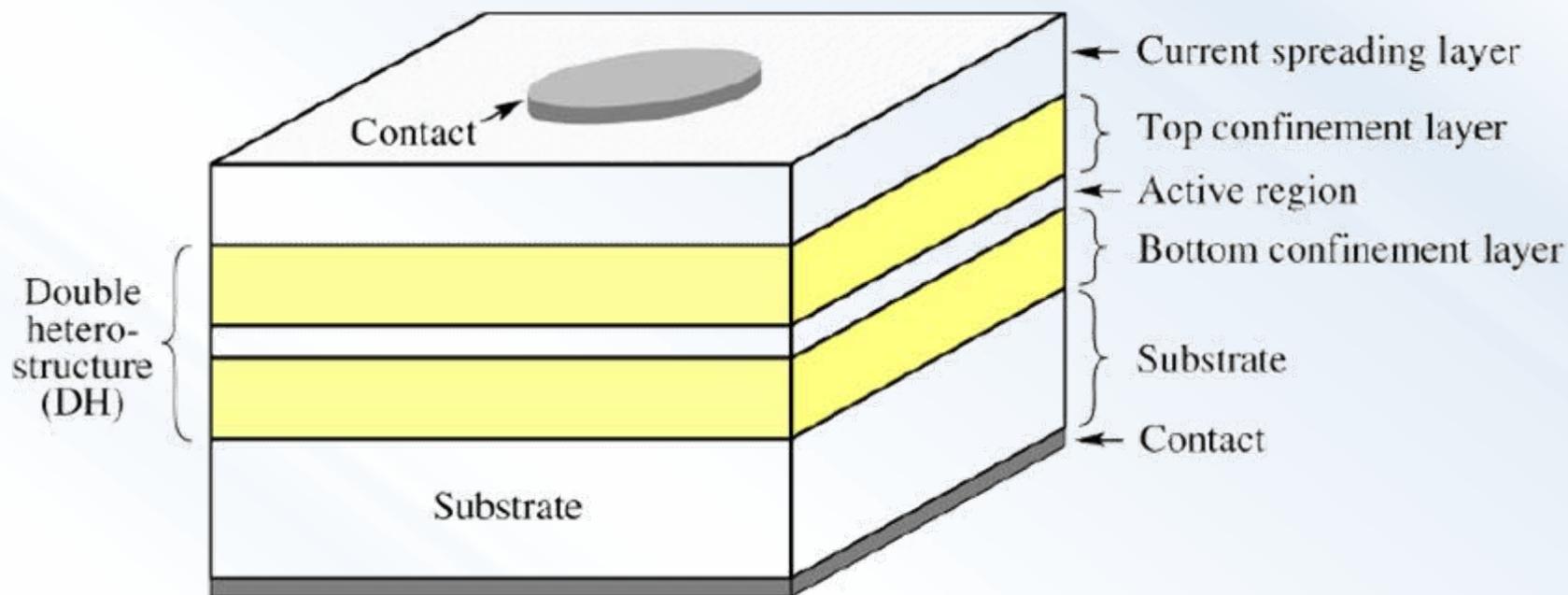


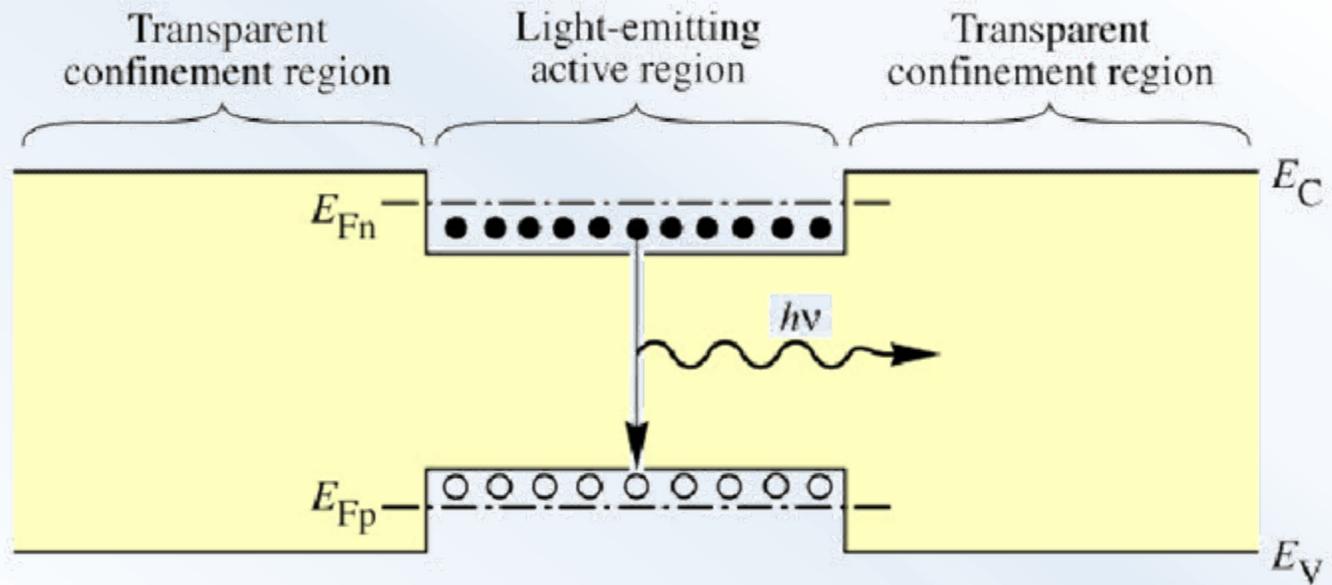
Réponse fréquentielle d'une diode électroluminescente

Technologie des hétérostructures :

L'idée principale de la technologie des hétérojonctions est la variation spatiale de la composition du semi-conducteur. Les hétérostructures sont des assemblages de semi-conducteurs de différentes compositions chimiques ayant des gaps différents. On utilise soit des hétérostructures simple (SH) ou double (DH) dans la plupart des cas.

L'utilisation d'hétérostructures doubles combinées avec des régions émissives très fines induit des phénomènes quantiques qui modifient le spectre de l'énergie des porteurs (confinement quantique) et favorisent l'augmentation de l'efficacité de la diode. On parle de LEDs à puits quantiques simples (**QW**) ou double (**MQW**).

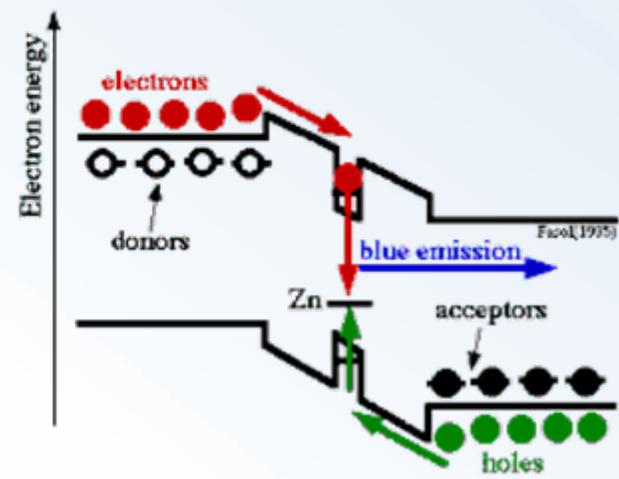




What is a blue Light Emitting Diode (LED)?

p-GaN(Mg)	0.5 μ m
p-Al _{0.15} Ga _{0.85} N (Mg)	0.15 μ m
n-In _{0.06} Ga _{0.94} N (Mg,Zn)	0.05 μ m
n-Al _{0.15} Ga _{0.85} N (Si)	0.15 μ m
n-GaN (Si)	4 μ m
GaN Buffer Layer	0.03 μ m
Sapphire Substrate	

after: Nakamura, IEEE Circuits and Devices (1995)



Quelques remarques sur la vision des couleurs par l'œil humain :

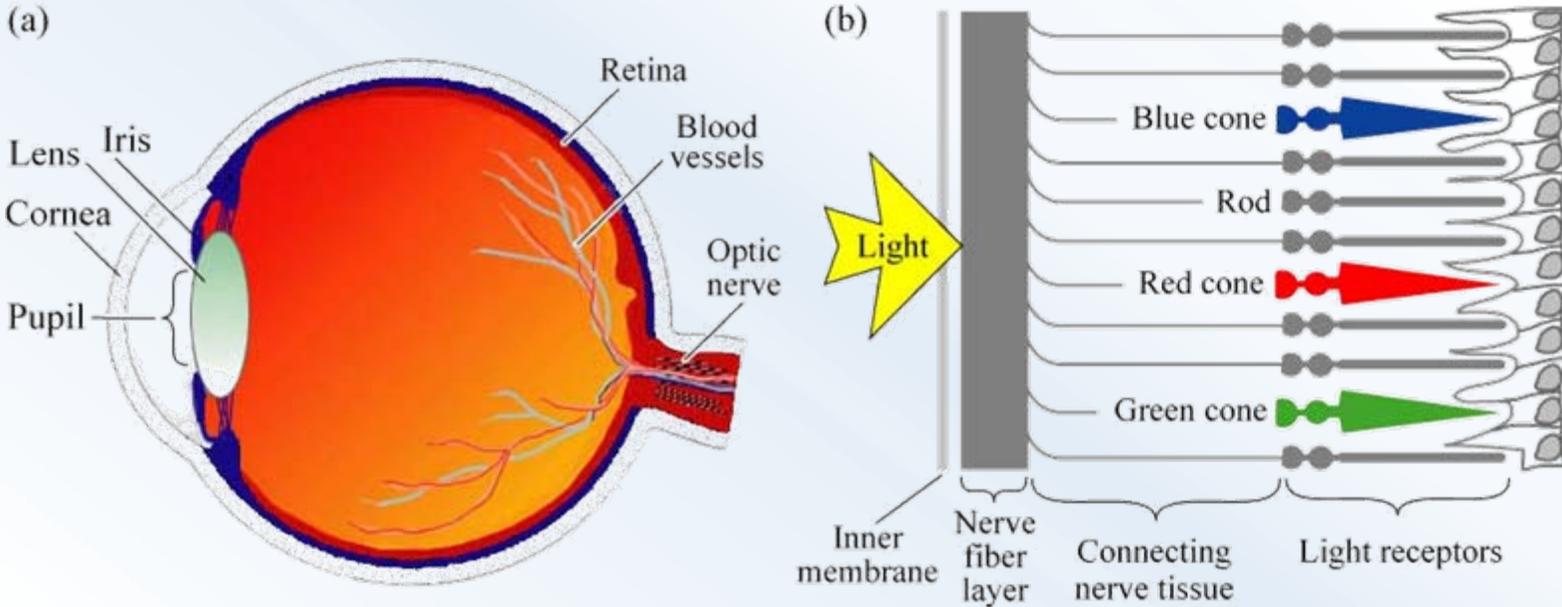


Fig. 16.1. (a) Cross section through a human eye. (b) Schematic view of the retina including rod and cone light receptors (adapted from Encyclopedia Britannica, 1994).

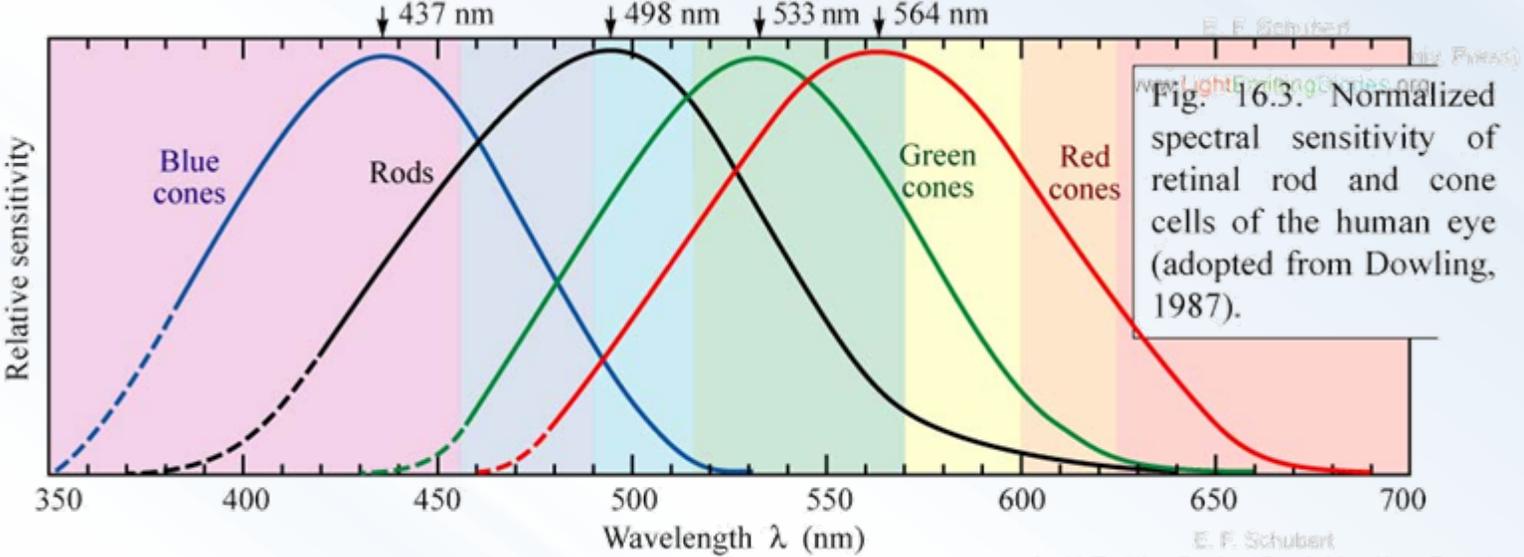
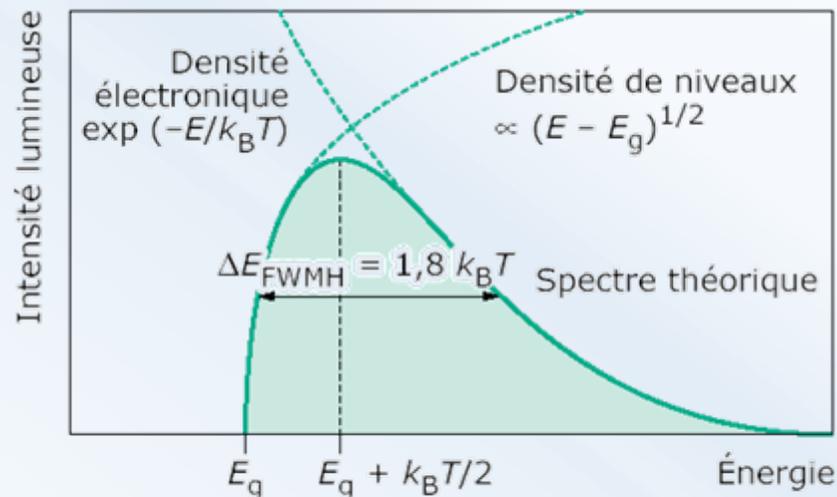
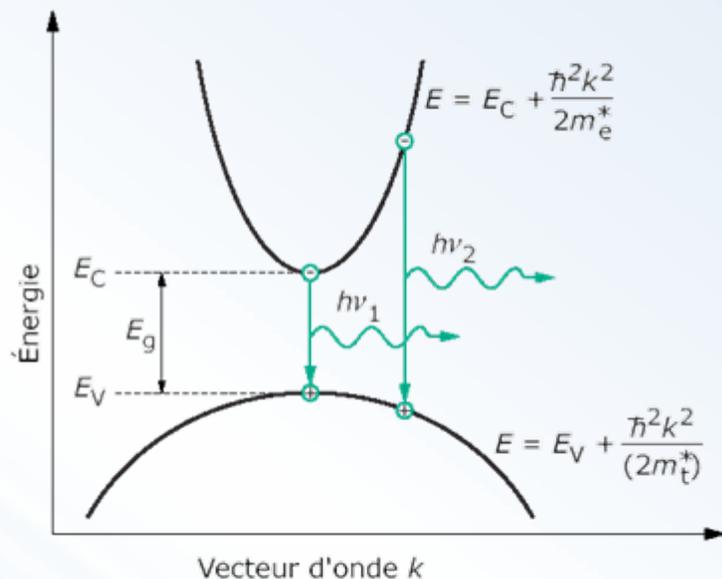


Fig. 16.3. Normalized spectral sensitivity of retinal rod and cone cells of the human eye (adopted from Dowling, 1987).

Spectres d'émission des diodes :

La diode électroluminescente produit une raie avec une fréquence centrale ν_1 et une certaine largeur à mi-hauteur qui dépend :

- de la densité d'électrons disponibles dans un intervalle d'énergie $E \pm \Delta E$
- de la densité des états énergétiques du semi-conducteur dans ce même intervalle



Exemple : Pour une jonction avec $E_g = 2,5$ eV fonctionnant à une température de 25 °C, trouver $\lambda_{max} = ?$ nm et $\Delta\lambda_{FWMH} = ?$ nm.

Ce résultat peut varier considérablement d'une valeur d'énergie à l'autre mais la couleur de la LED peut également varier dans le temps, en particulier si la température de la jonction évolue.

Quelques spectres d'émission de LED :

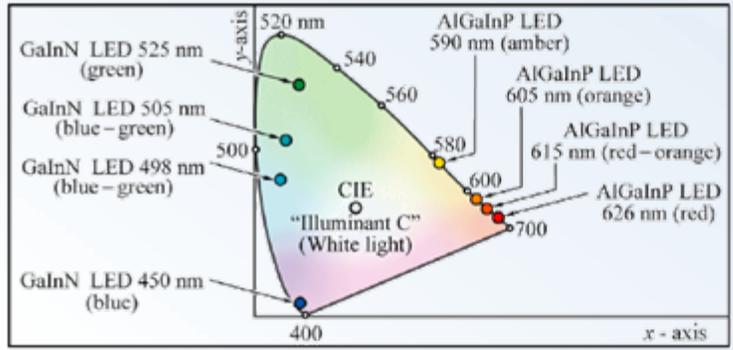
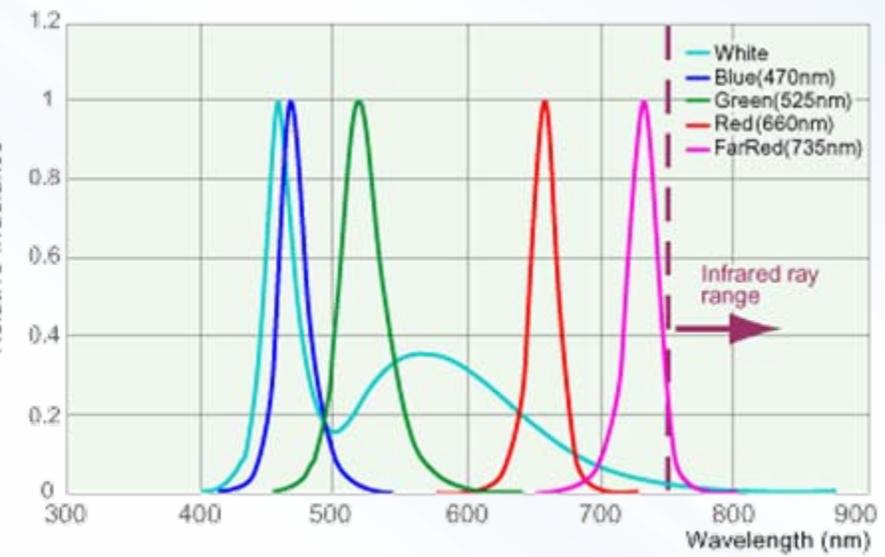
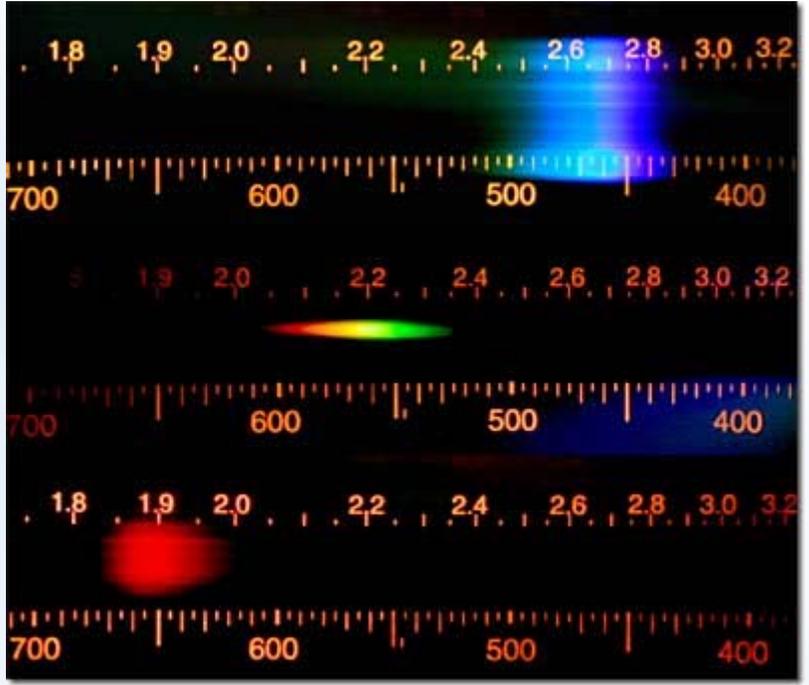
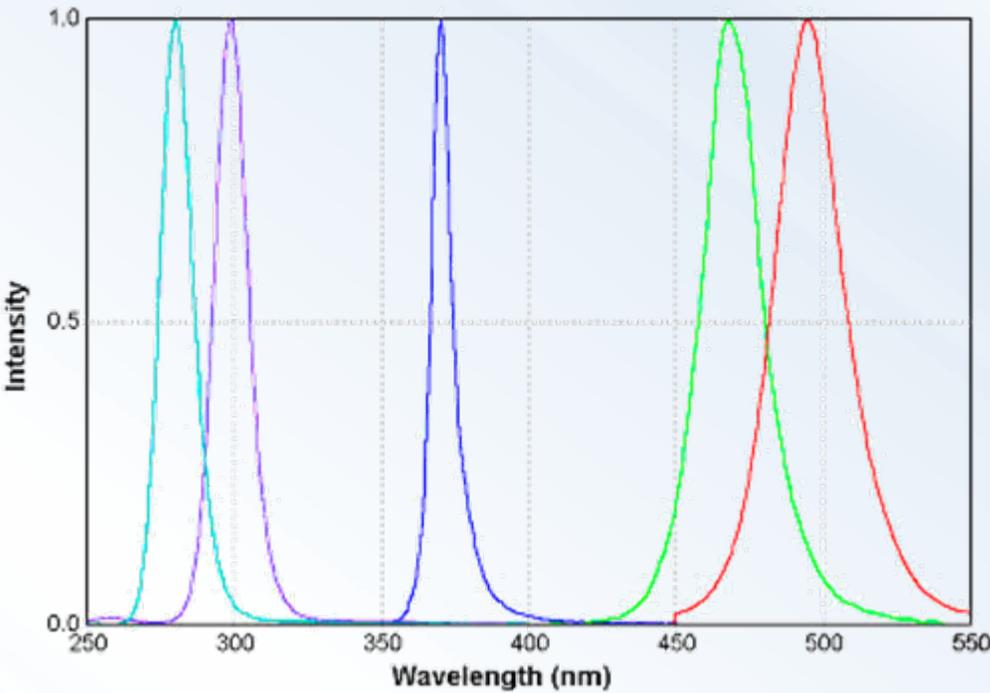


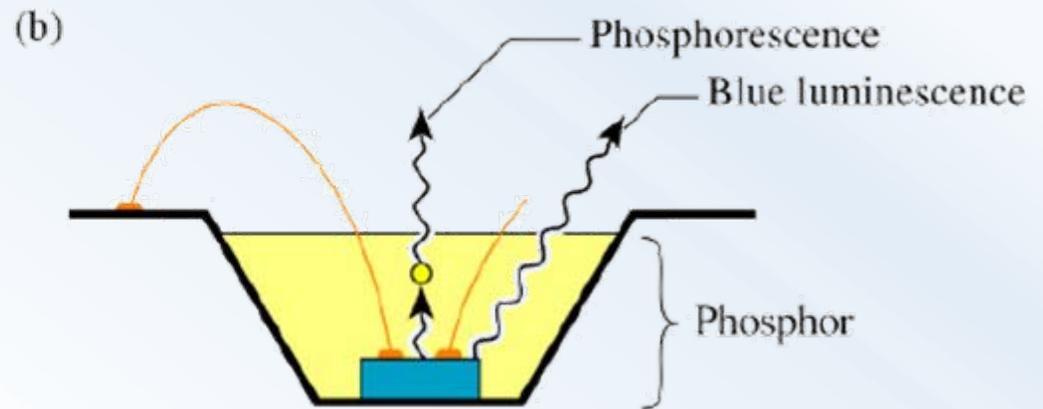
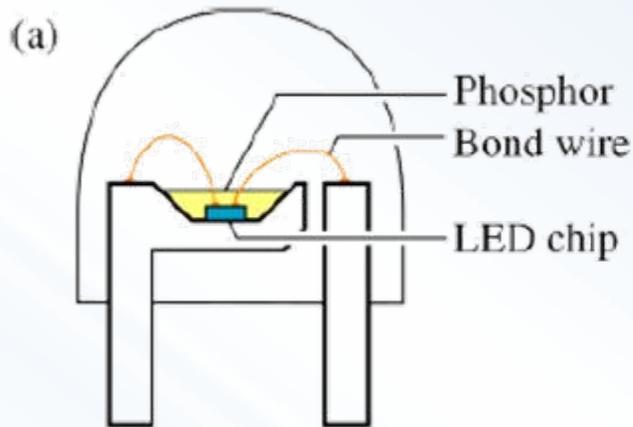
Fig. 11B.9. Location of LED light emission on the chromaticity diagram (adopted from Schubert and Miller, 1999).

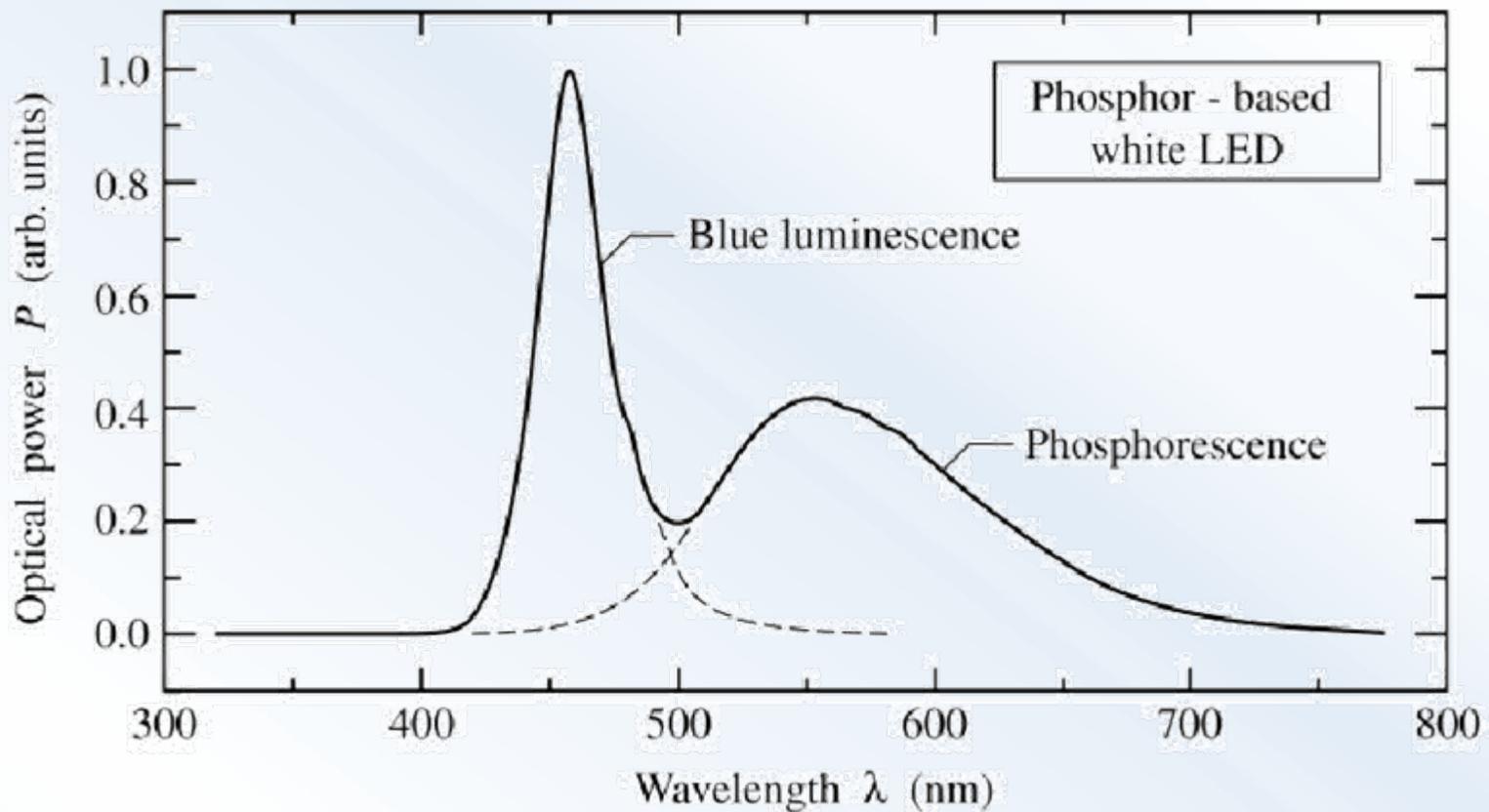
Spectrum distribution of LED

Les diodes électroluminescentes blanches :

Nous avons vu que toutes les longueurs d'onde allant de l'infrarouge à l'ultraviolet profond étaient réalisables. Mais les LED restent plus ou moins "monochromatiques". Pour obtenir de la lumière blanche, plusieurs solutions coexistent.

1. Combiner une LED émettant sur une courte longueur d'onde à un **luminophore** émettant sur une longueur d'onde complémentaire (jaune : YAG:Ce Yttrium Aluminium Garnet (grenat) dopé au cérium), donnant une sensation de lumière blanche.





Avantage : coût réduit, production de masse **Inconvénient** : chromatique (effet de halo)

2. Utiliser une diode émettant dans l'ultraviolet proche à un ou plusieurs luminophores couvrants une bonne partie du spectre visible. Cette technique est identique à celle des lampes fluorescentes.

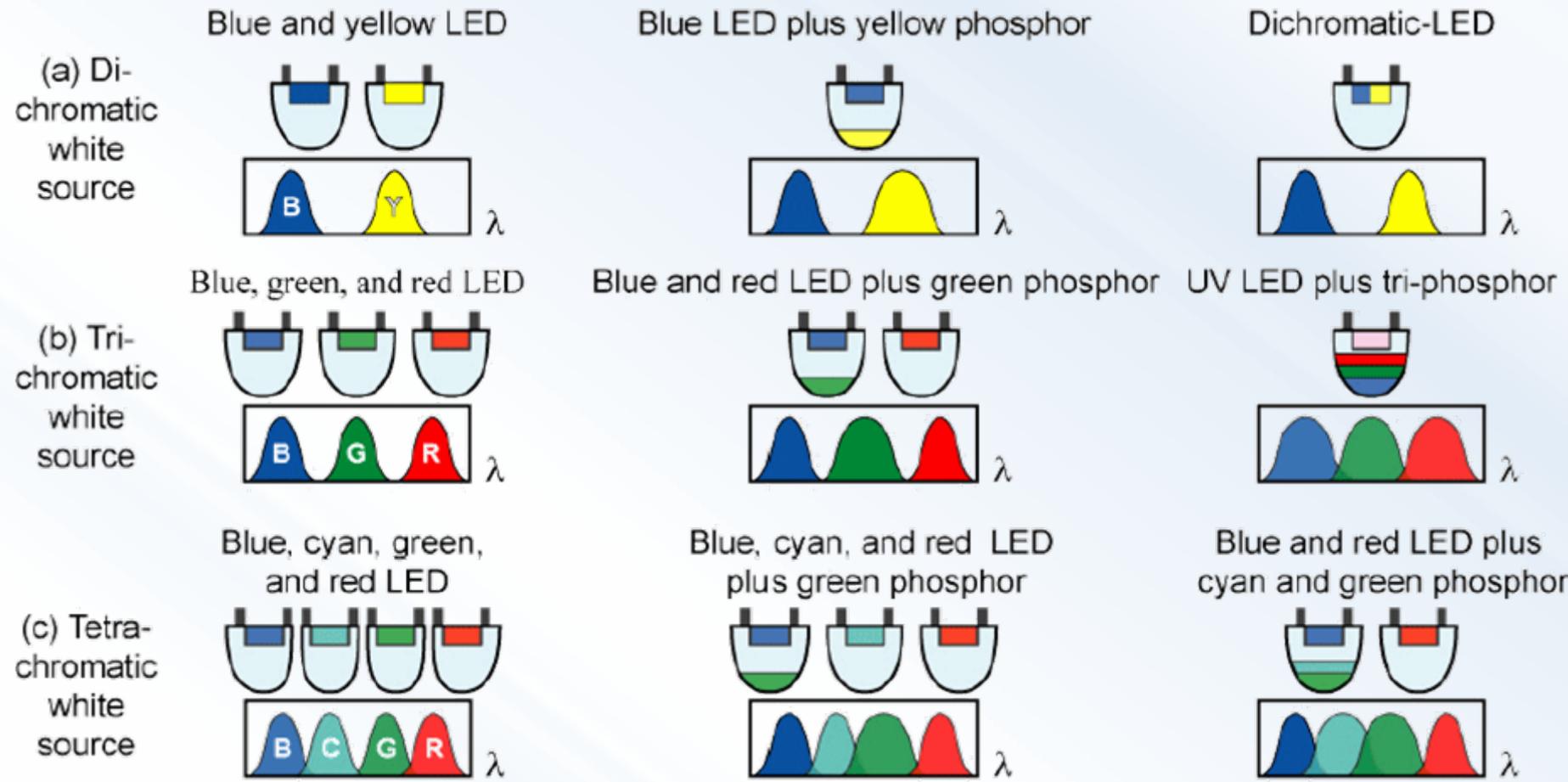
Avantages : lumière blanche de qualité. **Inconvénient** : rendement deux fois moins élevé que 1.

3. Associer trois LEDs émettant dans le rouge, le vert et le bleu dans le même boîtier.

Avantages : pas de luminophores, bon contrôle de la qualité de la lumière blanche (température de couleur ajustable). Possibilité de faire inter-diffuser les différentes couleurs dans un boîtier.

Inconvénient : tension d'alimentation pour les différentes LEDs, surface élevée car dispositif complexe, prix élevé.

Résumé :



Quelques exemples d'utilisation de LEDs :

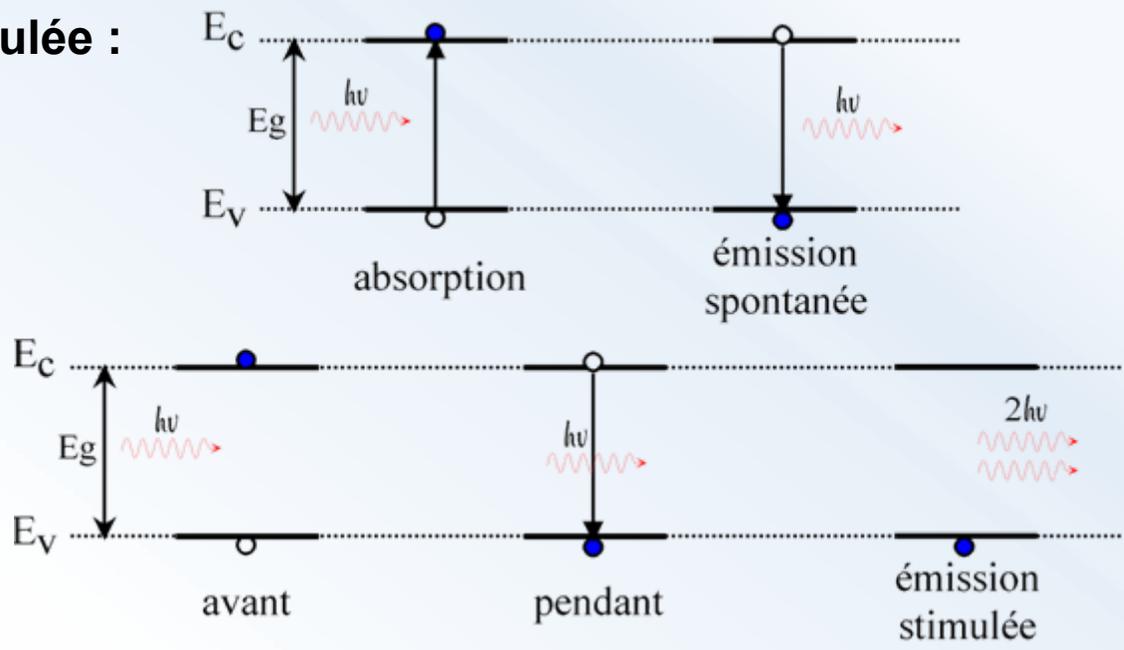


3. Les diodes laser :

Rappels :

LASER : Light Amplification by Stimulated Emission of Radiation

Emission stimulée :



Pour obtenir un laser sur la base d'une structure à semi-conducteurs, il faut que certaines conditions soient réunies :

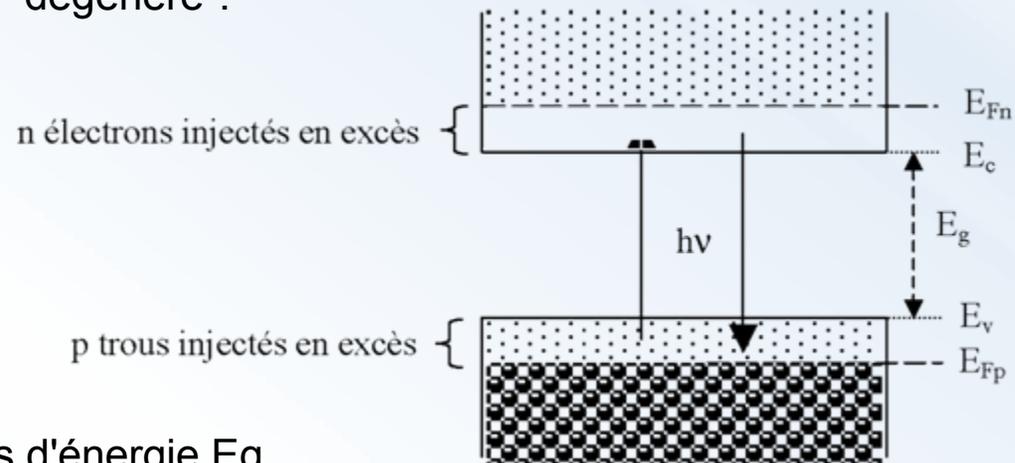
- Disposer d'un matériau à gap direct donnant lieu à une recombinaison radiative directe efficace.
- Adapter le dispositif de sorte à ce que la recombinaison radiative ait lieu dans une cavité de type Fabry-Perrot. Cette cavité doit être fermée de part et d'autre (en général par clivage)
- Injecter dans cette zone une forte proportion de porteurs en excès.

Inversion de population :

Pour observer l'effet laser, il faut que l'émission stimulée l'emporte sur l'émission spontanée ($\text{gain} \geq 0$), qui fournit des photons non cohérents et surtout sur l'absorption qui consomme les photons émis. Pour qu'il en soit ainsi, la bande de conduction doit être plus peuplée que la bande de valence. Autrement dit, il faut que la densité de porteur en excès soit telle que les niveaux hauts de la bande de valence soient bien dégarnis et que les niveaux bas de la bande de conduction soient bien peuplés. On dit qu'il y a ***inversion de population***. Ceci est obtenu en injectant un courant suffisamment fort dans une jonction PN électroluminescente. Ce courant peut être calculé à partir de la condition de Bernard et Durafourg.

$$E_{F_n} - E_{F_p} \geq 0$$

E_{F_n} est le quasi-niveau de Fermi des électrons, E_{F_p} est le quasi-niveau de Fermi des trous. Ces niveaux doivent être introduit lorsqu'on est très éloigné des conditions d'équilibre thermodynamique. E_{F_n} et E_{F_p} se situent respectivement dans la bande de conduction et dans la bande de valence. Le semi-conducteur est dit "dégénéré".



Le semiconducteur n'absorbe plus les photons d'énergie E_g

Structure d'une diode laser à double hétérojonction :

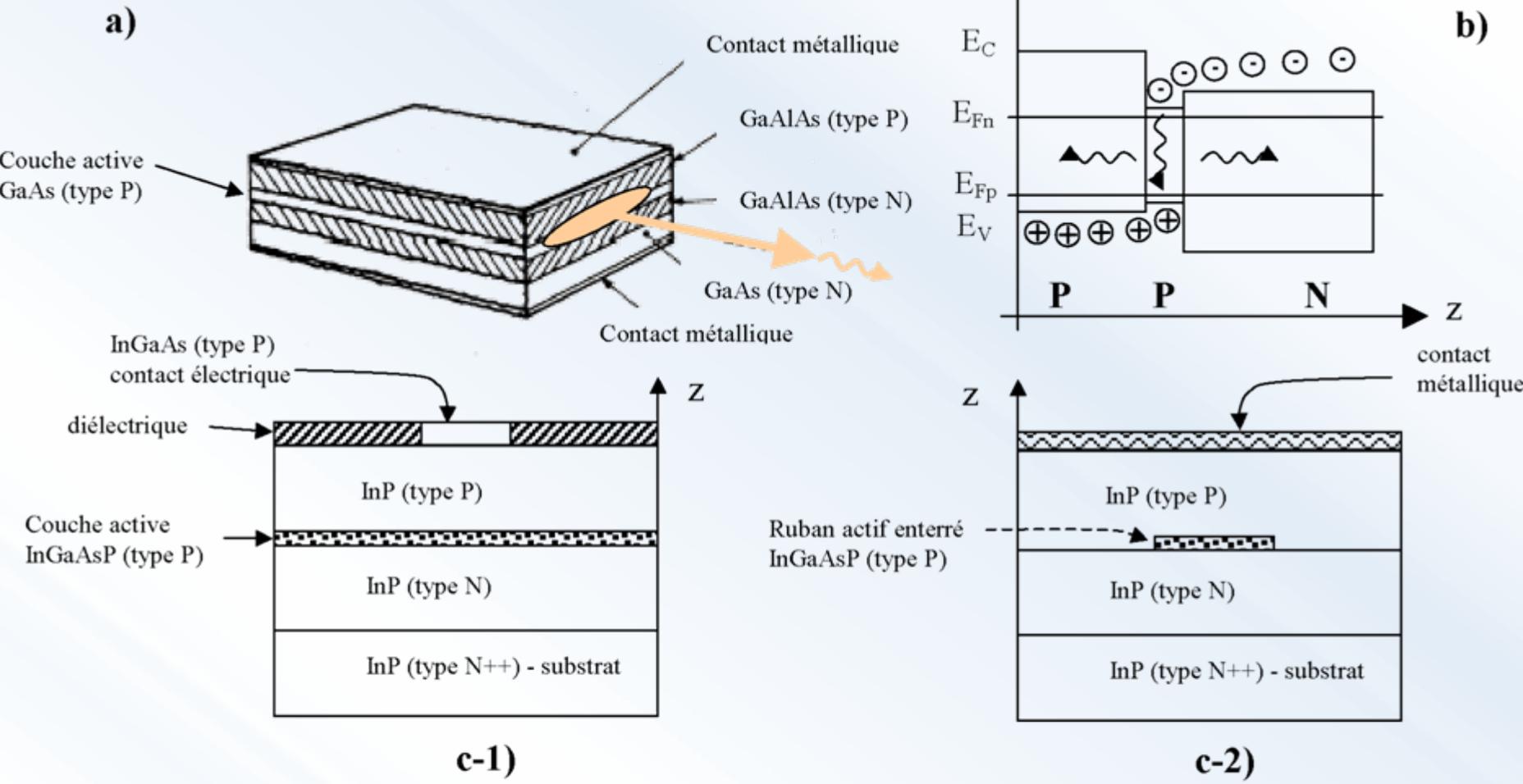
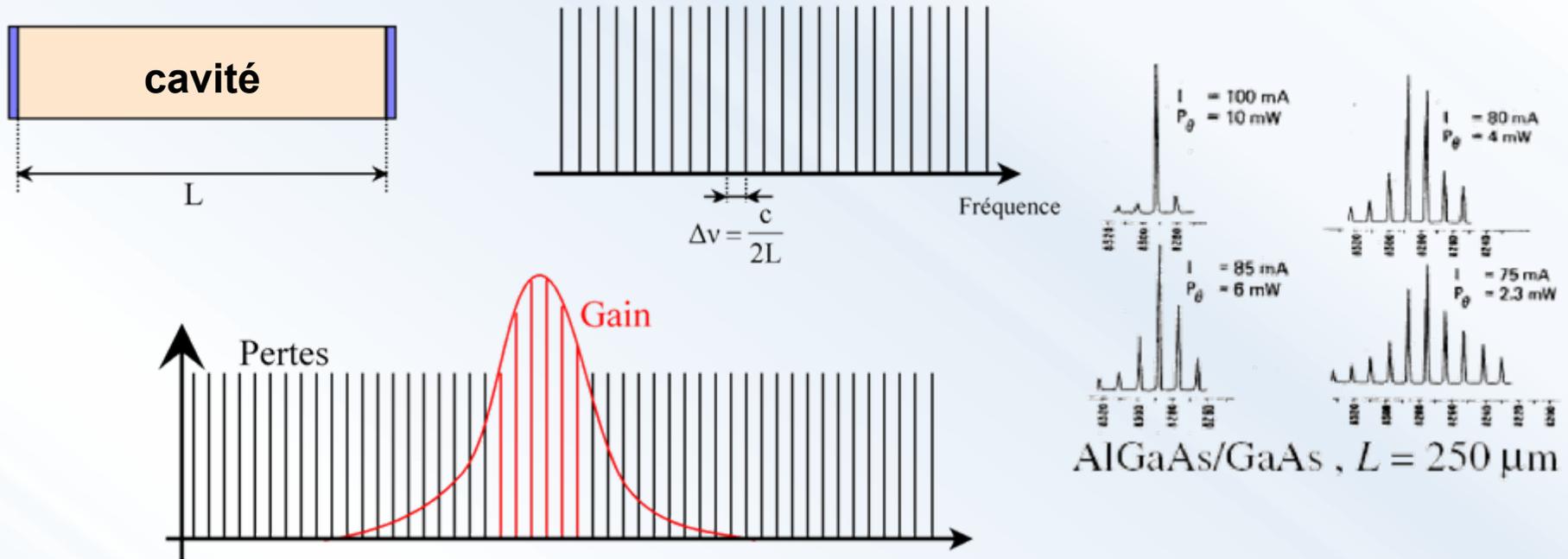


Schéma de diode laser à double hétérojonction - **a)** schéma de principe - **b)** diagramme de bande sous polarisation $V > 0$ - **c-1)** guidage par le gain - **c-2)** guidage par l'indice (technologie à ruban enterré)

Si la longueur de la cavité est de 200 μm , on a un écart de fréquence de 200 GHz (pour un indice optique de 3,6 pour le GaAs).



Le domaine des longueurs d'onde où le matériau présente un gain est de quelques dizaines de nm, le laser ne pourra osciller que sur une dizaine de mode longitudinaux de la cavité simultanément. Leur nombre réel dépend du niveau des pertes et du profil spectral de la courbe de gain.

Divergence du faisceau : le faisceau est elliptique et très divergent

